Министерство образования и науки Российской Федерации

ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ И РАДИОЭЛЕКТРОНИКИ (ТУСУР)

ФАКУЛЬТЕТ ДИСТАНЦИОННОГО ОБУЧЕНИЯ (ФДО)

К. В. Бородин

МИКРОПРОЦЕССОРНЫЕ УСТРОЙСТВА И СИСТЕМЫ

Учебное пособие

Томск
2016

УДК 004.318(075.8)
ББК 32.965-04я73
Б 833

Рецензенты:

А. И. Воронин, к.т.н., доцент кафедры промышленной электроники ТУСУР, декан факультета электронной техники ТУСУР;

А. В. Аристов, д.т.н., профессор кафедры электропривода и электрооборудования ЭНИН ТПУ

Бородин К. В.

Б 833 Микропроцессорные устройства и системы : учебное пособие / К. В. Бородин. – Томск : ФДО, ТУСУР, 2016. – 137 с.

В учебном пособии рассмотрены программная модель, система команд и характеристики периферийных устройств микроконтроллеров AVR фирмы Atmel семейства Mega. Показано использование компилятора AVR Studio 6.2 для отладки программ на ассемблере и языке Си.

Для студентов вузов радиоэлектронного профиля и инженеров-проектировщиков средств и систем автоматики и промышленной электроники.

Оглавление

Введение

Целью курса является изучение принципов построения и организации микропроцессорных систем (МПС), особенностей проектирования электронных систем управления на их основе и знакомство с отладочными средствами микропроцессорных устройств. Знакомство с процессом написания кода, программирования и отладки осуществляется на микроконтроллерах фирмы Atmel Corporation (AVR Mega) на специальной отладочной плате, разработанной на кафедре промышленной электроники ТУСУР, и в интегрированной среде разработки Atmel Studio. Языками программирования являются ассемблер и C++. В данном курсе акцент делается на написании основного кода программ на языке C++, как наиболее востребованном и часто используемом. Ассемблер изучается с целью дальнейшей отладки написанных программ, выявления ошибок и вставки простейших команд в тело основного кода. Отладочный макет используется для контроля и управления различными внешними периферийными устройствами.

В результате изучения дисциплины студент должен:

- **иметь представление** о классификации, возможностях и применении микропроцессорных устройств и систем, о средствах и способах автономной отладки аппаратурных средств (АС) и программных средств (ПС) МПС;
- **знать** архитектуру и основные конфигурации микропроцессорных систем, особенности процесса интеграции АС и ПС МПС;
- **уметь** проектировать микропроцессорные устройства и системы управления периферийными устройствами;
- **владеть** навыками проведения комплексной отладки и тестирования МПС.

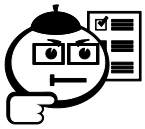
Навыки программирования, полученные в курсе, позволят в дальнейшем использовать другие пакеты программ, такие как IAR, Keil uVision, Texas Code Composer Studio и т. д.

Соглашения, принятые в книге

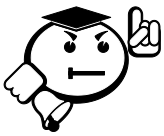
Для улучшения восприятия материала в данной книге используются пиктограммы и специальное выделение важной информации.

Эта пиктограмма означает определение или новое понятие.

Эта пиктограмма означает «Внимание!». Здесь выделена важная информация, требующая акцента на ней. Автор может поделиться с читателем опытом, чтобы помочь избежать некоторых ошибок.

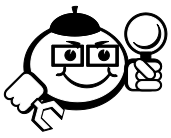


Эта пиктограмма означает задание. Здесь автор может дать указания для выполнения самостоятельной работы или упражнений, сослаться на дополнительные материалы.



В блоке «На заметку» автор может указать дополнительные сведения или другой взгляд на изучаемый предмет, чтобы помочь читателю лучше понять основные идеи.

Эта пиктограмма означает совет. В данном блоке можно указать более простые или иные способы выполнения определенной задачи. Совет может касаться практического применения только что изученного или содержать указания на то, как немного повысить эффективность и значительно упростить выполнение некоторых задач.



Пример

Эта пиктограмма означает пример. В данном блоке автор может привести практический пример для пояснения и разбора основных моментов, отраженных в теоретическом материале.

Выводы

Эта пиктограмма означает выводы. Здесь автор подводит итоги, обобщает изложенный материал или проводит анализ.

Контрольные вопросы по главе

1 Структура микропроцессоров

1.1 Основные понятия

Основной особенностью *микроконтроллера* является то, что он, кроме *микропроцессора*, может содержать на одном кристалле ОЗУ и ПЗУ нескольких типов, блоки ввода-вывода, управления и синхронизации, а также набор различных периферийных блоков. Хотя современные микропроцессоры тоже могут содержать на кристалле дополнительные блоки, принято считать, что микропроцессоры применяются для создания персональных компьютеров, а микроконтроллеры – для создания различных встраиваемых систем, систем управления телекоммуникациями, портативным и технологическим оборудованием. Его назначение следует из самого названия «микроконтроллер» (*control* – управление) [2].

Исторически сложились следующие варианты деления архитектур микропроцессоров по количеству встроенных команд в ядро.

CISC (Complex Instruction Set Computer) *– архитектура реализована во многих типах микропроцессоров, выполняющих большой набор разноформатных команд с использованием многочисленных способов адресации. Это классическая архитектура процессоров, которая начала свое развитие в 1940-х гг. с появлением первых компьютеров.*

Типичным примером CISC-процессоров являются микропроцессоры семейства Pentium. Они выполняют более 200 команд разной степени сложности, которые имеют размер от 1 до 15 байт и обеспечивают более 10 различных способов адресации. Такое большое многообразие выполняемых команд и способов адресации позволяет программисту реализовать наиболее эффективные алгоритмы решения различных задач. Однако при этом существенно усложняется структура микропроцессора, особенно его устройства управления, что приводит к увеличению размеров и стоимости кристалла, снижению производительности. В то же время многие команды и способы адресации используются достаточно редко.

RISC (Reduced Instruction Set Computer) *– архитектура отличается использованием ограниченного набора команд фиксированного формата.*

Современные RISC-процессоры обычно реализуют не более 100 команд, имеющих фиксированный формат длиной 4 байта. Также значительно сокращается число используемых способов адресации. Обычно в RISC-процессорах все команды обработки данных выполняются только с регистровой или непосредственной адресацией. При этом для сокращения количества обращений к памяти RISC-процессоры имеют увеличенный объем внутреннего РЗУ – от 32 до нескольких сотен регистров, тогда как в CISC-процессорах число регистров общего назначения обычно составляет 8–16. Обращение к памяти в RISC-процессорах используется только в операциях загрузки данных в РЗУ или пересылки результатов из РЗУ в память. При этом используется небольшое число наиболее простых способов адресации: косвеннорегистровая, индексная и некоторые другие. В результате существенно упрощается структура микропроцессора, сокращаются его размеры и стоимость.

VLIW (Very Large Instruction Word) *– архитектура с очень длинными командами (128 бит и более), отдельные поля которых содержат коды, обеспечивающие выполнение различных операций.*

Таким образом, одна команда вызывает выполнение сразу нескольких операций параллельно в различных операционных устройствах, входящих в структуру микропроцессора. При трансляции программ, написанных на языке высокого уровня, соответствующий компилятор производит формирование «длинных» VLIW-команд, каждая из которых обеспечивает реализацию процессором целой процедуры или группы операций. Данная архитектура реализована в некоторых типах микропроцессоров (PA8500 компании Hewlett-Packard, Itanium – совместная разработка Intel и Hewlett-Packard, некоторые типы DSP – цифровых процессоров сигналов) и является весьма перспективной для создания нового поколения сверхвысокопроизводительных процессоров.

Кроме набора выполняемых команд и способов адресации важной архитектурной особенностью микропроцессоров является используемый вариант реализации памяти и организация выборки команд и данных. По этим призна-

кам различаются процессоры с Принстонской и Гарвардской архитектурой. Эти архитектурные варианты были предложены в конце 1940-х гг. специалистами соответственно Принстонского и Гарвардского университетов США для разрабатываемых ими моделей компьютеров.

Принстонская архитектура *(архитектура фон Неймана), характеризуется использованием общей оперативной памяти для хранения команд (программ) и памяти данных, а также для организации стека. Для обращения к этой памяти используется общая системная шина, по которой в процессор поступают и команды, и данные.*

Достоинством архитектуры является наличие общей памяти, что позволяет оперативно и эффективно перераспределять ее объем для хранения отдельных массивов команд, данных и реализации стека в зависимости от решаемых задач, а использование общей шины для передачи команд и данных значительно упрощает отладку, тестирование и текущий контроль функционирования системы, повышает ее надежность. Принстонская архитектура в течение долгого времени доминировала в вычислительной технике.

Недостатком является необходимость последовательной выборки команд и обрабатываемых данных по общей системной шине, что ограничивает наращивание производительности цифровой системы.

Гарвардская архитектура *характеризуется физическим разделением памяти команд (программ) и памяти данных. В ее оригинальном варианте использовался также отдельный стек для хранения содержимого программного счетчика, который обеспечивал возможности выполнения вложенных подпрограмм.*

Каждый внутренний блок памяти соединяется с процессорным ядром отдельной шиной, что позволяет одновременно с чтением-записью данных при выполнении текущей команды производить выборку и декодирование следующей команды. Благодаря такому разделению потоков команд и данных и совмещению операций их выборки реализуется более высокая производительность, чем при использовании Принстонской архитектуры.

Недостатком Гарвардской архитектуры является сложность изготовления кристалла с большим количеством шин, а также с фиксированным объемом памяти, выделенной для команд и данных, значение которой не может оперативно перераспределяться в соответствии с требованиями решаемой задачи. Поэтому приходится использовать память бóльшего объема, коэффициент использования которой при решении разнообразных задач оказывается более низким, чем в системах с Принстонской архитектурой.

Однако развитие микроэлектронных технологий позволило частично преодолеть указанные недостатки. Гарвардская архитектура широко применяется во внутренней структуре современных высокопроизводительных микропроцессоров, где используется отдельная кэш-память для хранения команд и данных. В то же время во внешней структуре большинства микропроцессоров реализуются принципы Принстонской архитектуры.

1.2 Архитектура микроконтроллеров ATmega16, программная модель

В настоящее время в серийном производстве находятся три основных семейства AVR – Tiny, Mega и xMega. Микроконтроллеры семейства Tiny (до 20 МГц) имеют небольшой объем памяти программ и весьма ограниченную периферию и специально предназначены для систем, чувствительных к размерам и стоимости. Самые миниатюрные микросхемы tinyAVR имеют габариты $1{,}5 \times 1{,}4$ мм. Их можно использовать в качестве одночиповых решений для компактных систем. Способны работать при напряжении питания выше 0.7 В, что соответствует одному аккумулятору питания. Они выпускаются в 8-выводных корпусах и являются самыми дешевыми.

Более развитую периферию, бóльшие объемы памяти данных и программ имеют микроконтроллеры семейства Mega (до 20 МГц), которые рассматриваются в данном курсе. Самая быстрая и дорогая линейка xMega (до 32 МГц) имеет в своем ядре аппаратные блоки шифрования AES/DES и расширенную периферию.

Все микроконтроллеры построены на модифицированном фирмой AVR ядре RISC. Сама идея создания нового RISC-ядра родилась в 1994 г. в Норвегии. В 1995 г. два его изобретателя Альф Боген (Alf-Egil Bogen) и Вегард Воллен (Vegard Wollen) предложили корпорации Atmel выпускать новый 8-разрядный RISC-микроконтроллер как стандартное изделие и снабдить его Flash-памятью программ на кристалле. Руководство Atmel Corp. приняло реше-

ние инвестировать данный проект. В 1996 г. был основан исследовательский центр в городе Тронхейм (Норвегия). Оба изобретателя стали директорами нового центра, а микроконтроллерное ядро было запатентовано и получило название AVR (**A**lf-Egil Bogen + **V**egard Wollen + **R**ISC). Первый опытный кристалл 90S1200 был выпущен на рубеже 1996–1997 гг., а с 3-го квартала 1997 г. корпорация Atmel приступила к серийному производству нового семейства микроконтроллеров и их рекламной и технической поддержке.

Рассмотрим линейку ATMega подробно. Основной нишей семейства ATMega являются дешевые конечные изделия общего пользования, не требующие серьезных вычислительных затрат и высокой скорости реакции: цифровые платы индикации для отображения информации, обработчики клавиатуры, простейшие устройства управления шаговыми двигателями, преобразователь интерфейсов либо ретранслятор сигналов и т. п. Часто применяются в составе сложных изделий для уменьшения нагрузки на центральный высокопроизводительный микроконтроллер.

Микроконтроллер выполняет одну полноценную инструкцию за один такт, что соответствует производительности 1 MIPS/МГц. Максимальная частота работы составляет 16 МГц или 62,5 нс (1/16 МГц) на 1 простейшую операцию.

Микроконтроллер AVR ATmega16 содержит типовой набор периферийных блоков (рис. 1.1):

- порты ввода/вывода, позволяют вывести 1 (5 вольт) либо 0 (земля) на ножку микросхемы;
- три внутренних таймера, позволяющих отсчитывать интервалы времени, по истечении которых выполнять определенные действия;
- широтно-импульсный модулятор (ШИМ), позволяет изменять скважность импульсов (их заполнение);
- один 10-битный АЦП позволяет сделать 1024 (210) сравнения при преобразовании аналогового сигнала;
- аналоговый компаратор для одной задачи;
- цифровые шины данных (UART, SPI, I2C) как для связи с другим контроллером, так и с различными датчиками и устройствами;
- вспомогательные внутренние периферийные блоки (монитор питания, сторожевой таймер и т. д.).

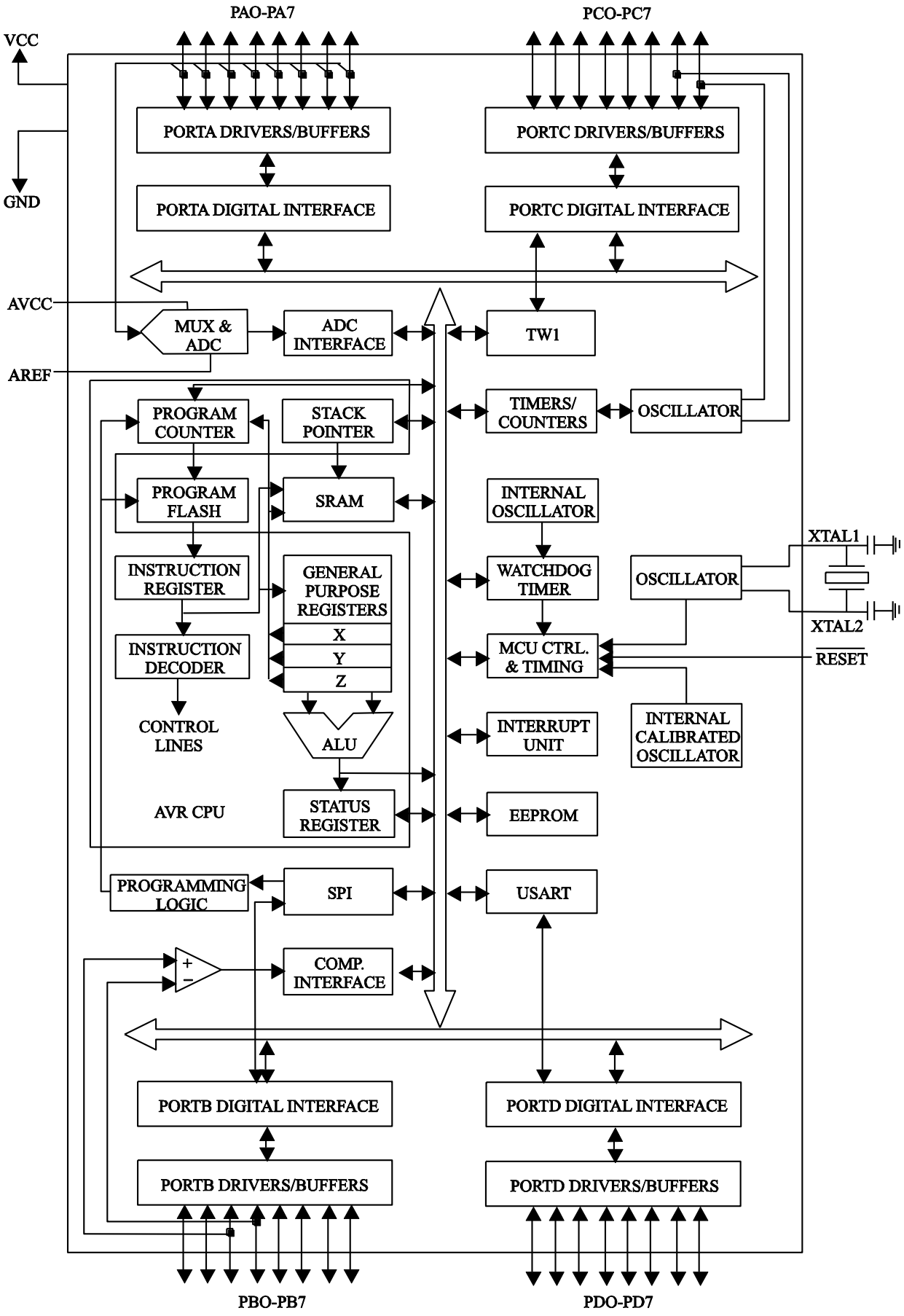


Рис. 1.1 – Архитектура ATMega 16

Следует отметить, что данные блоки могут работать независимо друг от друга, т. е. если в основной программе запущены аналого-цифровой преобразователь, ШИМ и принимаются данные по интерфейсам, то производительность центрального процессора не уменьшится. Если каждый принятый, оцифрованный либо выданный байт данных будет в основном коде программы обрабатываться, то это время обработки следует учесть.

Специальные разновидности микросхем могут содержать внутренние блоки USB, Ethernet, радиомодем, более точный АЦП либо несколько одинаковых цифровых интерфейсов. Если стоит задача передавать данные по UART (COM Port) между несколькими устройствами, то следует выбрать нужную разновидность контроллера, в котором имеются четыре аппаратных блока UART для реализации задачи. Однако цена у последнего будет выше, и, возможно, будет отсутствовать часть базового функционала.

Контрольные вопросы по главе 1

1. Назовите основные свойства, области использования и особенности микропроцессоров общего назначения.
2. Приведите сравнительную характеристику RISC-архитектуры.
3. Приведите сравнительную характеристику Принстонской архитектуры (фон Неймана).
4. Приведите сравнительную характеристику Гарвардской архитектуры.
5. Дайте характеристику аспектов построения процессорного ядра.

2 Основные сведения о периферийных модулях микроконтроллеров

2.1 Порты ввода/вывода A, B, C, D (I/O)

Порты ввода/вывода (порт A, порт B, порт C, порт D) AVR имеют от 3 до 53 независимых линий «вход/выход» и обозначены стрелкой. Направление стрелки позывает возможное направление порта. Каждая линия порта может быть запрограммирована на вход (например, считывание значений кнопки) или на выход (светодиоды, микросхемы и т. п.). Каждая линия порта соответствует конкретной отдельной ножке микросхемы.

Нагрузочная способность:

- Выходные драйверы микроконтроллера обеспечивают нагрузочную способность 20 мА на линию порта (втекающий ток), что позволяет, например, непосредственно подключать к микроконтроллеру светодиоды и биполярные транзисторы.
- Общая токовая нагрузка на все линии одного порта (A, B, C, D) не должна превышать 80–200 мА (в зависимости от корпуса и порта).
- Общая нагрузка на все линии всех портов 400 мА (все значения приведены для напряжения питания 5 В).

Возможно непосредственное подключение семисегментных индикаторов к микроконтроллеру, если параметры нагрузочной способности не будут превышены при выводе цифры «88».

Через порты процессорное ядро взаимодействует с различными внешними устройствами: считывает значения входных сигналов и устанавливает значения выходных сигналов. Во встраиваемых системах в качестве внешних устройств чаще всего рассматриваются датчики, исполнительные устройства, устройства ввода-вывода данных оператором, устройства внешней памяти.

По типу сигнала различают порты:

1. Дискретные (цифровые) – используются для ввода/вывода дискретных значений логического «0» или «1». Иногда обозначаются как GPIO (Port input/output).
2. Аналоговые – через них вводятся сигналы на вход АЦП или других аналоговых схем и выводятся выходные сигналы ЦАП или других

аналоговых схем. Обычно выведены отдельной линией на микропроцессоре.

3. Перестраиваемые – настраиваются на аналоговый или цифровой режим работы.

По направлению передачи сигнала различают:

1. Однонаправленные порты, предназначенные только для ввода (входные порты, порты ввода) или только для вывода (выходные порты, порты вывода).
2. Двунаправленные порты, направление передачи которых определяется в процессе программно-управляемой настройки схемы.
3. Порты с альтернативной функцией. Отдельные линии этих портов связаны со встроенными периферийными устройствами, такими как таймер, контроллеры последовательных приемопередатчиков. Если соответствующий периферийный модуль не задействован, то линии можно использовать как обычные порты. Если модуль активизирован, то связанные с ним линии автоматически или «вручную» (программно) конфигурируются в соответствии с функциональным назначением и не могут быть использованы в качестве универсальных портов ввода-вывода. В некоторых случаях порты могут использоваться только для связи с периферийным модулем (например, входы АЦП в некоторых процессорах).

По алгоритму обмена различают порты:

1. С программно-управляемым (программным) вводом/выводом – установка и считывание данных определяется только ходом вычислительного процесса. Нет защиты от повторного считывания-записи одного и того же (не изменившегося) значения на выводе и считывания-записи во время переходного процесса на выводе.
2. Со стробированием – каждая операция ввода вывода подтверждается импульсом синхронизации (стробом) со стороны источника сигнала (при выводе – процессор, при вводе – внешнее устройство). Считывание информации приемником происходит только по стробу, что позволяет защититься от приема данных во время переходного процесса входного сигнала.
3. С полным квитированием. Данный режим чаще всего используется для обмена данными с другой вычислительной системой по параллельной шине. Кроме сигналов синхронизации со стороны передатчи-

ка используются сигналы подтверждения (готовности к следующему обмену) со стороны приемника. Это позволяет управлять интенсивностью обмена обоим взаимодействующим сторонам и предотвращает потерю данных, когда одна из них перегружена. Примером порта с квитированием служит порт LPT персонального компьютера. Во встроенных модулях процессоров данный режим чаще всего реализуется программно/аппаратно.

Каждый порт обслуживают три регистра:

- регистр данных – считывает значение (например, кнопки);
- регистр направления – настраивает на ввод/вывод;
- регистр выводов – выводит значение (ноль/единицу).

Описание регистров см. в гл. 7.

2.2 Аналоговый компаратор (AC)

Иногда требуется сравнить два напряжения между собой и если одно больше/меньше второго, то выполнить функцию. Примером может служить поддержание заданной температуры: если аналоговый датчик температуры выдал значение (в вольтах) меньше установленного, то можно включить нагрев, как только два напряжения сравняются, то результатом сравнения будет логическое значение, которое может быть прочитано из программы. Результатом сравнения является значение флага – либо 0, либо 1.

В компараторе имеется дополнительная возможность отслеживать как произошло изменение: сигнал изменился с нуля до единицы либо с единицы до нуля.

Два входа компаратора выведены на конкретные отдельные ножки микросхемы, которые переназначить на другие порты («пины») нельзя.

2.3 Аналого-цифровой преобразователь (A/D CONVERTER)

Аналого-цифровой преобразователь (АЦП) служит для получения числового (количественного) значения напряжения, поданного на его вход. Результатом является целое беззнаковое число, сохраненное в отдельном регистре данных АЦП. Преобразование аналогового сигнала в цифровой – длительная операция. Окончание преобразования обозначается либо отдельным флагом АЦП, который может циклически опрашиваться в программе, либо прерыванием вы-

полнения основной программы и переходом на отдельную процедуру прерывания.

Какой из выводов («пинов») микроконтроллера будет являться входом АЦП, определяется числом, занесенным в соответствующий регистр. Имеется возможность переназначить вход АЦП на один из 8 выводов микросхемы, что позволяет последовательно оцифровать до 8 различных аналоговых сигналов.

2.4 Таймеры/счетчики (TIMER/COUNTERS)

Микроконтроллеры AVR имеют в своем составе от 1 до 4 независимых таймеров с разрядностью 8 ($2^8 = 256$) или 16 ($2^{16} = 65\,535$) бит, которые могут работать и как таймеры от внутреннего/внешнего источника тактовой частоты, и как счетчики внешних событий (нажатие кнопки, входные импульсы и др.).

Таймеры используются для точного формирования временных интервалов, подсчета импульсов на выводах микроконтроллера, формирования последовательности импульсов. В режиме широтно-импульсной модуляции (ШИМ) (PWM) таймер/счетчик может представлять собой широтно-импульсный модулятор и используется для генерирования сигнала с программируемыми частотой и скважностью.

Результатом завершения счета является значение флагов – либо 0, либо 1.

Таймеры/счетчики способны вырабатывать различные запросы прерываний. Выводы таймеров/счетчиков выведены на конкретные ножки микроконтроллера, которые переназначить на другие порты («пины») в программе нельзя.

2.5 Сторожевой таймер (WDT)

Сторожевой таймер (WatchDog Timer) можно дословно перевести как watch – смотреть, следить и dog – собака. Имеет отдельные от других таймеров настройки, флаги и регистры. Основная задача – следить за тем, чтобы при зацикливании («зависании») программы перезагрузить микроконтроллер и вернуть его в рабочее состояние. Он имеет свой собственный встроенный в микроконтроллер RC-генератор, работающий на частоте 1 МГц.

Идея использования сторожевого таймера предельно проста и состоит в регулярном его сбрасывании под управлением программы или внешнего воздействия до того, как закончится его переполнение и не произойдет сброс процессора. Если программа работает нормально, то команда сброса сторожевого

таймера должна регулярно выполняться, предохраняя процессор от сброса. Если же микропроцессор случайно вышел за пределы программы (например, от сильной помехи) либо зациклился, то произойдет полный сброс процессора, инициализирующий все регистры и приводящий систему в рабочее состояние.

Результатом является формирование импульса сброса микроконтроллера и его перезагрузка, предотвращающая некорректную работу.

Внешние выводы («пины»), отвечающие за сторожевой таймер, отсутствуют.

2.6 Сброс при снижении напряжения питания (BOD)

BOD (Brown-Out Detection) отслеживает напряжение источника питания. При снижении напряжения питания ниже некоторого установленного программистом значения схема сброса переводит микроконтроллер в сброшенное удерживаемое состояние. Когда напряжение питания вновь увеличится выше порогового значения, запускается таймер задержки для игнорирования переходных процессов. После формирования задержки внутренний сигнал сброса снимается и происходит запуск микроконтроллера с начала программы.

2.7 Прерывания (INTERRUPTS)

Встроенная система прерываний позволяет гибко обрабатывать результаты работы параллельно запущенных задач. Прерывание прекращает нормальный ход основной программы для выполнения приоритетной задачи, определяемой внутренним или внешним событием. В каждом периферийном блоке существует свой уникальный набор событий. Для таймера – достижение максимального или минимального значения и др.; для компаратора – равенство напряжений, для АЦП – окончание преобразования, для приемопередатчиков – принятый микроконтроллером байт данных либо пустой буфер отправки данных и др.

Для каждого такого события разрабатывается отдельная программа с уникальным именем, которую называют подпрограммой обработки запроса на прерывание (для краткости – подпрограммой прерывания). В каждом компиляторе (IAR, AVR Studio, Texas) обозначение уникально, что затрудняет компиляцию кода в разных программных продуктах. При возникновении события, вызывающего прерывание, микроконтроллер сохраняет в стеке содержимое счетчика команд, прерывает выполнение центральным процессором основной программы и переходит к выполнению подпрограммы обработки прерывания.

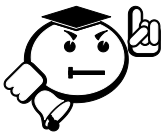
После выполнения подпрограммы прерывания осуществляется восстановление предварительно сохраненного в стеке значения счетчика команд и процессор возвращается к выполнению прерванной программы.

Чем больше размер подпрограммы прерывания, тем дольше в микроконтроллере будет остановлена основная программа. Поэтому следует стараться уменьшать размер кода в подпрограммах прерываний.

Что если в момент выполнения прерывания произойдет другое прерывание, например пришли данные по другому интерфейсу (SPI, UART…)?

Для каждого события установлен приоритет согласно адресу его вектора прерывания – чем меньше адрес, тем больше приоритет. Вектор прерывания – адрес к которому переходит микроконтроллер при возникновении соответствующего прерывания. Соответственно наивысший приоритет имеет событие «сброс», вектор прерывания которого имеет нулевой адрес. По данному адресу расположен вход в основную `main()` процедуру, поэтому при включении микроконтроллер начинает выполнять основной код программы.

Понятие «приоритет» означает, что при одновременном возникновении двух событий первым обработается событие с большим приоритетом.



Таким образом, если в момент обработки прерывания приоритет нового прерывания будет меньше, то остановки выполнения не произойдет. Весь код в прерывании будет выполнен, указатель вернется в основную программу `main()`, после чего будет обработан запрос на новое прерывание.

2.8 Тактовый генератор

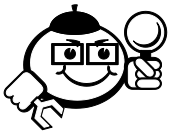
Тактовый генератор вырабатывает синхронизирующие импульсы для всех устройств микроконтроллера. Каждый отдельный периферийный блок (АЦП, таймер, шины передачи и т. д.) работает на своей частоте, но кратной основной частоте ядра в четное число раз (2, 4, 8…). Имеется встроенный тактовый генератор, часто используемый, если от микроконтроллера не требуется высокого быстродействия.

Внутренний тактовый генератор AVR может запускаться от нескольких источников опорной частоты (внешний генератор, внешний кварцевый резонатор, внутренняя или внешняя RC-цепочка). Минимальная допустимая частота ничем не ограничена (вплоть до пошагового режима). Максимальная рабочая

частота определяется конкретным типом микроконтроллера и указывается Atmel в его характеристиках.

Имеются два внешних вывода, отвечающих за подключение внешнего генератора. Они могут не использоваться, если микроконтроллер работает от внутреннего генератора.

2.9 Система реального времени (RTC)



Предположим, требуется отсчитывать секундные, минутные, часовые интервалы времени. Для решения можно использовать один из четырех встроенных таймеров, однако при рабочей частоте 20 МГц единичный отсчет составит $1/20\,\text{МГц} = 50\,\text{нс}$ и понадобится 20 миллионов отсчетов для достижения 1 секунды. Существует более удобный способ – использовать блок реального времени.

Отдельный таймер/счетчик RTC имеет свой собственный предделитель, который может быть программным способом подключен или к основному внутреннему источнику тактовой частоты микроконтроллера, или к дополнительному асинхронному источнику опорной частоты (кварцевый резонатор или внешний синхросигнал). Для этой цели зарезервированы два внешних вывода микроконтроллера. Внутренний осциллятор, нагруженный на счетный вход таймера/счетчика RTC, оптимизирован для работы с внешним «часовым» кварцевым резонатором 32,768 кГц, что в итоге дает точные секундные интервалы.

2.10 Память

В микроконтроллере, как и в персональном компьютере либо ноутбуке, тоже присутствуют различные типы памяти: жесткий диск – память программ, внутренняя память центрального процессора (кэш) – регистры общего назначения, оперативная память (RAM) – ОЗУ. В микроконтроллерах AVR реализована Гарвардская архитектура, в соответствии с которой разделены не только адресные пространства памяти программ и памяти данных, но и шины доступа к ним. Каждая из областей памяти данных (оперативная память и EEPROM) также расположена в своем адресном пространстве.

Память программ (Flash ROM или Flash ПЗУ)

Память программ предназначена для хранения последовательности команд, управляющих функционированием микроконтроллера, и имеет 16-битную организацию. Все AVR имеют Flash-память программ, которая может быть различного размера – от 1 до 256 Кб. Допускает многократное стирание и запись информации (гарантированное число циклов перезаписи не менее 10 тыс. циклов). Данные сохраняются после выключения питания.

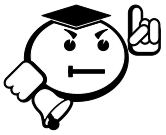
Память данных

Память данных разделена на три части: регистровая память, оперативная память (ОЗУ – оперативное запоминающее устройство, или SRAM) и энергонезависимая память (EEPROM).

Регистровая память (РОН и РВВ)

Регистровая память включает 32 регистра общего назначения (РОН или GPR), объединенных в файл, и служебные регистры ввода/вывода (РВВ). И те, и другие расположены в адресном пространстве ОЗУ, но не являются его частью (рис. 2.1). Каждый из 32 регистров общего назначения длиной 1 байт непосредственно связан с арифметико-логическим устройством (ALU) процессора. Другими словами, в AVR существует 32 регистра-аккумулятора. Так, два операнда извлекаются из регистрового файла, выполняется команда и результат записываются обратно в регистровый файл в течение только одного машинного цикла, причем этот цикл равен периоду тактового генератора. Старшие регистры объединены парами и образуют три 16-разрядных регистра X, Y и Z, предназначенных для косвенной адресации ячеек памяти (AVR без RAM имеют только один 16-битный регистр Z).

Все математические операции происходят через данные регистры. При написании, например, операции сложения $C = A + B$ на языке C++ компилятор преобразует код так, чтобы числа A и B были расположены в каких-либо регистрах R0-R31, а результат был считан из R** и условно передан переменной C.



Следует помнить, что любой код C++ преобразуется сначала в ассемблерный код конкретного микроконтроллера (с ограниченным числом команд), который впоследствии транслируется в машинные циклы.

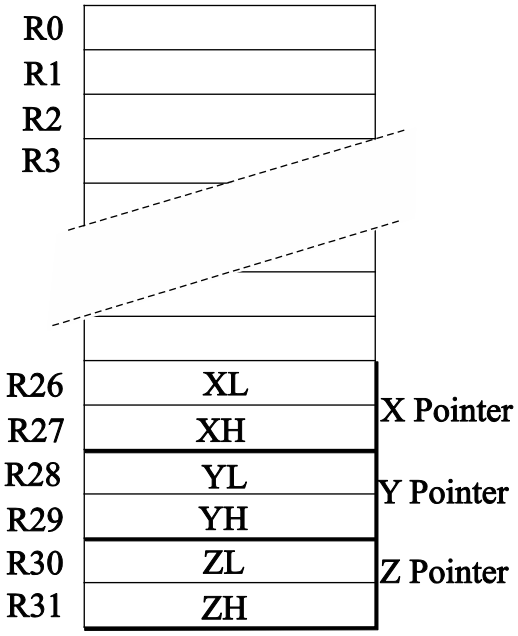


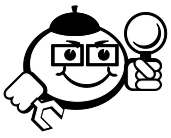
Рис. 2.1 – Регистровый файл ATMega

По сути, работа микроконтроллера заключается в управлении этими регистрами.

Данные обнуляются после выключения питания.

Память EEPROM

Блок энергонезависимой электрически стираемой памяти данных EEPROM, доступен программе микроконтроллера непосредственно в ходе ее выполнения. Часто используется для хранения промежуточных данных, различных констант, настроек устройства, таблиц перекодировок, калибровочных коэффициентов и т. п.



Пример

Например, настройки уровня громкости в проигрывателе, последний просмотренный канал в телевизоре, настройки радиостанций, эквалайзера и другие будут сохранены при выключении/включении устройства.

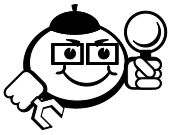
EEPROM также может быть загружена извне (отдельно от прошивки основной программы) как через SPI интерфейс, так и с помощью обычного программатора. Число циклов перезаписи – не менее 100 000. Память программ имеет в 10–100 раз меньший ресурс.

Два программируемых бита секретности позволяют защитить память программ и энергонезависимую память данных EEPROM от несанкционированного считывания. Для записи в память всего лишь требуется при объявлении переменных указать, что она (например, `temp`) расположена в EEPROM.

Данные сохраняются после выключения питания.

Оперативная память (ОЗУ или RAM)

Внутренняя оперативная статическая память Static RAM (SRAM) имеет байтовый формат и используется для оперативного хранения данных.



Пример

При объявлении переменной, например `char temp`, будет выделен/зарезервирован 1 байт, а при объявлении строки для вывода на индикатор `char stroka[] = "Hello World"` будет выделено 12 байт.

Таким образом, все объявленные переменные, массивы и матрицы располагаются в данной памяти.

Размер оперативной памяти может варьироваться у различных чипов от 64 байт до 32 Кб (или больше). Число циклов чтения и записи в RAM не ограничено. В старших ячейках SRAM обычно организуется стек, который заполняется в сторону уменьшения адреса ячейки. Данные обнуляются после выключения питания.

Контрольные вопросы по главе 2

1. Перечислите основные параметры и особенности применения двунаправленных портов, настраиваемых на ввод или вывод программированием бита в регистре направления передачи.
2. Опишите принцип работы и основные параметры модуля АЦП на основе АЦП последовательного приближения.
3. Опишите принцип работы и основные свойства «классического» таймера.
4. Назовите основные возможности сторожевого таймера.
5. Какова область применения системы реального времени?

6. Назовите разновидности встроенной памяти и области ее применения в микроконтроллерах.
7. Опишите принципы работы прерываний, их приоритеты.

3 Модули последовательного обмена в микроконтроллерах

Модули последовательных интерфейсов ориентированы на решение следующих задач:

- связь встраиваемой микропроцессорной системы с системой управления верхнего уровня: промышленным или офисным компьютером, программируемым контроллером. Наиболее часто для этих целей используют интерфейсы RS232C, RS485, USB;
- связь с внешними по отношению к микропроцессору периферийными микросхемами (памяти FLASH, EEPROM, час реального времени (RTC) и т. д.), а также с различными датчиками с последовательным цифровым выходом. Для этих целей наиболее часто применяются интерфейсы SPI, I2C, Micro Wire, uLAN и др.;
- интерфейс связи с локальной сетью в распределенных информационно-управляющих системах. В этой сфере находят применение интерфейсы RS232C, RS485, uLAN, CAN, Ethernet;
- внутрисистемное программирование резидентной памяти программ (OTPROM, EPROM, FLASH) или данных (EEPROM) у процессоров для встраиваемых применений. Обычно для этого используется интерфейс RS232C (ADuC (Analog Devices), MB90Fxxx (Fujitsu), MSP430 (Texas Instruments)) или SPI (AVR(Atmel)).

В настоящее время встроенные контроллеры последовательных интерфейсов имеются почти у всех микроконтроллеров, исключая простейшие 8–16-выводные микросхемы. У большинства имеются несколько таких модулей одного или различных типов.

С точки зрения инженера-схемотехника, упомянутые типы интерфейсов последовательной связи отличаются: режимом передачи данных (синхронный или асинхронный), форматом кадра (число бит в посылке при передаче байта полезной информации) и временными диаграммами сигналов на линиях (уровни сигналов и положение фронтов при переключениях). Число линий, по которым происходит передача в последовательном коде, обычно равно двум (I2C, RS-232C, RS-485, CAN) или трем (SPI, некоторые нестандартные синхронные протоколы). Последнее позволяет спроектировать модули контроллеров после-

довательного обмена таким образом, чтобы с их помощью на аппаратном уровне можно было бы реализовать несколько типов последовательных интерфейсов. При этом режим передачи (синхронный или асинхронный) и формат кадра поддерживаются на уровне логических сигналов, а реальные физические уровни сигналов, характерные для каждого типа интерфейса, получают с помощью специальных ИС, которые носят название приемопередатчиков, конверторов, трансиверов.

В состав 8-разрядных МК различных фирм-производителей входят следующие модули контроллеров последовательных интерфейсов:

- модуль универсального последовательного интерфейса USI (Universal Serial Interface). Он входит в состав МК семейства AVR фирмы Atmel; может поддерживать протоколы асинхронного обмена для интерфейсов RS-232, RS-422 и RS-485, а также синхронные протоколы интерфейсов SPI и I2C;
- модуль универсального асинхронного интерфейса UART (Universal Asynchronous Receiver and Transmitter). Он поддерживает протоколы асинхронного обмена интерфейсов RS-232, RS-422 и RS-485;
- модуль синхронного последовательного интерфейса SPI (Serial Peripheral Interface). Он поддерживает протокол синхронного обмена в стандарте SPI; интерфейс SPI был предложен фирмой Motorola, поэтому контроллер SPI входит в состав большого числа моделей МК семейств HC05, HC11 и HC08. В МК других производителей протокол SPI обычно реализуется в качестве альтернативного одним из модулей контроллеров последовательных интерфейсов;
- модуль синхронного последовательного интерфейса I2C (Inter Integrated Circuit). Изначально разработан компанией Philips. Он входит в состав 8-разрядных МК фирм Philips и Microchip; следует заметить, что для МК Microchip характерна реализация аппаратными средствами одного и того же модуля протоколов SPI и I2C;
- модуль контроллера CAN (Control Aria Network); присутствует в 8-разрядных МК семейства HC08 фирмы Motorola, в большинстве МК на ядре ARM. Он поддерживает стандартные протоколы обмена CAN сетей;
- модуль контроллера USB (Universal Serial Bus); поддерживает новый стандарт периферийного интерфейса вычислительной техники USB.

Протоколы интерфейсов локальных сетей на основе МК – I2C и CAN – отличает более сложная логика работы. То же можно сказать и о стандарте периферийного интерфейса USB. Поэтому контроллеры CAN и USB интерфейса всегда выполняются в виде самостоятельного модуля, аппаратные средства которого ориентированы на поддержку соответствующих протоколов обмена. Интерфейс I2C с возможностью работы как в ведущем, так и ведомом режиме, также обычно поддерживается специальным модулем (модуль последовательного порта в МК 89C52 фирмы Philips).

По режиму обмена информацией интерфейсы подразделяют на симплексные, полудуплексные, дуплексные, мультиплексные. В интерфейсах с симплексным режимом обмена информацией возможна лишь однонаправленная передача информации от одного абонента к другому. Соответственно и буферы приемника и передатчика информации выполнены однонаправленными. В интерфейсах с полудуплексным режимом обмена в произвольный момент времени может производиться либо только прием, либо только передача данных между двумя абонентами, буферы приемопередатчика каждого из абонентов связи выполнены двунаправленными. В интерфейсах с дуплексным режимом обмена в любой произвольный момент времени может производиться одновременный прием и передача данных между двумя абонентами.

Линии приема и передачи информации физически разделены, соответственно контроллер обмена каждого абонента имеет два вывода (приемника и передатчика) и буферы этих выводов однонаправленные. В интерфейсах с мультиплексным режимом обмена в каждый момент времени может осуществляться прием или передача данных между парой любых абонентов сети.

3.1 Универсальный последовательный приемопередатчик (UART или USART)

Универсальный асинхронный *или* ***универсальный синхронно/асинхронный приемопередатчик (Universal Synchronous/Asynchronous Receiver and Transmitter – UART*** *или* ***USART)*** *– простой последовательный интерфейс для организации информационного канала обмена микроконтроллера с внешними устройствами (компьютер, GPS-приемники, Bluetooth-устройства и другие микро-*

контроллеры). Способен работать в дуплексном режиме (одновременная передача и прием данных).

. . . . . .

Для соединения с персональным компьютером потребуется дополнительная специальная микросхема (например, MAX232 или ADM232) согласования уровней по интерфейсу стандарта RS-232 («COM-Port»). Для передачи данных на расстояния более одного километра потребуется микросхема интерфейса RS-485. Программный код получения/отправки данных в микроконтроллере останется прежним как для RS-232, так и для RS-485.

Выводы UART выведены на конкретные отдельные ножки микроконтроллера, которые переназначить на другие порты («пины») в программе нельзя.

Протокол обмена представлен на рисунке 3.1.

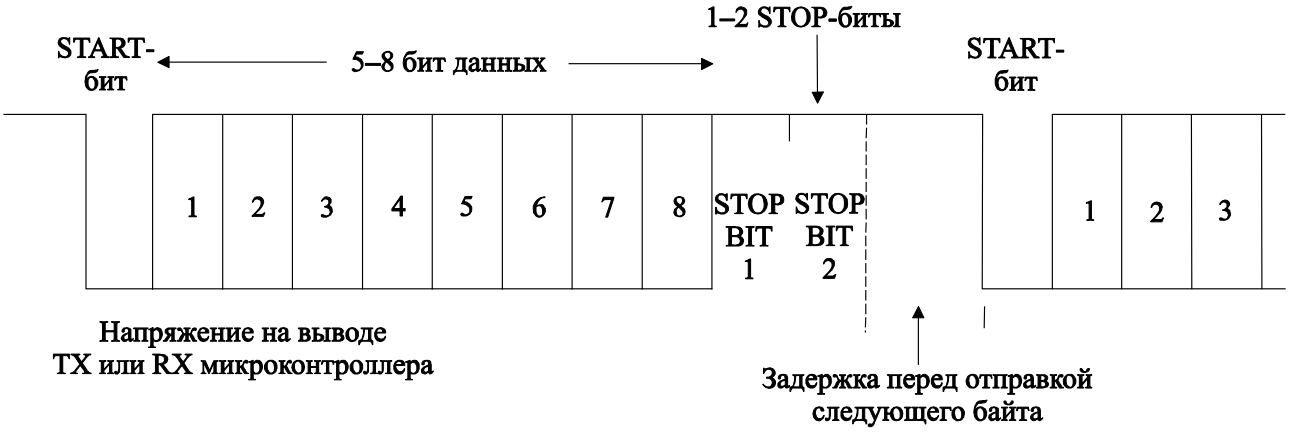


Рис. 3.1 – Протокол обмена UART

Старт-бит – служит для определения начала посылки.

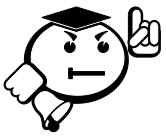
Биты данных – может быть от 5 до 9 бит, но наиболее часто используется 8 бит – один байт.

Бит контроля четности – позволяет проверить не произошел ли при передаче сбой.

Стоп-биты – 1 или 2 бита, служат для определения окончания посылки.

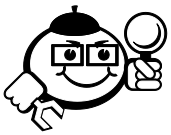
В начале отправки передатчик выставляет линию TX в низкий уровень – это старт-бит. Приемник интерпретирует изменение уровня как старт бит и начинает считывать последующее заранее настроенное число бит. Последний бит (изменение с низкого уровня на высокий) – это стоп-бит, он сигнализирует о том, что передача этого байта завершена. В конце байта, перед стоп-битом,

может быть и бит четности, который получается если просчитать все единицы в данных. Используется для контроля качества передачи.



Самым широко используемым режимом является 8 бит, один старт, один стоп, без четности.

За порядок выставления старт, стоп и требуемых бит данных на линии отвечает встроенный модуль UART в микроконтроллере. Программисту достаточно настроить модуль на нужный режим работы как приемника, так и передатчика. Уровень напряжений обычно соответствует напряжению питания микроконтроллера.



Пример

Слово «асинхронный» (приемо/передатчик) означает, что отсутствуют импульсы синхронизации между устройствами. Однако устройства имеют собственные (обычно разные) задающие генераторы частоты (кварцевые резонаторы) и могут работать на разных частотах. Например, у передатчика частота процессора 25 МГц, а у приемника – 8 МГц. При задании скорости (например, 115 200 бит/с) нужно внутренними делителями попытаться добиться требуемой частоты передачи. Проблема заключается в том, что делители обычно кратны 2 и появляется ошибка округления – рассогласования частот.

В протоколе применяется автоподстройка частоты для решения данного вопроса. На рисунке 3.2, *а* показано, если частота процессоров приемника и передатчика совпадает и имеются одинаковые настройки скорости (делителей частот), то считывание бита происходит аппаратно в середине интервала для исключения влияния фронтов нарастания и спада. Интервал считывания бита прогнозируется приемником исходя из заданной скорости. На рисунке 3.2, *б* показано, если скорость передатчика немного больше, чем у приемника, то приемник корректно считывает все биты из посылки, но имеется накапливаемая задержка при считывании. Если не сбрасывать накапливаемую временную ошибку рассинхронизации, то спустя несколько байт возможно считывание соседнего неверного бита.

Стоп-бит растягивается по времени, а по спадающему фронту старт-бита происходит синхронизация устройств.

На рисунке 3.2, *в* показана возможная обратная ситуация, при которой длительность стоп-бита уменьшится, а синхронизация произойдет по старт-биту. Допустимое расхождение скоростей определено протоколом UART.

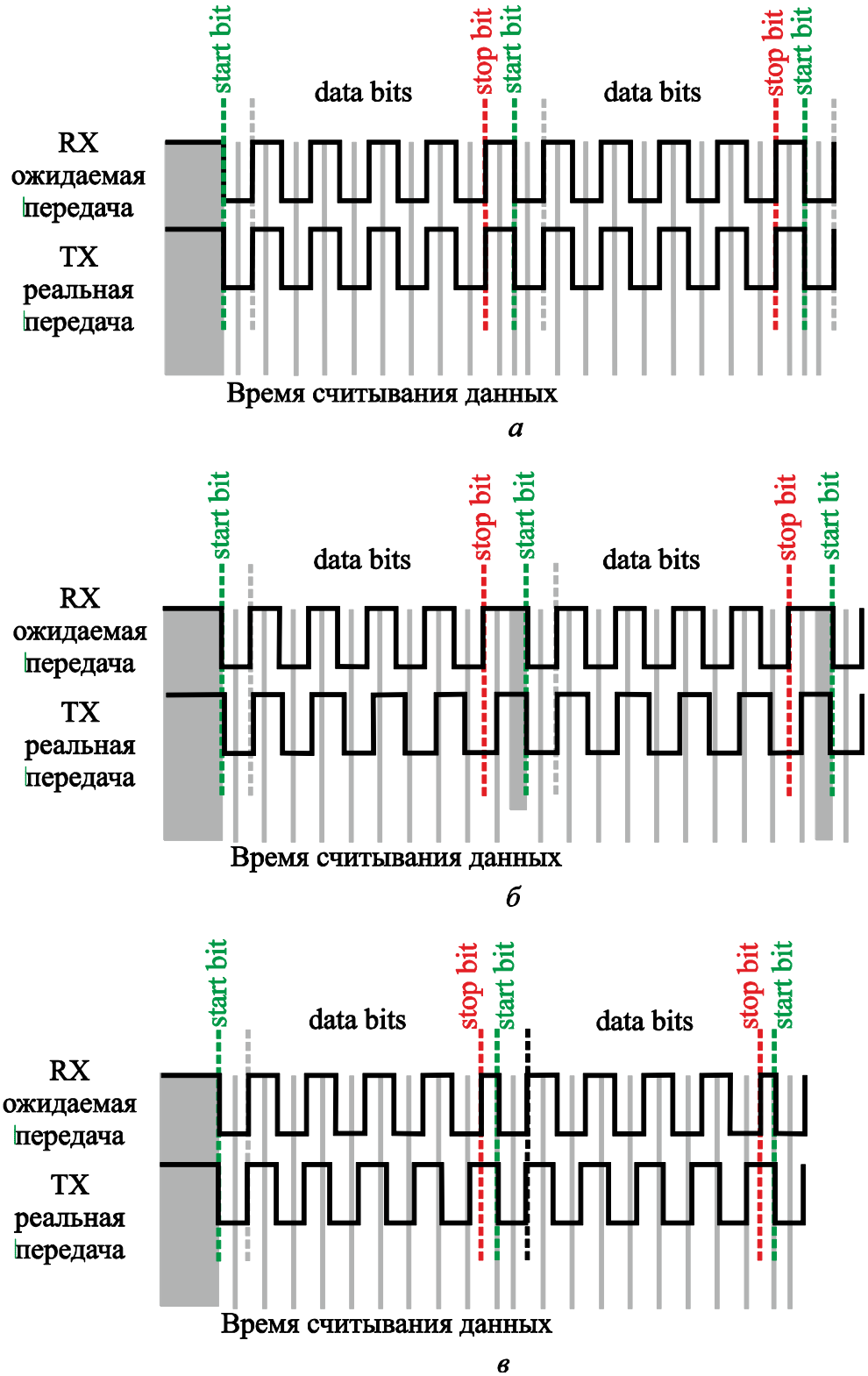


Рис. 3.2 – Синхронизация в протоколе обмена UART

Интерфейс RS-232 (COM port) и RS-485 отличаются уровнями напряжений, что позволяет добиться большей дальности работы (рис. 3.3), и могут быть получены из UART с помощью микросхем шинных преобразователей. Размах напряжений у RS232 составляет +/– 12…15 В при двуполярном питании. Зона нечувствительности находится между –3…+3 В и защищает от помех.

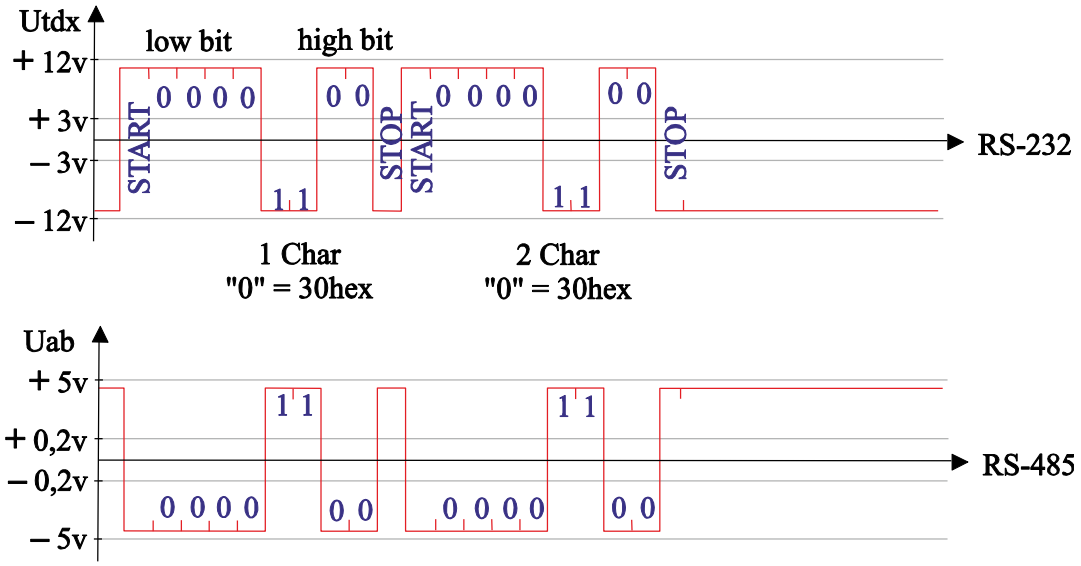


Рис. 3.3 – Уровни напряжений в RS-232 и RS-485

Размах напряжений у RS485 составляет +/– 5…5 В при двуполярном питании. Зона нечувствительности находится между –0,2…+0,2 В и защищает от помех.

Для интерфейса RS-232 имеется стандарт расположения выводов на разъеме (рис. 3.4).

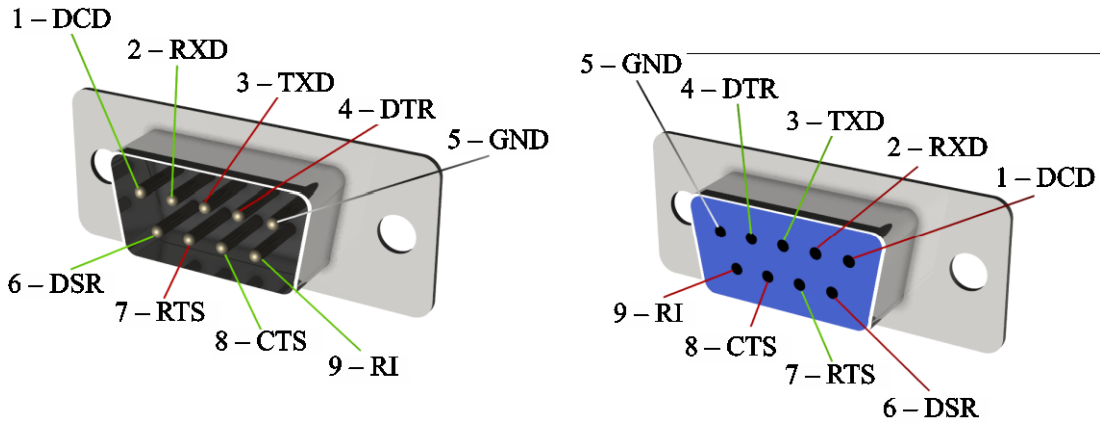
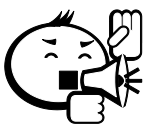


Рис. 3.4 – Стандарт RS-232. Расположение выводов



Соединение устройств происходит крест-накрест (рис. 3.5).

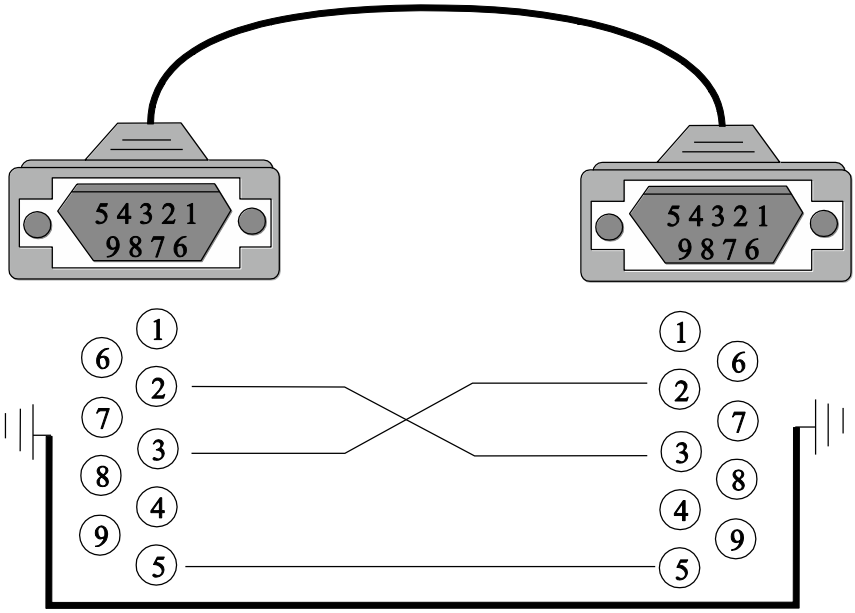


Рис. 3.5 – Стандарт RS-232. Соединение приемника и передатчика

3.2 Последовательный периферийный интерфейс SPI

Последовательный высокоскоростной периферийный трехпроводный интерфейс SPI (Serial Peripheral Interface) *предназначен для организации обмена данными между двумя устройствами.*

Самый быстрый последовательный встроенный интерфейс из имеющихся в микроконтроллере. Обычно применяется для связи внутри изделия: карты памяти SD, микросхемы памяти FLASH-ПЗУ, внешние АЦП/ЦАП, встроенные видеокамеры, другие микроконтроллеры, расположенные рядом.

Высокая скорость работы компенсируется небольшим расстоянием работы и меньшей помехозащищенностью в сравнении с UART, I2C и TWI.

Выводы SPI выведены на конкретные отдельные ножки микроконтроллера, которые переназначить на другие порты («пины») в программе нельзя.

Через интерфейс SPI может осуществляться программирование микроконтроллера.

Стандарт SPI (Serial Peripheral Interface) предложен фирмой Motorola. И, конечно, он реализован в большинстве моделей микроконтроллеров Motorola, но он также содержится и во многих микроконтроллерах других производителей. Стандарт SPI предназначен для связи МК с периферийными устройствами

МП системы. Наиболее часто эти устройства расположены на одной плате с МК, реже – это вынесенные пульты управления, индикаторные панели и т. п.

На рисунке 3.6 представлена структурная схема сопряжения МК и двух периферийных ИС с использованием интерфейса SPI. Образованная на основе интерфейса SPI мини-сеть относится к классу магистрально-радиальных. В рассматриваемом примере МК является ведущим устройством, он инициирует обмен при передаче информации между МК и одной из периферийных ИС. Каждая из периферийных ИС является устройством ведомым. SPI-шина представлена тремя общими линиями связи (MISO, MOSI, SCK) и линией выбора ведомого устройства (SS):

- MOSI – линия передачи данных от ведущего к ведомому (Master Output Slave Input);
- MISO – линия передачи данных от ведомого к ведущему (Master Input Slave Output);
- SCK – линия сигнала стробирования данных (синхроимпульсы);
- SS – линия сигналов выбора ведомого устройства.

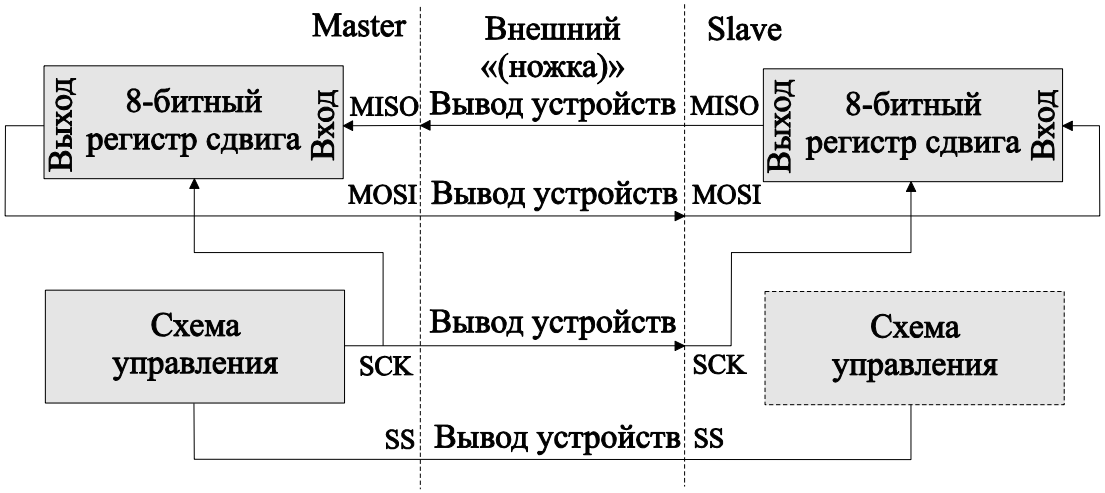


Рис. 3.6 – Стандарт SPI. Сопряжение приемника и передатчика

Для ведущего (master) MOSI, SCL, SS настроены на выход, MISO – на вход.

Для ведомого (slave) MOSI, SCL, SS настроены на выход, MISO – на выход.

Соединение устройств прямое. MISO ↔ MISO, MOSI ↔ ↔ MOSI.

Линии передачи данных и линия синхронизации являются примером шинной организации, а линии выбора ведомого устройства – элемент системы радиального типа. Скорость приема и передачи определяется частотой тактирования межмодульных магистралей МК fBUS: в ведущем режиме скорость обмена не может превышать fBUS/2, в ведомом режиме максимальная скорость обмена равна fBUS. На время отсутствия связи буферы выводов встроенного контроллера SPI переводятся в высокоимпедансное состояние. Последнее позволяет избежать конфликтов на шине SPI. В противном случае несколько выводов MISO ведомых устройств одновременно были бы активными, что не позволило бы ведущему устройству произвести прием достоверной информации.

Стандарт SPI определяет четыре режима передачи (рис. 3.7), которые основаны на комбинации «полярности» тактового сигнала (clock polarity, CPOL) и фазы синхронизации (clock phase, CPHA). Проще говоря, CPOL – это уровень на тактовой линии до начала и после окончания передачи: низкий (0) или высокий (1). А фаза определяет, на фронте или спаде тактового сигнала передавать биты (табл. 3.1).

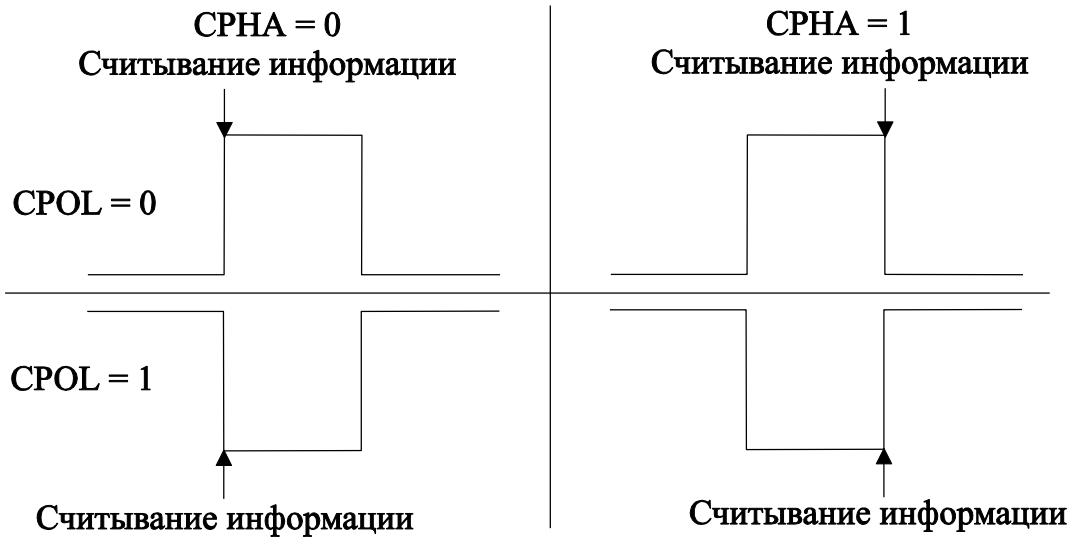
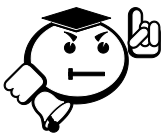


Рис. 3.7 – Режимы работы по стандарту SPI

Таблица 3.1 – Режимы работы SPI

Режимы	**Настройка**	
0	$\mathrm{CPOL}=0,\ \mathrm{CPHA}=0$	Чтение бита происходит на фронте тактового сигнала (переход $0\Rightarrow 1$), а запись – на спаде ($1\Rightarrow 0$)
1	$\mathrm{CPOL}=0,\ \mathrm{CPHA}=1$	Чтение – на спаде, запись – на фронте
2	$\mathrm{CPOL}=1,\ \mathrm{CPHA}=0$	Чтение – на спаде, запись – на фронте
3	$\mathrm{CPOL}=1,\ \mathrm{CPHA}=1$	Чтение – на фронте, запись – на спаде



При сравнении SPI с UART (рис. 3.2) можно отметить, что в первом момент считывания каждого бита данных происходит в середине тактового интервала и не может быть изменен.

Рассмотрим процесс записи данных по SPI (например, запись на флеш-карту). Синхронизация осуществляется синхроимпульсами, формируемыми мастером при передаче каждого бита (рис. 3.8). Помимо настройки частоты тактовых импульсов, основное устройство также задаёт полярность тактового сигнала и его фазу по отношению к данным. Частота передачи выставляется в мастер-устройстве, а ведущее устройство автоматически подстраивается под требуемую скорость передачи. Высокий уровень (единица) напряжения обычно равен напряжению питания микропроцессора. Низкий уровень (ноль) соответствует напряжению на земляном выводе.

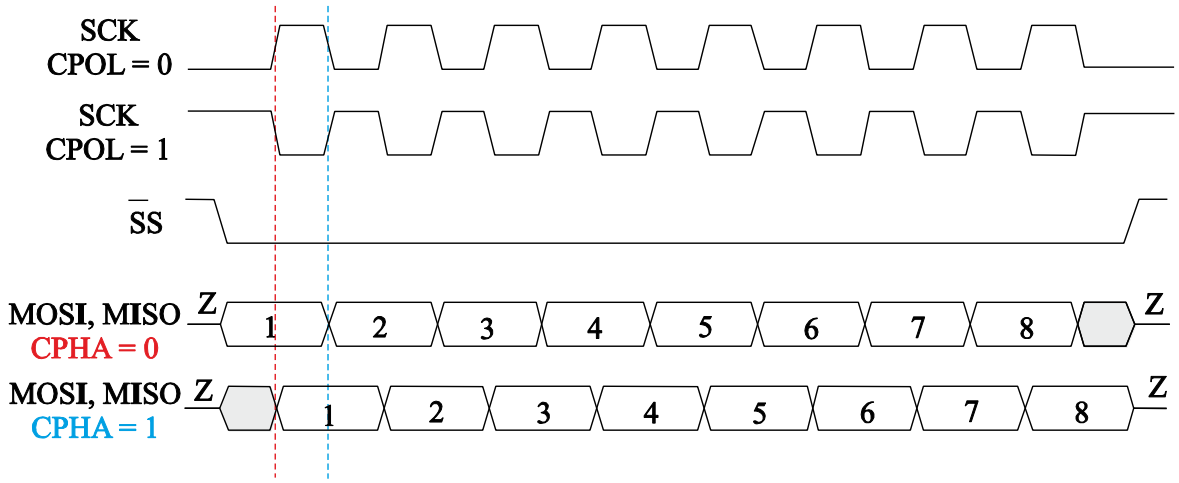


Рис. 3.8 – Передача данных по стандарту SPI

Перед началом обмена ведущее устройство отмечает одно ведомое устройство, с которым будет производиться обмен. Для этого на линии выбора устройства SS устанавливается низкий активный уровень сигнала. Затем ведущее устройство последовательно выставляет на линию MOSI 8 либо 16 бит информации, сопровождая каждый бит сигналом синхронизации SCK. Длина посылки неограниченна. Завершение обмена также инициируется ведущим посредством установки в неактивное состояние сигнала выбора ведомого SS.

Процесс чтения происходит аналогично ранее рассмотренному принципу за исключением того, что мастер выставляет синхроимпульсы, а слейв-устройство выставляет требуемые биты на линии MISO. Блок SPI в контроллере устроен таким образом, что синхроимпульсы формируются при отправке

данных. При чтении из внешнего устройства требуется писать в выходной буфер требуемое количество любых байт (например, нули либо единицы) чтобы считать из входного буфера принятые данные.

Завершение обмена также инициируется ведущим посредством установки в неактивное состояние сигнала выбора ведомого SS.

На время отсутствия связи буферы выводов встроенного контроллера SPI переводятся в высокоимпедансное состояние. Последнее позволяет избежать конфликтов на шине SPI. В противном случае несколько выводов MISO ведомых устройств одновременно были бы активными, что не позволило бы ведущему устройству произвести прием достоверной информации.

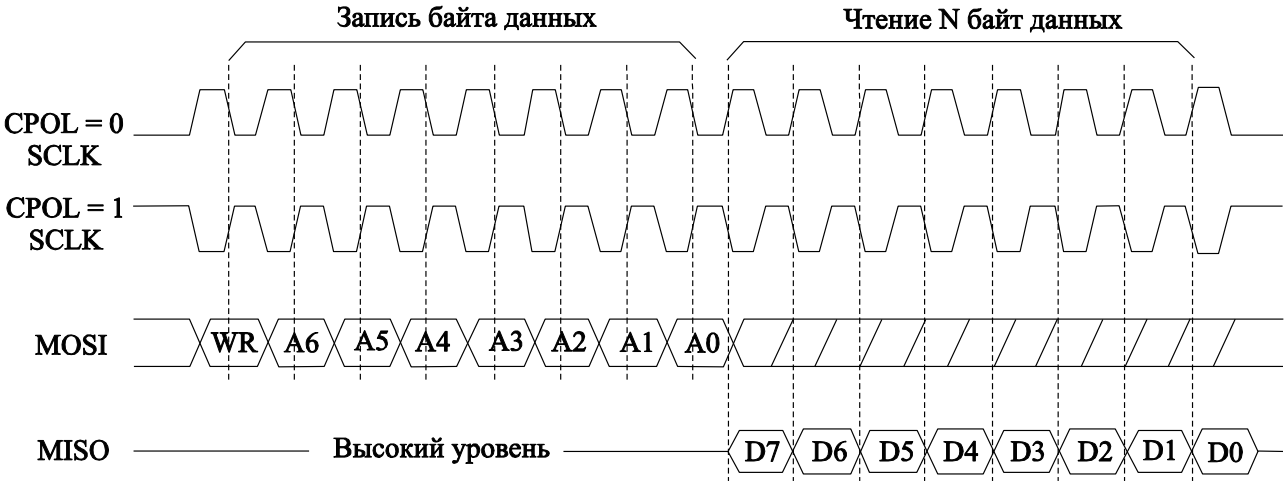


Рис. 3.9 – Чтение данных по стандарту SPI

Рассчитаем теоретическую максимальную скорость передачи данных для простейшего 8-разрядного микроконтроллера с частотой внешнего задающего генератора, равной 24 МГц. За два такта отправляется 1 бит полезной информации, т. к. имеется делитель частоты 1/2 процессора. За 16 тактов отправится 1 байт данных. Соответственно, при частоте 24 МГц будет передано 12 Мбит данных или $12\ \text{Мбит} / 8\ \text{бит} = 1{,}5$ МБайта/с. Следовательно, для увеличения скорости потребуется увеличить частоту синхроимпульсов (SCLK).

Достоинства:

1. Полнодуплексная передача данных по умолчанию.

2. Более высокая пропускная способность по сравнению с I2C или SMBus.
3. Возможность произвольного выбора длины пакета, длина пакета не ограничена восемью битами.
4. Простота аппаратной реализации:
   - более низкие требования к энергопотреблению по сравнению с I2C и SMBus;
   - возможно использование в системах с низкостабильной тактовой частотой;
   - ведомым устройствам не нужен уникальный адрес, в отличие от таких интерфейсов, как I²C, GPIB или SCSI.
5. Используется только четыре вывода, что гораздо меньше, чем для параллельных интерфейсов.
6. Однонаправленный характер сигналов позволяет при необходимости легко организовать гальваническую развязку между ведущим и ведомыми устройствами.
7. Максимальная тактовая частота ограничена только быстродействием устройств, участвующих в обмене данными.

Недостатки:

1. Необходимо больше выводов, чем для интерфейса I2C.
2. Ведомое устройство не может управлять потоком данных.
3. Нет подтверждения приема данных со стороны ведомого устройства (ведущее устройство может передавать данные «в никуда»).
4. Нет определенного стандартом протокола обнаружения ошибок.
5. Отсутствие официального стандарта, что делает невозможным сертификацию устройств.
6. По дальности передачи данных интерфейс SPI уступает таким стандартам, как UART и CAN.
7. Наличие множества вариантов реализации интерфейса.
8. Отсутствие поддержки горячего подключения устройств.

3.3 Двухпроводной последовательный интерфейс TWI (I2C)

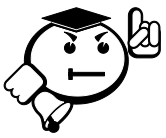
Двухпроводной последовательный интерфейс TWI (Two-wire Serial Interface) *является полным аналогом базовой версии интерфейса I2C (Inter-Integrated Circuit) (двухпроводная двунаправ-*

ленная шина) фирмы Philips. Этот внешний интерфейс позволяет объединить вместе до 128 различных устройств с помощью двунаправленной шины, состоящей из линии тактового сигнала (SCL – Serial CLock) и линии данных (SDA).

. . . . . .

Все 128 устройств соединены параллельно всего тремя проводами (SDA, SCL, GND), что облегчает монтаж. Часто применяется в различных датчиках: температуры, влажности, пожара, давления и т. п. Скорость передачи данных выше, чем в UART, но ниже, чем в SPI.

. . . . . .



Выводы TWI/I2C выведены на конкретные отдельные ножки микроконтроллера, которые переназначить на другие порты («пины») в программе нельзя.

. . . . . .

Для управления линиями применяются выходные каскады с открытым коллектором, поэтому линии шины должны быть подтянуты к источнику питания +5 В (либо 3,3 В) через резисторы сопротивлением в диапазоне 1...10 кОм, в зависимости от физической длины линий и скорости передачи данных. Суммарная ёмкость линий должна быть не больше 400 пФ, входная ёмкость на каждую ИС должна быть в пределах 5...10 пФ (рис. 3.10).

Версия стандарта 2.0, выпущенная в 1998 г., представила высокоскоростной режим работы со скоростью до 3,4 Мбит/с с пониженным энергопотреблением. Версия 2.1 2001 г. включила лишь незначительные доработки. Длина соединительных линий в стандартном режиме может достигать 2 м.

Все абоненты шины делятся на два класса – Master (главный, ведущий) и Slave (подчиненный, ведомый). Устройство Master всегда генерирует тактовый сигнал (SCL) и является ведущим. Оно может самостоятельно выходить на шину и адресовать любое Slave-устройство с целью передачи или приёма информации. Все Slave-устройства «слушают» шину на предмет обнаружения собственного адреса и, распознав его, выполняют предписываемую операцию. Кроме того, возможен так называемый Multi Master-режим, когда на шине установлено несколько Master-абонентов, которые либо совместно разделяют общие Slave-устройства, либо попеременно являются то Master-устройствами, когда сами инициируют обмен информацией, то Slave, когда находятся в режиме ожидания обращения от другого Master-устройства. Режим Multi Master требует арбитража и распознавания конфликтов. Естественно, он сложнее в реали-

зации (имеется в виду программная реализация) и, как следствие, реже используется в реальных изделиях.

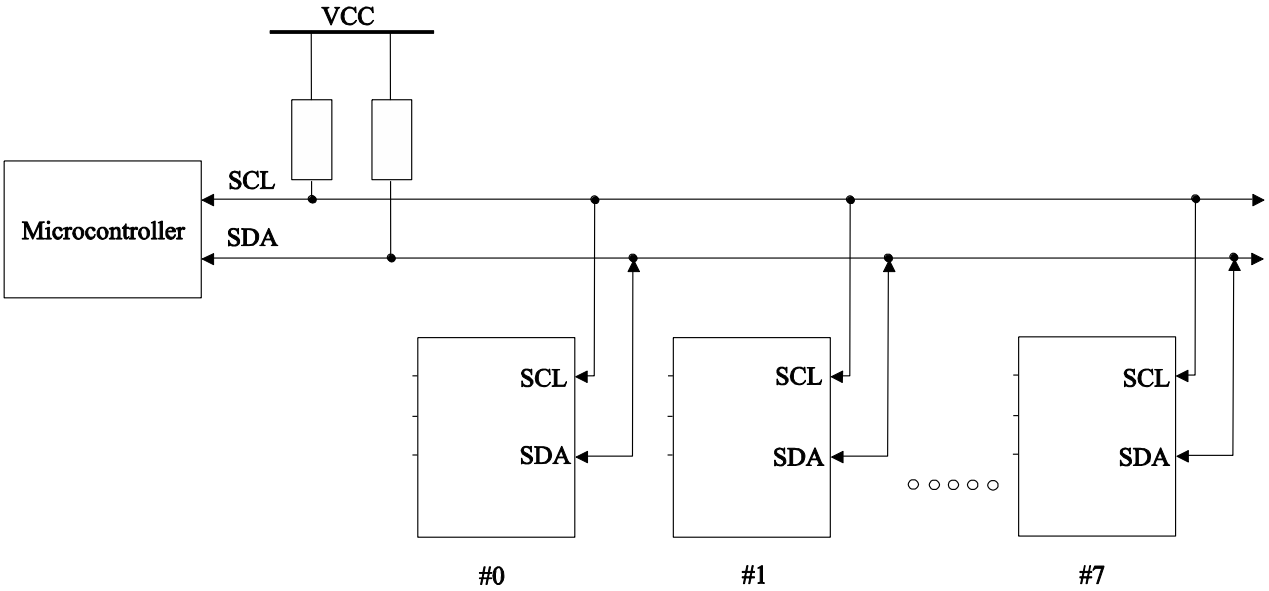


Рис. 3.10 – Подключение устройств по стандарту I2C

Для синхронизации пакетов шины I2C различают два условия – Start и Stop, ограничивающие начало и конец информационного пакета. Для кодирования этих условий используется изменение состояния линии SDA при единичном состоянии линии SCL, что недопустимо при передаче данных (рис. 3.11).

- Start-условие (начало передачи) образуется при отрицательном перепаде линии SDA, когда линия SCL находится в единичном состоянии;
- Stop-условие (конец передачи) образуется при положительном перепаде линии SDA при единичном состоянии линии SCL.

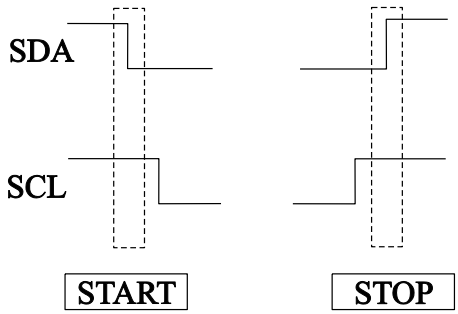


Рис. 3.11 – Start/stop условия по стандарту I2C

Таким образом, для старт-условия нужно сначала опустить линию SDA, выждать паузу, а потом только опустить SCL и начать

передавать данные. Для стоп-условия наоборот: нужно поднять SCL, выждать паузу, а потом только поднять SDA.

. . . . . .

В зависимости от направления передачи возможны два типа обмена данными для I2C-шины.

1. Передача данных от главного передатчика к подчиненному приемнику, т. е. запись данных (рис. 3.12).

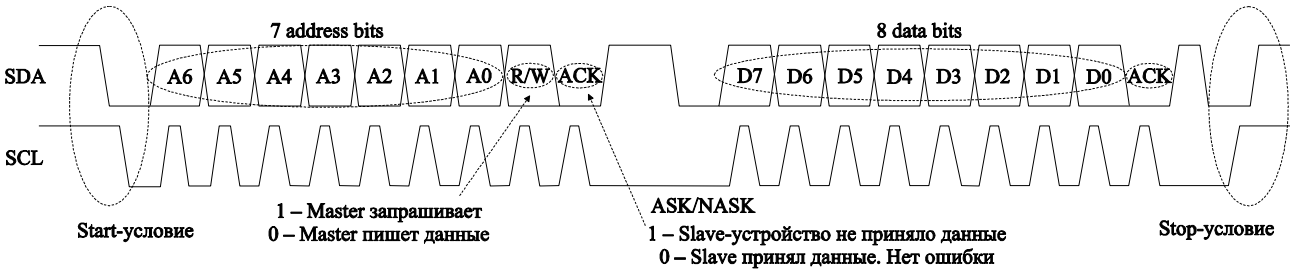


Рис. 3.12 – Передача данных по стандарту I2C

В начальный момент времени (в режиме ожидания) обе линии – SCL и SDA – находятся в состоянии логической единицы (транзистор выходного каскада с ОК закрыт). Бит данных SDA стробируется положительным импульсом SCL. Смена информации на линии SDA производится при нулевом состоянии линии SCL. Slave-устройство может «придерживать» линию SCL в нулевом состоянии, например, на время обработки очередного принятого байта, при этом Master-устройство обязано дождаться освобождения линии SCL, прежде чем продолжить передачу информации.

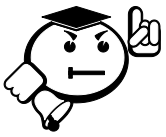
Чтобы начать операцию обмена, устройство Master выдаёт на шину Start-условие, за которым следует байт с адресом Slave-устройства. Этот байт состоит из семибитового адреса устройства (биты 1...7) и однобитового флага операции – R/W (бит 0), определяющего направление обмена (рис. 3.13, *а*). Если значение этого бита равно «0» – это означает передачу от Master к Slave (запись данных), а «1» – чтение из Slave. Все биты передаются по шине I2C в порядке старший младший, то есть первым передаётся 7-ой бит, последним – 0-й.

Каждый информационный байт (8 битов) содержит 9 тактовых периодов линии SCL. В девятом такте устройство-получатель выдаёт подтверждение (АСК) – отрицательный импульс, свидетельствующий о отсутствии ошибок. Сразу отметим, что любой абонент шины, как Master, так и Slave, может в разные моменты времени быть как передатчиком, так и получателем и в соответ-

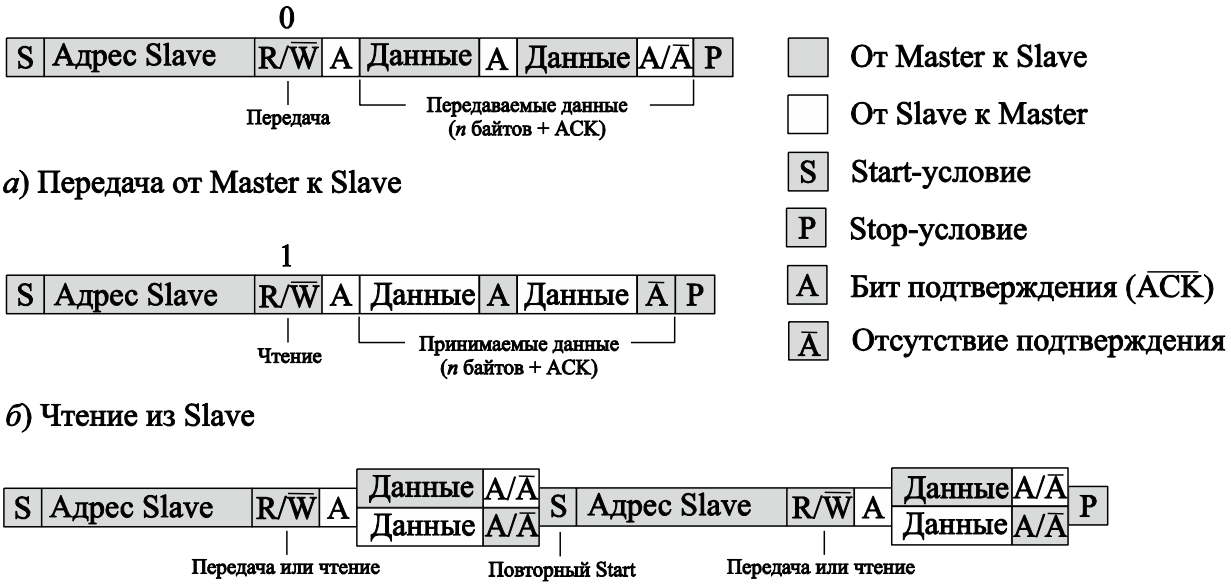
ствии с режимом обязан либо принимать, либо выдавать сигнал ACK, отсутствие которого интерпретируется как ошибка.

За адресом могут следовать один или более информационных байтов (в направлении, определённом флагом R/W), биты которых стробируются сигналом SCL из Master-устройства (рис. 3.13, *а*). При совершении операции чтения Master-абонент должен сопровождать прочитанный байт сигналом ACK, если необходимо прочитать следующий байт, и не выдавать сигнала ACK, если собирается закончить чтение пакета.

2. Передача данных от подчиненного передатчика к главному приемнику (чтение данных). Первый байт (адрес подчиненного передатчика) передается главным устройством. Затем подчиненный передатчик возвращает бит подтверждения. Следующие несколько байтов данных передаются подчиненным устройством главному (рис. 3.13, *б*). Различие в одном бите R/W.



Замечание: При чтении из внешнего устройства обычно требуется отправить два раза адрес Slave-устройства и выставить бит «Запись» в первом байте, а после выставить бит чтения в повторной отправке данных (рис. 3.13, *в*).



а) Передача от Master к Slave

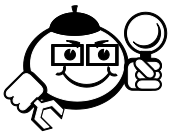
б) Чтение из Slave

в) Комбинированный формат – передача/чтение

Рис. 3.13 – Формат посылки данных по стандарту I2C

Главное устройство возвращает бит подтверждения после каждого принятого байта, кроме последнего. В конце последнего принятого байта возвращается «нет подтверждения». Когда нет передачи данных, реализуется режим

ожидания: линии тактирования SCL и данных SDA приведены подтягивающими резисторами к высокому уровню логического сигнала.



Пример

Рассмотрим небольшой пример, поясняющий сущность и необходимость ACK. Например, если Master-устройство выдало Slave-устройству сначала Start-условие, а затем 8 бит адреса Slave-устройства, сопровождая их восемью синхроимпульсами на шине SCL, то при выдаче девятого синхроимпульса на шину SCL Master-устройство переводит линию SDA в режим чтения и считывает ее состояние. Если напряжение на линии SDA соответствует уровню логического «0», то это значит, что Slave-устройство приняло все 8 бит данных и готово к приему следующих данных. В противном случае Master-устройство должно выдать на шину I2C Stop-условие и повторить операцию взаимодействия со Slave-устройством с самого начала.

Допускается многократное возобновление Slave-адреса в одном цикле передачи, то есть передача повторного Start-условия без предварительного Stop-условия. Такой принцип широко применяется в управлении I2C абонентами, когда выдача нового Start-условия служит для синхронизации начала нового пакета данных, сопровождаемого, например, новым управляющим словом, уточняющим адресацию пакета.

Модуль контроллера интерфейса I2C, который удовлетворяет спецификации I2C-шины, может работать в следующих четырех режимах.

1. Режим главного передатчика.

Последовательный вывод данных через выход SDA передатчика, в то время как на выходе SCL передатчика формируются последовательные синхроимпульсы. Первый переданный байт содержит адрес подчиненного приемного устройства (7 бит) и бит направления данных $R/W = 0$. В этом случае говорят, что передается «W». Таким образом, первый переданный байт представляет собой адрес подчиненного приемника плюс «W». Последовательные данные передаются по 8 бит. После отправки каждого байта главный передатчик ожидает от подчиненного устройства бит подтверждения ACK (ACKnowledge). Условия Start и Stop формируются ведущим (главным) устройством для указания начала и конца сеанса последовательного обмена посылкой, состоящей в общем случае из нескольких байтов.

2. Режим главного приемника.

Первый переданный приемником байт содержит адрес подчиненного передающего устройства (7 бит) и бит направления данных $R/W = 1$. В этом случае говорят, что передается «R». Таким образом, первый переданный приемником байт представляет собой адрес подчиненного передатчика плюс «R». Последовательные данные передаются по линии SDA от ведомого (подчиненного) устройства к ведущему (главному), в то время как импульсы синхронизации на линии SCL формирует ведущий.

Последовательные данные передаются по 8 бит. После того как ведущий (главный) принял очередной байт, он выставляет на линию сигнал подтверждения приема ACK. Сигналы Start и Stop формируются ведущим.

3. Режим подчиненного приемника.

Последовательные данные и синхроимпульсы передаются по линиям SDA и SCL на одноименные входы подчиненного приемника. После того как принят каждый байт, приемник (с приемом очередного синхроимпульса от главного передатчика по шине SCL) выставляет на линию SDA бит подтверждения ACK, который анализируется главным передатчиком. Услови Start и Stop формируются передатчиком. Распознавание адреса выполняется аппаратными средствами модуля приемника после приема адреса подчиненного устройства и бита направления.

4. Режим подчиненного передатчика.

Первый байт принимается и обрабатывается подчиненным передатчиком так же, как и в режиме подчиненного приемника. Однако бит направления в принятом байте будет указывать, что направление обмена должно быть изменено на обратное. Далее последовательные данные передаются по линии SDA с одноименного выхода подчиненного (ведомого) передатчика, в то время как синхроимпульсы принимаются им по входу SCL от главного приемника. После передачи каждого байта подчиненный передатчик анализирует наличие на линии бита подтверждения ACK от главного приемника. Условия Start и Stop формирует главный приемник.

В подчиненном режиме аппаратные средства контроллера I2C-интерфейса осуществляют поиск своего собственного подчиненного адреса или адреса общего вызова. Если детектируется один из этих адресов, запрашивается прерывание. Когда микроконтроллер желает, чтобы шина стала главной, аппаратные средства ожидают, пока шина освободится. Возможное функционирование в качестве подчиненного при этом не прерывается. Если арбитраж шины

потерян в главном режиме, то соответствующий контроллер I2C переключается в подчиненный режим немедленно и может детектировать свой собственный подчиненный адрес.

Достоинства:

1. Необходим всего один микроконтроллер для управления 128 устройствами.
2. Используются всего два проводника для подключения многих устройств.
3. Возможна одновременная работа нескольких ведущих (Master) устройств, подключенных к одной шине I2C.
4. Стандарт предусматривает «горячее» подключение и отключение устройств в процессе работы системы.
5. Встроенный в микросхемы фильтр подавляет всплески, обеспечивая целостность данных.

Недостатки:

1. Ограничение на ёмкость линии – 400 пФ.
2. Несмотря на простоту протокола, программирование контроллера I2C затруднено из-за изобилия возможных нештатных ситуаций на шине. По этой причине большинство систем используют I2C с единственным ведущим (Master) устройством и распространённые драйверы поддерживают только монопольный режим обмена по I2C.
3. Трудность локализации неисправности, если одно из подключенных устройств ошибочно устанавливает на шине состояние низкого уровня.

Контрольные вопросы по главе 3

1. Назовите последовательные интерфейсы данных и области их применения.
2. Расскажите о назначении, синхронизации, подключении, достоинствах и недостатках универсального асинхронного или универсального синхронно/асинхронного приемопередатчика.
3. Опишите способ получения RS-232/485 из UART, физический уровень, дальность работы.

4. Расскажите о назначении, синхронизации, подключении, достоинствах и недостатках последовательного высокоскоростного периферийного трехпроводного интерфейса SPI.
5. Расскажите о назначении, синхронизации, подключении, достоинствах и недостатках двухпроводного последовательного интерфейса TWI/I2C. Назначение, синхронизация, подключение достоинства и недостатки.

4 Загрузка программы в микроконтроллер

После того как программа написана в любом компиляторе, она компилируется в бинарный файл (или файл формата intel HEX) и прошивается («заливается») в микроконтроллер посредством программатора.

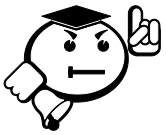
Внешне программатор представляет адаптер, который соединяет компьютер с одной стороны и плату с микроконтроллером с другой стороны. Также потребуется прошивающая программа, которая по специальному протоколу скопирует данные в микроконтроллер.

Под разные семейства контроллеров существуют свои программаторы. Существуют «универсальные», позволяющие прошивать одним большую часть существующих устройств. Для программирования микроконтроллеров фирмы AVR потребуется программатор, умеющий программировать именно данные микросхемы. Если потребуется откомпилировать и прошить программу, например в PIC16, TMS320, то потребуется свой специфический программатор.

Существуют разные способы прошивки микроконтроллера. Полный список представлен в документации на конкретный микроконтроллер. Наиболее часто встречающиеся:

- внутрисхемное программирование (ISP);
- прошивка через JTAG;
- параллельное высоковольтное программирование;
- с использованием загрузчика.

Программатор необходим для выставления частоты работы микроконтроллера, а также позволяет установить пароль на запись/стирание программы или отключить возможность перепрошивки. Данные настройки используются, если необходимо исключить возможность копирования разработанного устройства другими.



В ATmega с завода включен внутренний RC-генератор на частоте 1 МГц (уточните это по ДШ, а также его возможные частоты). Если вам нужна другая частота или необходимо включить внешний кварцевый или керамический резонатор, вам нужно запрограммировать некоторые фьюзы по таблицам из ДШ. Незапрограммированный фьюз – 1, запрограммированный – 0.

Внутрисхемное программирование (ISP)

Самый популярный способ прошивать современные контроллеры. Внутрисхемным данный метод называется потому, что микроконтроллер в этот момент находится в схеме целевого устройства. Для нужд программатора в этом случае выделяется несколько выводов контроллера (обычно 3…5, в зависимости от контроллера).

К этим выводам ISP подключается прошивающий шнур программатора и происходит копирование («заливка») прошивки (рис. 4.1). После чего шлейф отключается, и контроллер начинает работу. Посмотреть состояние выполнения программы, регистров, флагов в большинстве устройств не удастся.

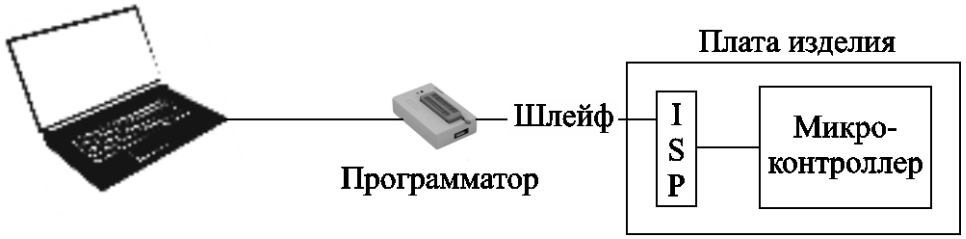


Рис. 4.1 – Внутрисхемный ISP-метод программирования

Фирменный простейший программатор AVRISP mkII фирмы AVR позволяет прошивать через USB выход компьютера и стоит около 10$ (рис. 4.2).

Рис. 4.2 – Программатор AVRISP mkII

В AVR устройствах прошивка «заливается» по интерфейсу SPI и для работы программатора нужно четыре линии (отдельные ножки микроконтроллера) и питание (достаточно только земли, чтобы уравнять потенциалы земель программатора и устройства):

- MISO – данные, идущие от контроллера (Master-Input/Slave-Output);
- MOSI – данные, идущие в контроллер (Master-Output/Slave-Input);
- SCK – тактовые импульсы интерфейса SPI;

- RESET – сигналом на RESET программатор вводит контроллер в режим программирования;
- GND – земля.

Сам же разъем внутрисхемного программирования может выглядеть поразному (рис. 4.3, 4.4) и обычно представляет собой всего лишь несколько штырьков. Лишь бы на него было удобно надеть разъем.

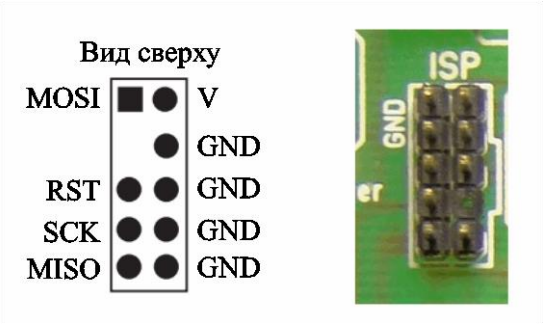


Рис. 4.3 – Наиболее популярный стандарт из 10 пинов

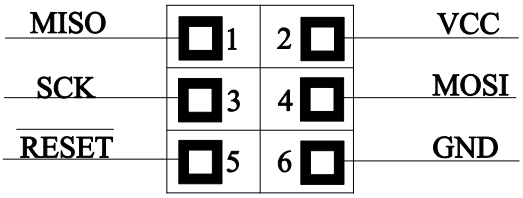


Рис. 4.4 – Миниатюрный 6-контактный разъем для ISP

Для внутрисхемной прошивки контроллеров AVR существует не один десяток разнообразных программаторов. Отличаются они в первую очередь по скорости работы и типу подключения к компьютеру (COM/LPT/USB). И цене. Самые простые дешевые программаторы могут работать только под Windows XP, возможна зависимость от частоты процессора.

Внутрисхемное программирование, несмотря на все его удобства, имеет ряд ограничений.

Микроконтроллер должен быть запущен, иначе он не сможет ответить на сигнал программатора. Поэтому если неправильно выставить биты конфигурации (FUSE), например, переключить на внешний кварцевый резонатор, а сам кварц не поставить, то контроллер не сможет запуститься и прошить его внутрисхемно будет уже нельзя. По крайней мере до тех пор, пока МК не будет запущен. Также в битах конфигурации можно отключить режим внутрисхемной прошивки или перенастроить вывод RESET в обычный порт ввода-вывода (это справедливо для малых МК, у которых RESET совмещен с портом). Такое действо тоже отключит программирование по ISP.

Прошивка через JTAG

Интерфейс JTAG был разработан группой ведущих специалистов по проблемам тестирования электронных компонентов (Joint Test Action Group) и был зарегистрирован в качестве промышленного стандарта IEEE Std 1149.1-1990. Четырехпроводной интерфейс JTAG используется для тестирования печатных плат, внутрисхемной отладки, программирования микроконтроллеров. Позволяет в режиме реального времени наблюдать за состоянием регистров, портов, переменных в программе, пошагово выполнять математические действия в написанной программе, отслеживать переходы и запросы ожидания.

Многие микроконтроллеры семейства Mega имеют совместимый с IEEE Std 1149.1 интерфейс JTAG или debugWIRE для встроенной отладки. К сожалению, JTAG доступен далеко не во всех микроконтроллерах, только в старших моделях, в сороканогих микроконтроллерах начиная с Mega, у которых размер флеш-памяти составляет 16 Кбайт и более. Дополнительным минусом является бóльшая цена программатора, в сравнении с простым ISP.

Компания AVR выпускает фирменный комплект JTAG ICEII для работы с микроконтроллерами по JTAG (рис. 4.5). Также есть первая модель JTAG ICE. Минусом является цена от 20 тыс. руб.

Рис. 4.5 – Фирменный комплект программатора JTAG ICEII

Параллельное высоковольтное программирование

Обычно применяется на поточном производстве при массовой (сотни штук) прошивке чипов в программаторе перед запайкой их в устройство.

Параллельное программирование во много раз быстрей последовательного (ISP), но требует подачи на RESET напряжения в 12 вольт. А также для параллельной зашивки требуется уже не три линии данных, а восемь + линии управления. Для программирования в этом режиме микроконтроллер вставля-

ется в панельку программатора, а после прошивки переставляется в целевое устройство.

Достоинством является возможность изменение любых FUSE бит, если был отключен режим ISP. Известные параллельные программаторы: HVProg от ElmChan, Paraprog, DerHammer. А также есть универсальные: TurboProg 6, BeeProg, ChipProg++, Fiton…

Прошивка через Bootloader

Многим известно, что большинство устройств бытовой электроники позволяют обновить прошивку, загрузив ее с сайта производителя – видеокамеры, фотоаппараты, различны плееры, USB 3G модемы, Wi-Fi роутеры и т. п.

Многие микроконтроллеры фирмы AVR имеют возможность самопрошивки. Для включения загрузчика нужно изначально, любым указанным выше способом, зашить специальную программу – Bootloader. Дальше для перешивки программатор не нужен. Достаточно выполнить сброс микроконтроллера и подать ему специальный сигнал, после чего он входит в режим программирования и через обычный последовательный интерфейс в него «заливается» прошивка, например через USB, диск, карту памяти. Возможности зависят от настроенного и загруженное Bootloader`a. Таким образом потребуется как минимум два файла с прошивкой готового изделия: загрузчика и основной программы.

Контрольные вопросы по главе 4

1. Что представляет собой внутрисхемное программирование (ISP)?
2. Для чего применяется прошивка через JTAG и что для этого необходимо?
3. Назовите особенности параллельного высоковольтного программирования.
4. Что такое Bootloader?

5 Система команд микроконтроллеров AVR

5.1 Регистры состояния

Регистровый файл, блок регистров ввода/вывода и память данных образуют единое адресное пространство, что дает возможность при программировании обращаться к 32 оперативным регистрам и к регистрам ввода/вывода как к ячейкам памяти, используя команды доступа к RAM (в том числе и с косвенной адресацией). Младшие 32 адреса ($0–$1F) соответствуют оперативным регистрам. Следующие 64 адреса ($20–$5F) зарезервированы для регистров ввода/вывода. Внутренняя RAM начинается с адреса $60 (знак $ указывает на шестнадцатеричную систему счисления) [1].

Все математические операции в контроллерах AVR, как и в МК51, выполняются через аккумулятор. Выполнять арифметико-логические операции и операции сдвига непосредственно над содержимым ячеек памяти нельзя, как и нельзя записать константу или очистить содержимое ячейки памяти. Система команд AVR позволяет лишь выполнять операции обмена и пересылки данных между ячейками RAM и оперативными регистрами. Операции сложения, вычитания, умножения числа A на B происходят с использованием заранее определенных регистров, в которых, например, число A расположено в регистре R1, число B – в регистре R2, а расположение результата будет зависеть от выбранной математической операции. Следовательно, для удобства работы и увеличения производительности требуется расширенная система команд пересылки данных и адресации ячеек памяти. Достоинством системы команд AVR можно считать разнообразные режимы адресации ячеек памяти. Кроме прямой адресации имеются следующие режимы: косвенная, косвенная с постинкрементом, косвенная с предекрементом и косвенная со смещением.

Регистры ввода/вывода располагаются в так называемом адресном пространстве ввода/вывода размером 64 байт. Их можно разделить на две группы: служебные регистры микроконтроллера и регистры, относящиеся к периферийным устройствам (в том числе порты ввода/вывода). Подробное описание данных регистров происходит одновременно с изучением конкретного периферийного узла.

Среди регистров ввода/вывода есть регистр, используемый наиболее часто в процессе выполнения программы. Это регистр статуса SREG. Он располагается по адресу $3F и содержит набор флагов (табл. 5.1), показывающих теку-

щее состояние микроконтроллера. Большинство флагов автоматически устанавливаются в соответствии с результатом выполнения команд. Все разряды SREG доступны как для записи, так и для чтения. После сброса микроконтроллера регистр обнулен.

Таблица 5.1 – Разряды регистра состояния SREG

Разряд	Название	Описание
7	**I**	**Общее разрешение прерываний.** Для разрешения прерываний этот флаг должен быть установлен в 1. Флаг сбрасывается аппаратно после входа в подпрограмму обслуживания прерываний и восстанавливается командой RETI для разрешения обработки следующих прерываний
6	**T**	**Хранение копируемого бита.** Заданный разряд любого РОН может быть скопирован в этот разряд командой BST или установлен в соответствии с содержимым данного разряда командой BLD
5	**H**	**Флаг потетрадного переноса.** Этот флаг устанавливается в 1, если произошел перенос из младшей тетрады байта (из 3-го разряда в 4-й) или заем из старшей тетрады при выполнении некоторых арифметических операций
4	**S**	**Флаг знака.** Этот флаг равен результату операции «Исключающее ИЛИ» между флагами N и V. Он устанавливается в 1, если результат выполнения арифметической операции меньше нуля
3	**V**	**Флаг переполнения дополнительного кода.** Этот флаг устанавливается в 1 при переполнении разрядной сетки знакового результата
2	**N**	**Флаг отрицательного значения.** Этот флаг устанавливается в 1, если старший разряд результата операции (7-й разряд) равен 1
1	**Z**	**Флаг нуля**. Этот флаг устанавливается в 1 при нулевом результате выполнения операции
0	**C**	**Флаг переноса.** Этот флаг устанавливается в 1, если в результате выполнения операции произошел выход за границы байта

Все регистры ввода/вывода могут считываться и записываться через оперативные регистры при помощи команд IN, OUT (см. группу команд передачи данных). Регистры ввода/вывода, имеющие адреса в диапазоне $00–$1F, обладают возможностью побитовой адресации. Непосредственная установка и сброс отдельных битов этих регистров выполняется командами SBI и CBI (см. группу команд работы с битами). Для признаков результата операции, которые

являются битами регистра ввода/вывода SREG, имеется целый набор команд установки и сброса. Команды условных переходов в качестве своих операндов могут иметь как биты – признаки результата операции, так и отдельные разряды побитно адресуемых регистров ввода/вывода.

Следует также иметь в виду, что у разных типов AVR одни и те же регистры ввода/вывода могут иметь различные адреса.

Для того чтобы обеспечить переносимость программного обеспечения с одного типа кристалла на другой, следует использовать в программе стандартные, принятые в оригинальной фирменной документации символические имена регистров ввода/вывода, а соответствие этих имен реальным адресам задавать, подключая в начале своей программы (при помощи директивы ассемблера `.INCLUDE`) файл определения адресов регистров ввода/вывода. Файлы определения адресов регистров ввода/вывода имеют расширение `.inc`. Они уже созданы разработчиками фирмы ATMEL и свободно распространяются вместе с документацией на AVR-микроконтроллеры. В этих файлах задается соответствие символических имен основным адресам регистров ввода/вывода.

Младшие адреса памяти программ имеют специальное назначение. Адрес $000 является адресом, с которого начинает выполняться программа после сброса процессора. Начиная со следующего адреса ячейки памяти программ образуют область векторов прерывания. В этой области для каждого возможного источника прерывания отведен свой адрес, по которому (в случае использования данного прерывания) размещают команду относительного перехода RJMP на подпрограмму обработки прерывания. Следует помнить, что адреса векторов прерывания одних и тех же аппаратных узлов для разных типов AVR могут иметь разное значение. Поэтому для обеспечения переносимости программного обеспечения удобно, так же, как и в случае с регистрами ввода/вывода, использовать символические имена адресов векторов прерывания, которые определены в соответствующем **inc**-файле.

В ячейках оперативной памяти организуется системный стек, который используется автоматически для хранения адресов возврата при выполнении подпрограмм, а также может использоваться программистом для временного хранения содержимого оперативных регистров (команды PUSH и POP). Стек растет от старших адресов к младшим, поэтому, учитывая, что начальное значение указателя стека после сброса равно нулю, программист AVR обязательно

должен в инициализирующей части программы позаботиться об установке указателя стека, если он предполагает использовать хотя бы одну подпрограмму. Микроконтроллеры, не имеющие RAM (семейства Tiny), содержат трехуровневый аппаратный стек.

5.2 Принцип реализации выполнения программы

В режиме выполнения основной программы процессор выбирает из памяти очередную команду программы и выполняет соответствующую операцию. Команда представляет собой многоразрядное двоичное число, которое состоит из двух частей (полей) – кода операции (КОП) и кода адресации операндов (КАД). Код операции КОП задает вид операции, выполняемой данной командой, а код адресации КАД определяет выбор операндов (способ адресации), над которыми производится заданная операция.

Для хранения адреса очередной команды служит специальный регистр процессора – программный счетчик PC (Program Counter), содержимое которого автоматически увеличивается на 1 после выборки следующего байта команды. Таким образом обеспечивается последовательная выборка команд в процессе выполнения программы. При выборке очередной команды содержимое PC поступает на шину адреса, обеспечивая считывание из ОЗУ следующей команды выполняемой программы. При реализации безусловных или условных переходов (ветвлений) или других изменений последовательности выполнения команд выполняется загрузка в PC нового содержимого, в результате чего производится переход к другой ветви программы или подпрограмме.

Принятая из ОЗУ команда поступает в регистр команд, входящий в состав устройства управления (УУ) процессора. Затем производится дешифрация команды, в процессе которой определяется вид выполняемой операции (расшифровка КОП) и формируется адрес необходимых операндов (расшифровка КАД). В соответствии с кодом поступившей команды УУ процессора генерирует последовательность микрокоманд, обеспечивающих выполнение заданной операции. Каждая микрокоманда выполняется в течение одного машинного такта – периода тактовых импульсов, задающих рабочую частоту всех внутренних узлов и блоков микропроцессора.

Выводы

Таким образом, тактовая частота микропроцессора определяет время выполнения отдельных микрокоманд, последовательность которых обеспечивает получение необходимого результата операции (поступившей команды).

Для выполнения каждой поступившей команды требуется определенное количество командных циклов и тактов. Командным циклом называется промежуток времени, требуемый для выполнения обращения к ОЗУ или внешнему устройству с помощью системной шины. Обычно реализация такого цикла занимает от 2 до 4 системных тактов (периодов синхросигналов шины), которые требуются для установки требуемого адреса, выдачи сигналов, определяющих вид цикла – чтение или запись, получения сигнала готовности к обмену (от памяти или внешних устройств) и собственно передачи данных или команд.

При выполнении каждой команды в первых циклах производится ее выборка из памяти по адресу, который задается содержимым программного счетчика PC. Последующая дешифрация выбранной команды определяет необходимое число циклов для ее последующего выполнения. Если для выполнения команды не требуется считывание операндов из памяти (внешних устройств) или запись в память (вывод на внешние устройства) результатов операции, то такая команда выполняется за один цикл.

При считывании операндов из памяти (внешних устройств) или записи результата в память (вывод на внешние устройства) требуется выполнение дополнительных циклов чтения (ввода) или записи (вывода). В зависимости от разрядности обрабатываемых операндов и разрядности используемой системной шины число циклов, необходимых для выполнения команд, может быть различным: от 1 (выборка команды) до 4–5 (зависит от команды, разрядности шин и операндов).

Машинным (процессорным) тактом в микропроцессорных системах является длительность периода тактовых сигналов Tt, которая задается тактовой частотой микропроцессора $Ft = 1/Tt$. При выполнении операций, не требующих обращений к системной шине, эта частота определяет производительность микропроцессора.

5.3 Вызов подпрограммы на языке низкого уровня

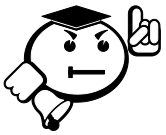
Обращение к подпрограмме реализуется при поступлении в микропроцессор (МП) специальной команды CALL, которая указывает адрес первой команды вызываемой подпрограммы. Этот адрес загружается в PC, обеспечивая в следующем командном цикле выборку первой команды подпрограммы. Предварительно выполняется процедура сохранения в специальном регистре или ячейке памяти (в стеке) текущего содержимого PC, где хранится адрес следующей команды основной программы, чтобы обеспечить возвращение к ней после выполнения подпрограммы. Возврат к основной программе реализуется при поступлении команды RETURN (мнемоническое обозначение RET), завершающей подпрограмму. По этой команде сохранявшееся содержимое PC снова загружается в программный счетчик, обеспечивая выполнение команды, которая в исходной программе следовала за командой CALL.

Особенность этой процедуры состоит в том, что большинство МП обеспечивают возможности вложения подпрограмм, т. е. реализуют при выполнении подпрограммы вызов новой подпрограммы с последующим возвращением к предыдущей подпрограмме. При вложении нескольких подпрограмм требуется сохранение нескольких промежуточных значений содержимого PC и последовательная загрузка этих значений в PC при возврате к предыдущим подпрограммам и к основной программе.

Для реализации этой процедуры используется стек – специальная память магазинного типа, работающая по принципу «последний пришел – первый ушел» (стек типа LIFO – «Last In-First Out»). Существуют различные варианты реализации стека.

Регистровый стек реализуется с помощью реверсивных сдвиговых регистров (их число строго ограничено). Каждая команда CALL вызывает ввод в стек очередного содержимого PC. По команде RETURN направление сдвига изменяется и производится извлечение из стека последнего поступившего содержимого PC. Таким образом обеспечивается выполнение вложенных подпрограмм. Возможное число вложенных подпрограмм определяется глубиной стека, т. е. разрядностью используемых регистров сдвига. Если число вложений превышает глубину стека, первые из введенных в стек значений PC теряются, т. е. возврат к основной программе не будет обеспечен. Поэтому при использовании регистрового стека необходим строгий контроль за числом вложений. Такая реализация стека применяется в системах, решающих задачи с ограниченным числом вложенных подпрограмм (обычно не более 10–20).

Значительно более широкие возможности вложения подпрограмм обеспечивает реализация стека в ОЗУ. В этом случае часть ОЗУ выделяется для работы в качестве стека. Адресация к ячейкам стека производится с помощью специального регистра указателя стека SP (Stack Pointer), который вводится в состав УУ процессора. Регистр SP содержит адрес верхней заполненной ячейки стека, в которой хранится значение PC, записанное при выполнении команды CALL. При поступлении новой команды CALL содержимое SP автоматически уменьшается на 1, адресуя следующую, еще незаполненную ячейку стека. Полученный адрес SP-1 выдается на шину адреса, а на шину данных поступает содержимое PC, которое должно сохраняться в стеке. Таким образом, производится последовательное заполнение ячеек стека «снизу вверх», при этом SP всегда адресует вершину стека. По команде RETURN текущее содержимое SP выдается на шину адреса, и по шине данных производится считывание с вершины стека последнего записанного значения PC. После этого содержимое SP увеличивается на 1, адресуя предыдущее значение PC, хранящееся в стеке.



Так как ОЗУ обычно имеет значительный объем, то для размещения стека можно выделить достаточно большое количество ячеек памяти, обеспечивая необходимый уровень вложения подпрограмм.

5.4 Форматы представления чисел

- Десятичный (принят по умолчанию): 10, 255.
- Шестнадцатеричный (два варианта записи): 0x0a, $0a, 0xff, $ff.
- Двоичный: 0b00001010, 0b11111111.
- Восьмеричный (начинаются с нуля): 010, 077.

Компилятор поддерживает ряд операций, и чем выше положение в таблице, тем выше приоритет операции (табл. 5.2). Выражения могут заключаться в круглые скобки, такие выражения вычисляются перед выражениями за скобками.

Таблица 5.2 – Операторы присвоения языка ассемблер

Приоритет	**Знак**	**Описание**	**Результат**
14	!	Логическое отрицание	Возвращает 1 если выражение равно 0, и наоборот
14	~	Побитное отрицание	Возвращает выражение, в котором все биты проинвертированы
13	*	Умножение	Возвращает результат умножения двух выражений
13	/	Деление	Возвращает целую часть результата деления левого выражения на правое
12	+	Суммирование	Возвращает сумму двух выражений
12	–	Вычитание	Возвращает результат вычитания правого выражения из левого
11	<<	Сдвиг влево	Возвращает левое выражение, сдвинутое влево на число бит, указанное справа
11	>>	Сдвиг вправо	Возвращает левое выражение, сдвинутое вправо на число бит, указанное справа
10	<	Меньше, чем	Возвращает 1, если левое выражение меньше, чем правое (учитывается знак), иначе – 0
10	<=	Меньше или равно	Возвращает 1, если левое выражение меньше или равно, чем правое (учитывается знак), иначе – 0
10	>	Больше, чем	Возвращает 1, если левое выражение больше, чем правое (учитывается знак), иначе – 0
10	>=	Больше или равно	Возвращает 1, если левое выражение больше или равно, чем правое (учитывается знак), иначе – 0
9	==	Равно	Возвращает 1, если левое выражение равно правому (учитывается знак), иначе – 0
9	!=	Не равно	Возвращает 1 если левое выражение не равно правому (учитывается знак), иначе – 0
8	&	Побитное И	Возвращает результат побитового И выражений
7	^	Побитное исключающее ИЛИ	Возвращает результат побитового исключающего ИЛИ выражений
6	|	Побитное ИЛИ	Возвращает результат побитового ИЛИ выражений
5	&&	Логическое И	Возвращает 1, если оба выражения не равны нулю, иначе – 0
4	||	Логическое ИЛИ	Возвращает 1, если хотя бы одно выражение не равно нулю, иначе – 0

5.5 Язык ассемблера и директивы для микроконтроллеров AVR

В прил. 1–4 приведены наборы команд процессора. Например, квадратные корни, экспоненты, синусы и т. п., содержащиеся в математическом выражении на языке высокого уровня (Си), будут преобразованы компилятором в простейшие команды. Список команд для каждого микроконтроллера уникален. В новые модели производители контроллеров обычно стараются добавить поддержку дополнительных команд (например, аппаратное деление чисел, умножение, экспоненты…).

Компилятор поддерживает ряд директив. Директивы представляют собой команды управления компилятором. Их не следует путать с командами микропроцессора. Директивы не прошиваются в контроллер, а используются для удобства написания и отладки кода; для указания положения в программной памяти, определения макросов, инициализации памяти и т. д. Конечный размер выходного файла `hex` (прошивка) не увеличится при использовании директив. Все директивы начинаются с точки, их общее число – более 20 – и зависит от компилятора (т. к. это команды компилятору).

Часто используемые:

- `INCLUDE` – вложить другой файл.
- `EXIT` – выйти из файла.
- `LIST/NOLIST` – включить/выключить генерацию листинга.
- `EQU` – установить постоянное выражение.
- `SET` – установить переменный символический эквивалент выражения.
- `DEF` – назначить регистру символическое имя.
- `DB` – определить байты во флеш или `EEPROM`.
- `DW` – определить слова во флеш или `EEPROM`.
- `BYTE` – зарезервировать байты в ОЗУ.
- `CSEG` – определить программный сегмент.
- `DSEG` – определить сегмент данных.
- `ESEG` – определить сегмент `EEPROM`.
- `ORG` – установить положение в сегменте.
- `DEVICE` – определить устройство, для которого компилируется программа.

Директива **.**`include` подставляет текстовый файл в то место программы, где происходит его употребление. Внутри подставляемого файла можно ис-

пользовать другие .include файлы. Путь к файлу указывается либо полный, либо просто имя файла, если файл расположен в директории проекта или в одной из служебных папок.

Директива .include
Синтаксис .include "{путь к файлу}"
Пример:

```
.include "m16def.inc"; вставка стандартного заголовочного файла
```

Директива .exit указывает ассемблеру место окончания файла исходного текста. Все команды, находящиеся после директивы, становятся недоступными для компилятора. Если .exit встречается в подключаемом файле, то сборка проекта заканчивается строкой, где расположена директива .include. При отсутствии директивы .exit концом программы считается последняя строка исходного текста.

Директива .exit
Синтаксис .exit
Пример:

```
.exit ; конец файла
```

Директивы .nolist и .list служат для управления файлом листинга, который обычно генерируется после сборки проекта. Первая из них запрещает, а другая, соответственно, разрешает вывод информации в файл. Директива .list отменяет действие .nolist, и наоборот.

Директива .nolist, .list
Синтаксис .nolist, .list
Пример:

```
.nolist ;запретить вывод текста файла “m16def.inc”
.include "m16def.inc" ;в файл листинга программы
.list ;продолжить вывод информации
```

Директива .equ присваивает символьному имени некоторое числовое значение. Символьное имя должно быть уникальным, не может начинаться с точки, цифры и специальных символов и не может быть изменено в процессе написания программы. Директива не может применяться для назначения сим-

вольных имен регистрам общего назначения. Математические формулы, используемые в выражении, вычисляются компилятором, а не микроконтроллером.

Директива .equ

Синтаксис .equ {символьное имя} = {выражение}

Пример:

```
.equ DDRA = 0x17; присвоение имени DDRA значения 0x17
.equ PORTA = DDRA + 5; присвоение имени PORTA значения 0x1C
```

Директива **.**set производит то же самое действие, что и .equ. Но в отличие от последней, символьное имя может быть переопределено в любом месте программы.

Директива .set

Синтаксис .set {символьное имя} = {выражение}

Пример:

```
.set OFFSET_X = 0x200; присвоение имени OFFSET значения 0x200
------|ваш код|-------
.set OFFSET_X = OFFSET_X + 1 ;переопределение значения OFFSET
```

Директива **.**def присваивает ваше символьное имя одному из регистров общего назначения. В дальнейшем ходе программы данное имя может быть отменено директивой .undef.

Директива .def, .undef

Синтаксис .def {символьное имя} = {регистр общего назнач.}

.undef {символьное имя}

Пример:

```
.def temp = R15; присвоение регистру R15 имя temp
------|ваш код|-------
.undef temp ; отмена дальнейшего использования имени temp
```

Директивы .db, .dw, .dd, .dq предназначены для резервирования памяти во FLASH или EEPROM микроконтроллера под инициализированные данные. Все они могут применяться только в сегментах кода и EEPROM-памяти. Разница между этими директивами заключается в разрядности представляемых данных. Директива .db резервирует байты, .dw – слова, .dd – двойные слова. В редких случаях также может оказаться удобным использование директивы .dq, резервирующей 64-разрядные данные. Данные могут представлять собой буквы в ASCII формате, строки теста, впоследствии выводимые на дисплей, либо начальные значения установок в приборе.

Директива .db, .dw, .dd, .dq

Синтаксис {метка}: .db {8-разрядные данные}

{метка}: .dw {16-разрядные данные}

{метка}: .dd {32-разрядные данные}

{метка}: .dq {64-разрядные данные}

Пример:

```
label:
.db 0xFA, 250, -6, 0b11111010
.dw 0xFADE, 64222, -1314, 0b1111101011011110
.dd 0xFADEEFCA, 4208914378, -86052918
.dq 0xFADEEFCAEFBACDEF, 18077149609196178927,
-521103510453211
```

Директива .byte резервирует память под неинициализированные данные в сегментах SRAM и EEPROM.

Директива .byte

Синтаксис {метка}: .byte {количество резервируемых данных}

Пример:

```
.equ PAGESIZE = 0x20
buffer: .byte 2*PAGESIZE; резервирование 64 байт в
SRAM
```

Директивы .dseg, .eseg, .cseg определяют начало сегментов кода, данных и EEPROM-памяти соответственно, т. е. размещают данные в разных типах памяти микроконтроллера (памяти программ, данных, EEPROM). Первая буква

директивы обозначает тип памяти, например .eseg отвечает за e – EEPROM, d – данных, c – кода. В исходном файле каждый из сегментов может быть представлен только в одном экземпляре. В случае если все эти директивы отсутствуют в программе, компилятор по умолчанию считает, что все операторы расположены в секции кода.

Директива .dseg, .eseg, .cseg

Синтаксис .dseg

.eseg

.cseg

Пример:

```
.dseg ; начало сегмента данных
    buffer: .byte 32 ; резервирование 32 байт под
буфер в SRAM

.cseg ;начало сегмента кода
rjmp initial
string: .db "ATmega16",0 ; строка, хранящаяся во
FLASH-памяти

.eseg ;начало сегмента EEPROM-памяти
_var: .byte 2 ;резервирование 2 байт под переменную
_var
_cnst: .db 0xAA ;резервирование байта под переменную
_cnst = 0xAA
```

Директива .org позволяет задать компилятору начальный адрес в пределах сегментов кода, данных и EEPROM-памяти. В случае применения в сегменте кода директива определяет адрес размещения 16-разрядного слова программ.

Директива .org

Синтаксис .org {начальный адрес}

Пример:

```
.equ SRAM_START = 0x60
.equ RAMEND = 0x045F

.dseg ;начало сегмента данных
```

```
    .org SRAM_START ;резервирование 32 байт в SRAM под
буфер,
    buffer: . byte 32 ;начиная с адреса 0x60

    .cseg ;начало сегмента кода
    .org 0 ;вектор сброса по адресу 0
    rjmp initial

    .org 0x50 ;начало основной программы с адреса 0x50
    initial:
        ldi temp,high(RAMEND) ;инициализация стека
        out SPH,temp
        ldi temp,low(RAMEND)
        out SPL,temp
```

Директива .DEVICE позволяет указать, для какого устройства компилируется программа. При использовании данной директивы компилятор выдаст предупреждение, если будет найдена инструкция, которую не поддерживает данный микроконтроллер. Также будет выдано предупреждение, если программный сегмент либо сегмент EEPROM превысят размер, допускаемый устройством. Если же директива не используется, то все инструкции считаются допустимыми и отсутствуют ограничения на размер сегментов.

Директива .DEVICE

Синтаксис .DEVICE {контроллер}

Пример:

```
.DEVICE AT90S1200 ; Используется AT90S1200
```

Контрольные вопросы по главе 5

1. Поясните разряды регистра состояния SREG.
2. Каково назначение программного счетчика?
3. Опишите принцип выполнения программы.
4. Опишите назначение и принцип работы указателя стека.
5. Перечислите часто используемые директивы ассемблера.
6. Поясните математические и логические операторы присвоения.

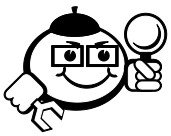
6 Язык Си для микроконтроллеров

6.1 Математические и логические операции присвоения

Чтобы поместить число в переменную (в регистр), в Си есть *оператор присваивания*. Это знак = (называемый в математике «равно»). В Си этот знак не означает равенство. Знак = в Си означает: вычислить результат того, что справа от оператора присваивания, и поместить этот результат в переменную, находящуюся левее оператора присваивания.

Регистры микроконтроллера в программе на Си имеют названия и описаны в оригинальной технической документации фирмы ATMEL AVR Data Sheets [6]. В программе они выступают в роли переменных, в которые можно что-нибудь писать и которые можно читать.

Ниже приведены примеры команд на Си, использующие оператор присваивания.


Пример

```
PORTB = PINB + 57; /* Взять (прочитать, считать) значение переменной (регистра) PINB, затем прибавить к нему число 57 и поместить результат в переменную PORTB */
PORTB&=0x5A; /* Прочитать значение переменной PORTB, затем выполнить «поразрядное (побитное) логическое И» между прочитанным значением и числом 0x5A и записать результат в переменную PORTB */
PORTB = 0x23; /* Не читая содержимое переменной PORTB, присвоить ей значение 0x23 */
```

Вместо & «И» могут быть и другие побитные логические операции: | «ИЛИ», ^ «исключающее ИЛИ», ~ «инвертирование битов» и арифметические операции: + – * / %.

Запомните! Результатом поразрядных (побитных) логических операций (& | ^ ~) является число, которое может быть интерпрети-

ровано компилятором как «истина», если оно не ноль, и «ложь», если число ноль.

. . . . . .

Целые числа в компиляторе могут быть записаны:

- в десятичной форме: 1234;
- в двоичной форме с префиксом 0b: 0b101001;
- в шестнадцатеричной форме с префиксом 0x: 0x5A;
- в восьмеричной форме с префиксом 0: 0775;
- с оператором присваивания используются сокращения, представленные в таблице 6.1.

Таблица 6.1 – Операторы присваивания языка Си

Длинная запись	**Смысл**	**Сокращается до**
$x = x + 1$	Добавить 1	$x{+}{+}$ или ${+}{+}x$
$x = x - 1$	Вычесть 1	$x{-}{-}$ или ${-}{-}x$
$x = x + y$	Прибавить y	$x{+}{=}y$
$x = x - y$	Вычесть y	$x{-}{=}y$
$x = x * y$	Умножить на y	$x{*}{=}y$
$x = x / y$	Поделить на y	$x{/}{=}y$
$x = x\% y$	Остаток от деления	$x\%{=}y$
$x{-}{-}$	Вычесть 1	$x{-}{=}1$
$x{+}{+}$	Добавить 1	$x{+}{=}1$

Есть в Си операции, которые изменяют значение переменной и без оператора присваивания, например:

```
PORTA++; /* Взять значение переменной PORTA, добавить к ней 1 и записать результат обратно в PORTA – инкрементировать регистр PORTA */
PORTC--; /* Эта строчка на Си означает обратное действие – декрементировать значение регистра PORTC */
```

Инкремент и декремент удобно использовать для изменения значения различных переменных-счетчиков. Важно помнить, что они имеют очень низкий приоритет. Поэтому, чтобы быть уверенным в порядке выполнения, желательно писать их отдельной строчкой программы.

Когда инкремент или декремент используется в выражении, важно, где стоят два знака + или – (перед переменной или после переменной):

```
A=4;
B=7;
A=B++; /* Взять значение переменной B, присвоить его переменной A, затем добавить 1 к переменной B и сохранить результат в B. Теперь A будет содержать число 7, B будет содержать число 8 */
A=4;
B=7;
A=++B; /* Взять значение переменной B, затем добавить к нему 1 и сохранить результат в B, этот же результат присвоить переменной A. Теперь A будет содержать число 8 и B будет содержать число 8 */
```

Арифметические операции в Си:

- *x* + *y* // сложение;
- *x* – *y* // вычитание;
- *x* * *y* // умножение;
- *x* / *y* /* деление. Если числа целые, результат – целое число с отброшенной дробной частью – не округленное! То есть если в результате деления на калькуляторе получается 6.23411 или 6.94, то результат будет просто целое число 6. Если числа с плавающей точкой, то есть float или double, записываются с точкой и числом после точки, то и результат будет число с плавающей точкой */;
- *x* % *y* // вычислить остаток от деления нацело.

Примеры использования:

```
5/2 // даст 2
5%2 // даст 1
75/29 // даст 2
75%29 // даст 17
```

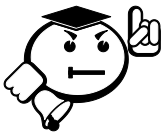
Операторы сравнения (или отношения) используются для сравнения переменных, чисел (констант) и выражений:

- *x* < *y* // *x* меньше *y*;
- *x* > *y* // больше;
- *x* <= *y* // меньше или равно;

- $x >= y$ // больше или равно;
- $x == y$ // равно;
- $x != y$ // не равно.

Результат выполнения этих операторов: «истина» это «1» (точнее «не ноль»), «ложно» это «0». Значения, хранимые в переменных (в регистрах) *x* и *y*, не изменяются!

Логические операции



В результате логической операции вы получаете не число, а логическое значение «истина» или «ложь».

||	«ИЛИ»
&&	«И»
!	«НЕ»
!(истина)	дает «ложь»
!(ложь)	дает «истина»

Для логических операций && и || берутся результаты выражений слева и справа от знака операции, преобразованные в «истину» или «ложь», и определяется логический результат операции. Компилятор результат «истина» превращает в 1, а «ложь» – в 0.

6.2 Операторы сдвига

Оператор сдвига битов имеет следующий синтаксис:

```
C = (a << b), вернее a << b,
```

где `a` – это то число, двоичное представление которого нужно сдвинуть, а `b` показывает, на сколько бит нужно его сдвинуть.

При этом возможна потеря значения, хранящегося в `a` (т. е. не всегда возможно восстановить из `C` то, что было в `a`).

Рассмотрим пример 1:

```
C = (9 << 3);
```

Число 9 в двоичном коде будет выглядеть как 0000 1001, а после сдвига влево на 3 бита получим `C = 0100 1000`.

Это может использоваться для арифметического умножения на 2/4/8/16/32…

То есть `C = 0100 1000 = 72`.

Если $72/8$, то получим начальное число 9.

Аналогично существует и сдвиг вправо, используемый так же, как деление на 2/4/8/16/32....

Рассмотрим пример 2:

```
char C;
…
C = ((0xFF << 2) >> 2);
```

Сначала выполнится действие во внутренних скобках (0xFF – это 255 в шестнадцатеричном коде), из 11111111 получится 11111100, потом произойдет сдвиг вправо и получим `C = 00111111`. Как видим, здесь две взаимно обратные операции привели к другому числу, т. к. мы потеряли два бита. Этого не произошло бы, если бы переменная `C` была типа `int`, т. к. `int` занимает 16 бит.

Рассмотрим еще два битовых оператора, широко применяющихся при программировании МК (табл. 6.2). Это операторы «побитовое И» (&) и «побитовое ИЛИ» (|).

Таблица 6.2 – Операторы сдвига языка Си

Действие	Результат	Описание
$C = 0$	// C = 00000000	Установить в 0
$C = (1 << 5) \mid (1 << 2) \mid (1 << 0)$	// C = 00100101	Установить в единицу 0, 2, 5-й биты
$C \mid = (1 << 3)$	// C = 00101101	Добавить единицу к 3-му биту
$C\& = (0xF0 >> 2)$	// C = 00101100	Очистить 2 младших (правых) бита
$C = (C \& 4) \mid 3$	// C = 00000111	Выполнить логическую операцию

6.3 Команды условных переходов Си

Выделим команды условий и рассмотрим их подробно:

- `if(){}else{};`
- `while(){};`
- `for(;;){};`

- `switch(){};`
- `goto.`

6.3.1 Команды `if(){}else{};`

Идеальная конструкция, если вам нужно выполнить какую-то часть программы при наличии каких-либо условий:

```
if (выражение)
{
/* делать этот код, если выражение «истина», т. е. результат его вычисления не ноль */
}
else
{/* делать этот код, если выражение «ложь», т. е. результат его вычисления равен нулю */
};
```

`else { }` – это не обязательный элемент конструкции.

Возможна простая запись:

```
if (выражение)
{/* делать этот код, если выражение «истина», т. е. результат его вычисления не ноль */
};
```

6.3.2 Команда `while(){};`

Условный цикл, используйте его, если вам нужно выполнять какой-то код программы, пока выполняется (существует, справедливо, не ноль) некоторое условие:

```
while (выражение)
{/* делать этот код, если выражение «истина», т. е. результат его вычисления не ноль. Пока выполняется этот код, выражение не проверяется на истинность. После выполнения кода происходит переход к строке while, чтобы снова проверять истинность выражения */
};
```

Цикл `while` имеет вариант `do – while`, при котором код в `{ }` выполняется по меньшей мере один раз независимо от истинности условия в скобках:

```
do {/* сделать этот код один раз, затем, если выражение есть «истина», т. е. результат его вычисления не ноль, опять делать код с начала, и так до тех пор, пока выражение «истина» */}
while (выражение);
```

6.3.3 Команда `for(;;){};`

Этот цикл позволяет выполнить часть программы нужное число раз:

```
char i; /* объявление переменной для for. Это обычная переменная и, значит, может иметь любое допустимое имя по вашему желанию */
for (i=5;i<20;i+=4)
{/* код цикла for. i=5 – это начальное выражение. Число 5, просто для примера, может быть таким, как позволяет объявление переменной i, в нашем случае от 0 до 255. i < 20 – контрольное выражение. Может быть с разными операторами отношения, важно лишь, чтобы по ходу цикла оно становилось когда-то «ложью», иначе цикл «зациклится», т.е. никогда не кончится. i += 4 – счетчик. Обычно это i++, т. е. к переменной добавляется 1 каждый «прогон» цикла. Но может быть таким, какое вам требуется, важно лишь достижение когда-либо условия, оговоренного выше! Иначе цикл станет бесконечным. Код цикла for будет первый раз выполнен для i=5, затем по выражению i += 4 i станет 9. Теперь будет проверено контрольное выражение i < 20, и так как 9 < 20, код цикла for будет выполнен еще раз. Так будет происходить до тех пор, пока контрольное выражение «истинно». Когда оно станет «ложно», цикл for закончится и программа пойдет дальше. */
};
```

Начальным условием может быть любое допустимое в Си выражение, результатом которого является целое число. Контрольное выражение определяет,

до каких пор будет выполняться цикл. Счетчик показывает, как изменяется начальное выражение перед каждым новым выполнением цикла.

Циклы `for(;;)` и `while()` часто используют вот так:

```
while(1);
for (;;);
/* Написанные таким образом эти циклы означают: МК выполнять эту строчку, пока есть питание, нет сброса и нет прерывания. Когда возникает прерывание, программа переходит на обработчик прерывания и (если в обработчике нет перехода в другое место программы) по завершении кода обработчика опять возвращается в такой цикл */
```

6.3.4 Команда `switch(){};`

Оператор множественного выбора, позволяет сделать выбор из нескольких вариантов.

```
switch (выражение)
{
case 7:
/* этот код будет выполняться, если результат вычисления выражения равен числу 7. На этом работа оператора switch закончится */
break;
case -28:
/* этот код будет выполняться, если результат вычисления выражения равен отрицательному числу -28. На этом работа оператора switch закончится */
break;
case 'G':
/* этот код будет выполняться, если результат вычисления выражения равен числу, соответствующему символу G в таблице ASCII. На этом работа оператора switch закончится */
break;
default:
```

```
    /* этот код будет выполняться, если результат вычис-
ления выражения не равен ни 7, ни -28, ни 'G'. А также
после выполнения кода, не имеющего в конце break. На этом
работа оператора switch закончится */
    };
    /* switch закончен – выполняется дальнейший код про-
граммы */
```

case может быть столько, сколько вам нужно.

Чтобы программа работала быстрее, старайтесь наиболее вероятные варианты располагать выше!

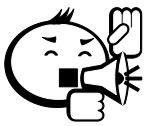
default не обязателен. Его можно расположить и не в конце.

break;, если его не использовать, то, найдя нужный вариант, программа будет выполнять и следующие ниже условия case.

6.3.5 Команда goto

Команда goto – оператор безусловного (немедленного) перехода.

```
    mesto_5: /* сюда мы попадем после выполнения строки
программы goto mesto_5 */
    goto mesto_1; /* перейти в то место программы, где в
начале строки написано mesto_1: */
    goto mesto_5; /* перейти в то место программы, где в
начале строки написано mesto_5: */
    mesto_1: /* сюда мы попадем после выполнения строки
программы goto mesto_1 */
```



goto существует наверно во всех языках и в ассемблере в том числе. Используйте его с осторожностью! Например: если вы покинете функцию-обработчик прерывания по goto, не завершив ее, то не произойдет автоматического включения прерываний глобально, т. е. не установится бит I в регистре SREG. Этот бит устанавливается автоматически после полного выполнения функции обработки прерывания и «естественного» выхода из неё.

6.4 Структура программы на языке Си

Типовая компоновка программы на языке Си выглядит следующим образом:

```
# include //подключение файлов

Объявление глобальных переменных // могут отсутствовать

Функции // могут отсутствовать
{
}

Прерывания // могут отсутствовать
{
}

int main() // обязательная запись
{
инициализация;

Главный БЕСКОНЕЧНЫЙ цикл.
     {
     … собственно программа …
     }
}
```

Рассмотрим более подробно структуру программы:

1) заголовок (`// …/*….*/`) – надпись, позволяющая разобраться кем и когда написана программа;
2) включение необходимых внешних файлов (`#include`);
3) ваши макросы/определения для удобства работы (`#define`);
4) объявление глобальных переменных (глобальные переменные объявляются вне какой-либо функции, т. е. не после фигурной скобки `{`, доступны в любом месте программы, значит, можно читать их значения и присваивать им значения там, где требуется);

5) описание функций (ISR) – обработчиков прерываний;
6) описание других функций, используемых в программе;
7) функция main() (это единственный обязательный пункт).

Функция имеет {тело} в фигурных скобках. Тело – это код на Си, определяющий то, что делает функция. Знак ; после функции не ставится.

Программа на Си начинает работу с функции main(), по необходимости из main() вызываются другие функции программы, по завершении работы функции программа возвращается в main(), в то место, откуда функция была вызвана.

```
        main()
        {
    ... какой-то код программы ...
        вызов функции_1; // программа перейдет в функ-
цию_1
        строка программы; // будет выполняться после
возврата
    ... какой-то код программы ...
        }
```

Функции могут вызываться не только из main(), но и из других функций. Кроме того, описанный выше ход программы может нарушаться прерываниями.

Приведем пример программы на Си с описанной выше структурой.

```
/* Заголовок программы
Он оформляется как комментарий и обычно содержит:
• информацию о названии, назначении, версии и авторе
  программы;
• краткое описание алгоритма программы;
• пояснения о назначении выводов МК;
• другие сведения, которые вы считаете полезным ука-
  зать. */
// Комментарий после двух косых черт пишут в одну
строку!

// Включение внешних файлов
```

```
#include <mega16.h> /* перед компиляцией препроцессор компилятора вставит вместо этой строчки содержимое (текст) заголовочного файла mega16.h, этот файл содержит перечень регистров, имеющихся в МК ATmega16, и соответствие их названий их физическим адресам в МК. Посмотрите его содержание, вызвав CVAVR\inc\mega16.h */

//delay functions
#include <delay.h>
/* перед компиляцией препроцессор компилятора вставит вместо этой строчки текст «хидера» delay.h, этот файл содержит функции для создания пауз в программе.
Теперь, чтобы сделать паузу, вам нужно лишь написать:
delay_us(N); // сделать паузу N (число) мкс
delay_ms(x); // сделать паузу x мс
x – может быть переменная или число от 0 до 65535 (тип unsigned int), например delay_ms(peremennaya) */

// Определения пользователя
// AD7896 control signals PORTB bit allocation
#define MY_CONSTANT 0x15
#define ADC_BUSY PINB.0

/* после этих двух строк, перед компиляцией, препроцессор компилятора заменит в тексте программы MY_CONSTANT на 0x15 и ADC_BUSY на PINB.0. Таким образом, вместо того чтобы помнить, что вывод какой-то микросхемы подключен к ножке PB0, вы можете проверять значение осмысленного понятия ADC_BUSY – «АЦП занят»

#define – это удобно, но вовсе не обязательно. */
```

6.5 Объявление переменных

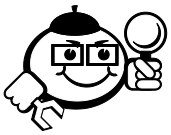
Перед использованием переменной в программе на Си её необходимо объявить, т. е. указать компилятору, какой тип данных она может хранить и как она называется.

Формат объявления переменной таков:

```
[<storage modifier>] <type definition> <identifier>;
```

`[<storage modifier>]` – необязательный элемент, он нужен только в некоторых случаях и может быть:

- `extern`, если переменная объявляется во внешнем файле, например в хидере `delay.h`, приведенном выше;
- `volatile` ставьте, если нужно предотвратить возможность повреждения содержимого переменной в прерывании и не позволить компилятору попытаться выкинуть её при оптимизации кода.



Пример

```
volatile unsigned char x;
```

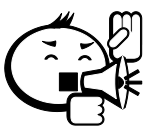
`static`, если переменная локальная, т. е. объявлена в какой-либо функции и должна сохранять свое значение до следующего вызова этой функции.

`Eeprom`, разместить переменную в `EEPROM`. Значение таких переменных сохраняется при выключении питания и при перезагрузке МК.

```
eeprom unsigned int x;
```

Если это первая переменная в `EEPROM`, то её младший байт будет помещен в ячейку 1 `EEPROM`, а старший – в ячейку 2. Необходимо помнить, что запись в `EEPROM` длительный процесс – 8 500 тактов процессора.

Глобальные переменные объявляются до появления в тексте программы какой-либо функции. Глобальные переменные доступны в любой функции программы.



Локальные переменные объявляются в самом начале функций, т. е. сразу после фигурной скобки `{`. Локальные переменные доступны только в той функции, где они объявлены!

`<type definition>` – тип данных, которые может хранить переменная.

Наиболее часто используемые типы данных:

- `unsigned char` – хранит числа от 0 до 255 (байт);
- `unsigned int` – хранит числа от 0 до 65 535 (слово == 2 байта);
- `unsigned long int` – хранит от 0 до 4 294 967 295 (двойное слово == 4 байта).

Вместо `unsigned char` можно писать просто `char`, так как компилятор по умолчанию считает `char` беззнаковым байтом. А если вам нужен знаковый байт, то объявляйте его так:

```
signed char imya_peremennoi;
```

`<identifier>` – имя переменной – некоторый набор символов по вашему желанию, но не образующий зарезервированные слова языка Си. Выше был уже пример идентификатора – имени переменной: `imya_peremennoi`.

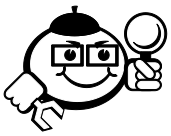
Желательно давать осмысленные имена переменным и функциям, напоминающие вам об их назначении. Принято использовать маленькие буквы, а для отличия имен переменных от названия функций имена переменных можно, например, начинать с буквы, а названия функций (кроме `main`, конечно) с двух символов подчеркивания.

Например, так: `moya_peremennaya, __vasha_funkziya`.

Глобальные переменные, а также локальные с модификатором `static` при старте и рестарте программы равны 0, если вы не присвоили им (например, оператором =) иное значение при их объявлении или по ходу программы.

Вот несколько примеров объявления переменных:

```
unsigned char my_peremen = 34;
unsigned int big_peremen = 34034;
```



Пример массива, содержащего три числа или элемента массива.

```
char mas[3]={11,22,33};
```

Нумерация элементов начинается с 0, т. е. элементы данного массива называются `mas[0]`, `mas[1]`, `mas[2]` и в них хранятся десятичные числа 11, 22 и 33.

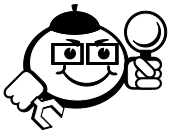
Где-то в программе вы можете написать: `mas[1] = 120;`

Теперь в `mas[1]` будет храниться число 120. Можно не присваивать значений элементам массива при объявлении, но только при объявлении вы можете присвоить значения всем элементам массива сразу. Потом это можно будет сделать только индивидуально для каждого элемента.

Строковая переменная, или **массив, содержащий строку символов.**

```
char stroka[6]="Hello";
```

```
/* Символов (букв) между кавычками 5, но указан размер строки 6. Дело в том, что строки символов должны заканчиваться десятичным числом 0. Не путайте его с символом '0', которому соответствует десятичное число 48 по таблице ASCII, которая устанавливает каждому числу определенный символ */
```



Пример

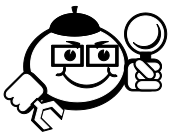
Элемент строки `stroka[1]` содержит число 101, которому по таблице ASCII соответствует символ 'e'.

Элемент `stroka[4]` содержит число 111, которому соответствует символ 'o'.

Элемент `stroka[5]` содержит число 0, которому соответствует символ `'NUL'`, его еще обозначают вот так `'\0'`.

Строковая переменная может быть «распечатана» или выведена в `USART` МК вот так: `printf("%s\n", stroka);`

`flash` и `const` ставятся перед объявлением констант, неизменяемых данных, хранящихся во `flash`-памяти программ. Они позволяют использовать не занятую программой память МК. Обычно для хранения строковых данных – различных информационных сообщений либо чисел и массивов чисел.



Пример

```
flash int integer_constant=1234+5;
flash char char_constant='a';
```

```
    flash long long_int_constant1=99L;
    flash long long_int_constant2=0x10000000;
    flash int integer_array1[ ]={1,2,3};
    flash int integer_array2[10]={1,2};
    flash char string_constant1[ ]="This is a string constant";
    const char string_constant2[ ]="This is also a string constant".
.....
```

6.6 Описание функций – обработчиков прерываний

Функция «обработчик прерывания» может быть названа вами произвольно, как и любая функция, кроме `main`. При каком прерывании ее вызывать, компилятор узнает из строчки `ISR[ADC_VECT]`. По первому зарезервированному слову – `ISR` – он узнаёт, что речь идет об обработчике прерывания, а номер вектора прерывания (адрес, куда физически, внутри МК, перескочит программа при возникновении прерывания) будет подставлен вместо `ADC_VECT` препроцессором компилятора перед компиляцией, этот номер указан в подключенном нами ранее заголовочном файле («хидере») описания «железа». МК – `mega16.h` – это число, сопоставленное слову `ADC_VECT`.

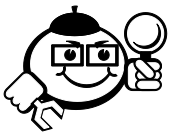
```
    // Прерывание
    ISR [ADC_VECT]
    {
    PORTB = (unsigned char) ~ (ADCW>>2);
    /* отобразить горящими светодиодами, подключенными от + питания МК через резисторы 560 Ом к ножкам порта B, старшие 8 бит результата аналого-цифрового преобразования.

    Сделаем паузу 127 мс, чтобы в реальном устройстве можно было увидеть переключение светодиодов */
    delay_ms(127);

    /* в реальных программах старайтесь не делать пауз в прерываниях! Обработчик прерывания должен быть как можно короче и быстрее */
```

```
    // начать новое АЦ-преобразование
    ADCSRA|=0x40;

    } // закрывающая скобка обработчика прерывания
```



Пример установки флага в регистре ADCSRA**:**

```
ADCSRA|=0x40; /* результат поразрядного ИЛИ с маской
01000000 поместить обратно в регистр ADCSRA, т. е. уста-
новить бит 6. Обратите внимание на необходимость ставить
в конце выражений точку с запятой. Не забывайте! */
```

```
    // Функции, используемые в программе
    /* их может быть столько, сколько вам нужно. У нас
будет одна, кроме main и обработчика прерывания. Это бу-
дет функция, в которой описано начальное конфигурирование
МК в соответствии с поставленной задачей. Удобно над
функцией сделать заголовок, подробно поясняющий назначе-
ние функции! */
    (void)__init_mk(void) {
    /* в начале любой функции объявляются локальные пере-
менные, если, конечно, они вам нужны */
    /* void – означает пусто. Перед названием функции
void означает, что функция не возвращает никакого значе-
ния. А в скобках после названия означает, что при вызове
в функцию не передаются никакие значения. */
    // инициализация Port_B
    DDRB=0xFF; // все ножки сделать выходами
    PORTB=0xFF; // вывести на все ножки «1»

    /* настройка АЦП производится записью определенного
числа в регистр ADCSRA.
    Нам нужно:
```

- включить модуль АЦП;

- установить допустимую частоту тактирования АЦП при частоте кварца 3,69 МГц. Мы выберем коэффициент деления 64 – это даст частоту такта для процессов в АЦП 57.656 КГц;
- включить прерывание по завершению АЦ-преобразования.

По ДШ для этого нужно записать в регистр ADCSRA число 1000 1110 или 0x8E */

```
// ADC initialization w Oscillator=3.69MHz
// ADC Clock frequency: 57.656 kHz
// ADC Interrupts: On
ADCSRA=0x8E;
```

/* теперь выбираем вход АЦП ADC0 (ножка PA0) и внешнее опорное напряжение (это напряжение, код АЦП которого будет 1023) с ножки AREF. Смотрим, что нужно записать для этого в регистр мультиплексора (выбора входа) АЦП ADMUX */

```
// нужно записать 0 (он там по умолчанию)
ADMUX=0;
/* разрешаем глобально все прерывания, разрешенные индивидуально. Вы, наверно, поняли, что индивидуально мы разрешили лишь прерывание по завершении АЦП, вот оно-то и сможет возникать у нас. */
#asm("sei")
} // скобка закрывающая для функции __init_mk()
```

Так делаются вставки ассемблерных инструкций:

#asm(«инструкция на ассемблере»).

Обратите внимание – точки с запятой нет. На Си можно управлять всеми программно изменяемыми битами в регистрах МК, но часто используются такие строки:

- #asm("sei") // Разрешить ГЛОБАЛЬНО все прерывания;

- #asm("cli") // Запретить ГЛОБАЛЬНО все прерывания;
- #asm("nop") // Пауза в 1 такт процессора;
- #asm("wdr") // Сбросить сторожевой таймер.

```
/* Главная функция main() – обязательная!
   главная функция – программа начинает выполняться с нее */
   void main(void){
   /* в начале любой функции объявляются (если нужны) ЛОКАЛЬНЫЕ ПЕРЕМЕННЫЕ */
   __init_mk();  /* вызываем функцию инициализации, настройки аппаратуры МК. Выполнив ее, программа вернется сюда и будет выполнять следующую строку */
   // запускаем первое АЦ преобразование
   ADCSRA|=0x40;
   // бесконечный цикл в ожидании прерываний
   while(1);}
   /* программа будет крутиться на этой строчке, постоянно проверяя, истинно ли условие в скобках после while, а так как там константа 1, то условие будет истинно всегда! */
   // функция main закончена
```

Теперь программа будет работать так. По завершении цикла АЦП будет возникать прерывание и программа будет перескакивать в функцию «обработчик прерывания» **adc_isr**().

При этом будут автоматически запрещены все прерывания. В конце adc_isr() запускается новое АЦ-преобразование, и при выходе из обработчика прерывания снова разрешаются глобально прерывания, а программа возвращается опять в бесконечный цикл while(1).

Контрольные вопросы по главе 6

1. Приведите математические и логические операции присвоения.

2. Какие существуют операторы сдвига?
3. Приведите пример команды `if(){}else{}`.
4. Приведите пример команды `while(){}`.
5. Приведите пример команды `for(;;){}`.
6. Приведите пример команды `switch(){}`.
7. Приведите пример команды `goto`.
8. Опишите типовую структуру программы на языке Си.
9. Опишите функции – обработчики прерываний.

7 Микроконтроллер ATmega16. Основные характеристики, регистры

AVR RISC-архитектура

1. Архитектура высокой производительности и малого потребления.
2. Система команд содержит 130 инструкций, большинство которых выполняется за один машинный цикл.
3. Единый 16-разрядный формат команд.
4. Производительность 16 MIPS на частоте 16 Мгц.
5. Наличие аппаратного умножителя.
6. Память, программирование:
   - 16 Кбайт Flash ПЗУ программ, с возможностью до 1 000 циклов стирания/записи;
   - 512 байт ЭСППЗУ (EEPROM) данных, с возможностью до 100 000 циклов стирания/записи;
   - 1 Кбайт оперативной памяти (SRAM);
   - возможность программирования непосредственно в целевой системе через последовательные интерфейсы SPI и JTAG;
   - возможность самопрограммирования (Bootloader).
7. Встроенная периферия:
   - два 8-разрядных таймера/счетчика с предварительным делителем частоты и режимом сравнения;
   - один 16-разрядный таймер/счетчик с предварительным делителем частоты, режимом сравнения и режимом внешнего события;
   - один сторожевой таймер WDT;
   - четыре канала генерации выходных ШИМ-сигналов;
   - один аналоговый компаратор;
   - один 8-канальный 10-разрядный АЦП как с несимметричными, так и с дифференциальными входами;
   - один полнодуплексный универсальный синхронный/асинхронный приемопередатчик USART;
   - один последовательный синхронный интерфейс SPI, используемый также для программирования Flash-памяти программ;

- один последовательный двухпроводный интерфейс TWI (аналог I2C);
- 32 программируемые линии ввода/вывода с уровнями ТТЛ; на эти линии выведена также поддержка периферийных функций.

8. Возможность внутрисхемной отладки в соответствии со стандартом IEEE 1149.1 (JTAG).
9. Различные способы синхронизации: встроенный RC-генератор с внутренней и внешней задающей RC-цепочкой или с внешним резонатором (пьезокерамическим или кварцевым); внешний сигнал синхронизации.
10. 6 режимов пониженного энергопотребления (Idle, ADC Noise Reduction, Power-save, Power-down, Standby и Extended Standby).
11. Детектор снижения напряжения питания (BOD).
12. 21 источник прерываний (внутренних и внешних).
13. Многоуровневая система прерываний, поддержка очереди прерываний.
14. Напряжения питания 2.7…5.5 В.

Полная документация на контроллер представлена в [6].

7.1 Описание выводов микроконтроллера AVR ATmega16(L)

Микроконтроллер ATmega16 (рис. 7.1) имеет 4 порта ввода-вывода – port A (PA7–PA0), port B (PB7–PB0), port C (PC7–PC0) и port D (PD7–PD0). Порты являются двунаправленными портами ввода-вывода с внутренними подтягивающими резисторами, устанавливаемыми для каждого бита в отдельности (рис. 7.2).

Рис. 7.1 – Внешний вид микроконтроллера в TQFP корпусе

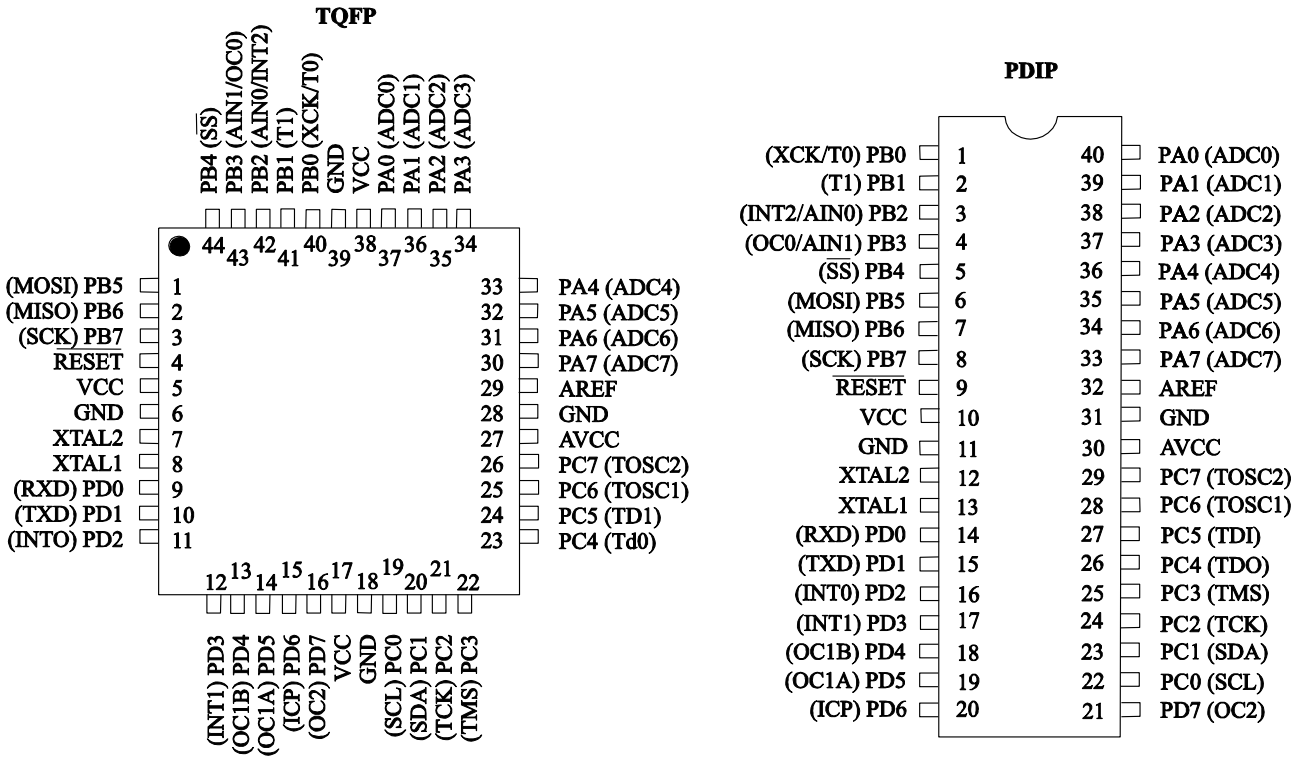


Рис. 7.2 – Расположение выводов ATmega16

Порты ввода-вывода также могут выполнять специальные функции для различных устройств ввода-вывода (табл. 7.1):

1. Port A (PA7–PA0) может использоваться как восьмиразрядный аналоговый вход для АЦП. В этом случае AVCC является контактом питания АЦП. Если АЦП не используется, то этот вывод должен быть соединен с источником питания напрямую, а в случае использования АЦП подключение к источнику питания осуществляется через НЧ фильтр.
2. Port B может использовать:
   - PB0(T0) и PB1(T1) – два входа таймеров;
   - PB2(AIN0) и PB3(AIN1) – два входа аналоговых компараторов;
   - PB4(SS), PB5(MOSI), PB6(MISO), PB7(SCK) – выводы для подключения интерфейса SPI.
3. Port C может использовать:
   - PC0(SCL), PC1(SDA) – выводы интерфейса I2C;
   - PC5(TDI), PC4(TDO), PC3(TMS), PC2(TCK) – выводы для подключения интерфейса JTAG.
4. Port D может использовать:
   - PD0(RXD), PD1(TXD) – выводы интерфейса UART;

- (RS232), PD2(INT0), PD3(INT1) – два входа внешних прерываний.

5. Специальные выводы микроконтроллера Atmega16:
   - AREF – опорное напряжение АЦП;
   - RESET – вывод сброса с активным низким уровнем напряжения;
   - XTAL1 – вход для подключения кварцевого резонатора;
   - XTAL2 – выход для подключения кварцевого резонатора;
   - VCC и GND – подключение источника питания и общего провода.

Таблица 7.1 – Описание выводов микроконтроллера AVR ATmega16(L)

Обозначение	**Номер вывода**	**Описание**	**DIP**
XTAL1	13	I	Вход тактового генератора
XTAL2	12	O	Выход тактового генератора
$\overline{\text{RESET}}$	9	I	Вход сброса
AREF	32	P	Вход опорного напряжения для АЦП
AGND	31	P	Общий вывод (аналоговый)
AVCC	30	P	Вывод источника питания АЦП
GND	11	P	Общий вывод
VCC	10	P	Вывод источника питания
PA0 (ADC0)–PA7 (ADC7)	40–33	I/O	A0–A7 (вход канала 0–7 АЦП)
PB0 (T0/XCK)	1	I/O	B0 (вход внешнего тактового сигнала таймера/счетчика T0/вход/выход тактового сигнала USART)
PB1 (T1)	2	I/O	B1 (вход внешнего тактового сигнала таймера/счетчика T1)
PB2 (AIN0/INT2)	3	I/O	B2 (положительный вход компаратора/внешнее прерывание)
PB3 (AIN1/OC0)	4	I/O	B3 (отрицательный вход компаратора/выход таймера/счетчика T0 (режимы Compare, PWM))
PB4 ($\overline{\text{SS}}$)	5	I/O	B4 (выбор Slave-устройства на шине SPI)
PB5 (MOSI)	6	I/O	B5 (выход (Master) или вход (Slave) данных модуля SPI)
PB6 (MISO)	7	I/O	B6 (вход (Master) или выход (Slave) данных модуля SPI)
PB7 (SCK)	8	I/O	B7 (выход (Master) или вход (Slave) тактового сигнала модуля SPI)
PC0 (SCL)	22	I/O	C0 (тактовый сигнал модуля TWI)
PC1 (SDA)	23	I/O	C1 (линия данных модуля TWI)

Обозначение	Номер вывода	Описание	DIP
PC2 (TCK)	24	I/O	C2 (тактовый сигнал JTAG)
PC3 (TMS)	25	I/O	C3 (выбор режима JTAG)
PC4 (TDO)	26	I/O	C4 (выход данных JTAG)
PC5 (TDI)	27	I/O	C5 (вход данных JTAG)
PC6 (TOSC1)	28	I/O	C6 (выход для подключения резонатора к таймеру/счетчику T2)
PC7 (TOSC2)	29	I/O	C7 (вход для подключения резонатора к таймеру/счетчику T2)
PD0 (RXD)	14	I/O	D0 (вход USART)
PD1 (TXD)	15	I/O	D1 (выход USART)
PD2 (INT0)	16	I/O	D2 (вход внешнего прерывания)
PD3 (INT1)	17	I/O	D3 (вход внешнего прерывания)
PD4 (OC1B)	18	I/O	D4 (выход B таймера/счетчика T1 (режимы Compare, PWM))
PD5 (OC1A)	19	I/O	D5 (выход A таймера/счетчика T1 (режимы Compare, PWM))
PD6 (ICP)	20	I/O	D6 (вход захвата таймера/счетчика T1 (режим Capture))
PD7 (OC2)	21	I/O	D7 (выход таймера/счетчика T2 (режимы Compare, PWM))

7.2 Порты ввода-вывода

Основное назначение портов (табл. 7.1):

- через порты ввода/вывода микроконтроллер получает сигналы (будь то аналоговые или цифровые) от внешних устройств (для их последующей обработки);
- управляет или обменивается данными с внешними устройствами;
- сигнализирует о проделанной работе и т. д.

7.2.1 Структура порта/вывода

Вывод микроконтроллера – это отдельное внутреннее устройство. За каждым выводом обычно закреплено по несколько функций, число которых зависит от того, сколько периферийных устройств имеется в микроконтроллере и подключено к данному выводу. Однако, несмотря на относительно сложную конструкцию, управление выводом (в режиме общего назначения) осуществляется всего лишь через три регистра.

Каждый порт (Port A, Port B, Port C, Port D) состоит из 8 выводов. Название вывода в микроконтроллере формируется из инициала слова Port («**P**»), после чего идет имя порта (к примеру «**B**») и порядковый номер вывода в этом порте (к примеру «**0**»). В документации можно встретить и такое обозначение: «Pxn», где «x» – это имя порта, а «n» – это номер вывода.

Функциональная схема вывода (рис. 7.3) включает в себя диоды **D1** и **D2**, они предназначены для защиты вывода от напряжений, превышающих напряжение питания (электростатика (ESD) и т. п.) паразитную емкость вывода **Cpin**; управляемый подтягивающий резистор Rpu на питание и входной ключ.

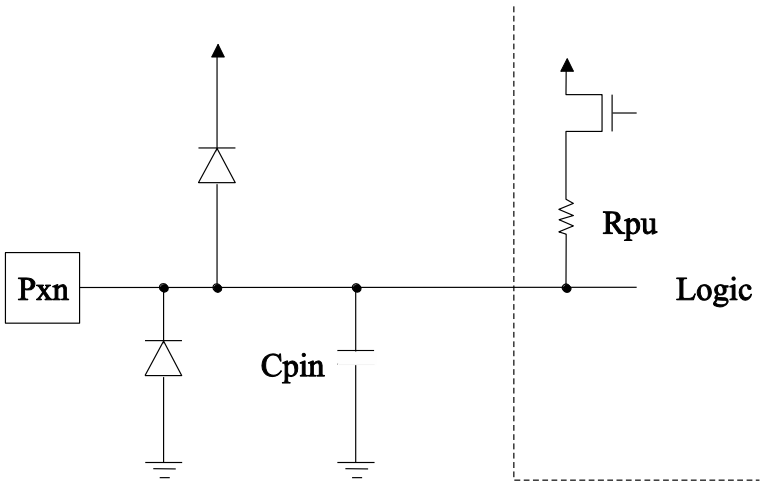


Рис. 7.3 – Блок-схема вывода (ножки) AVR микроконтроллера из документации

Управление, настройка, контроль и другие всевозможные операции с выводами AVR микроконтроллеров осуществляются всего лишь через три регистра:

- DDRx;
- PORTx;
- PINx,

где «x» – это имя порта (A, B, C, D), которому принадлежит вывод. Поскольку в состав одного порта входят восемь выводов, то управлять/настраивать/контролировать и т. д. можно восемью выводами одновременно. Нумерация начинается с нулевого. Каждый n-й бит этих регистров управляет/настраивает/контролирует и т. д. n-м выводом данного порта микроконтроллера.

7.2.2 Регистры управления

DDR (Data Direction Register) – регистр направления (рис. 7.4).

Bit	7	6	5	4	3	2	1	0	
	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	PORTB
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

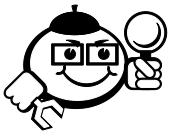
Рис. 7.4 – Регистр направления выводов (порт B)

Используется для настройки направления работы каждого порта (A, B, C, D) или отдельного вывода из этого порта.

Регистр DDRB предназначен для настройки выводов порта B на вход или на выход, а отдельно взятый бит этого регистра, соответственно, отвечает за настройку отдельно взятого вывода этого порта. Отдельный бит DDB3, в регистре DDRB, отвечает за настройку вывода номер 3 порта B (нумерация с 0).

Для настройки направления порта необходимо:

- DDRxn = «1» – вывод «*n*» порта «*x*» настроен на выход;
- DDRxn = «0» – вывод «*n*» порта «*x*» настроен на вход.



Пример

Примеры записи на языке Си:

```
DDRB = 0b10000001; // в двоичном виде
DDRB = 0x81; // в шестнадцатеричном виде
DDRB = 129; // в десятичном виде
DDRB = (1<<7) | (1<<0); // побитовая настройка
DDRB = (1<<DDB7) | (1<<DDB0); // побитовая настройка
```

PORTx – регистр состояния (рис. 7.5).

Bit	7	6	5	4	3	2	1	0	
	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	PORTB
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

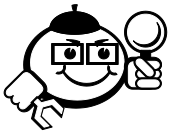
Рис. 7.5 – Регистр PORTB

Регистр PORTx управляет состоянием выводов порта «x». В зависимости от выбранного направления работы (вход или выход) порта или отдельно взятого вывода (при помощи регистра DDRx), значение, записанное в регистр PORTx того же порта, может присваивать выводу различные состояния.

Таблица 7.2 – Состояние выводов микроконтроллера AVR ATmega16(L)

DDxn	PORTxn	PUD (in SFIOR)	I/O	Pull-up	Comment
0	0	X	Input	No	Tri-state (Hi-Z)
0	1	0	Input	Yes	Pxn will source current if ext. pulled low
0	1	1	Input	No	Tri-state (Hi-Z)
1	0	X	Output	No	Output Low (Sink)
1	1	X	Output	No	Output High (Source)

Таблица 7.2 представляет возможные состояния вывода в зависимости от значений, записанных в соответствующие биты регистров DDxn и PORTxn.


Пример

Когда вывод настроен как **выход** (DDxn = «**1**»), то любое значение, записанное в соответствующий бит регистра PORTx, поступает на выход:

- PORTxn = «1» – состояние вывода соответствует логической единице (Output High);
- PORTxn = «0» – состояние вывода соответствует логическому нулю (Output Low), т. е. состояние вывода (когда он настроен на выход) может изменяться только между логической единицей и логическим нулем. В этом режиме резистор Pull-up (Rpu на рис. 7.3) отключен и никак не влияет на состояние вывода (No Pull-up).

Когда вывод настроен как **вход** (DDxn = «**0**»), то значение, записанное в соответствующий бит регистра PORTx, либо подключает подтягивающий резистор Rpu (pull-up resistor) к выводу, либо отключает его. В этом режиме, текущее состояние выводов можно прочитать при помощи регистра PINx этого же порта.

- **PORTxn** = «1» – подключить подтягивающий резистор к выводу;
- **PORTxn** = «0» – отключить подтягивающий резистор, высокий импеданс (**Hi-Z**).

Для формирования на выходе 0 или 1 нужно написать:

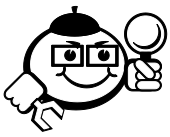
```
DDRB |= 0x01; // первый вывод делаем выходным
PORTB |= (1<<PB0); //выставить 1 на выводе нужной ножки
```

```
PORTB &=~ (1<<PB0); // выставить 0 на выводе
```

PINx – регистр текущего состояния вывода (рис. 7.6).

Bit	7	6	5	4	3	2	1	0	
	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	PINB
Read/Write	R	R	R	R	R	R	R	R	
Initial Value	N/A	N/A	N/A	N/A	N/A	N/A	N/A	N/A	

Рис. 7.6 – Регистр PINB



Для того чтобы прочитать текущее состояние любого вывода или всего порта, используется регистр PINx, где «x» – имя порта. Для чтения текущего состояния вывода (например, с кнопки) нужно написать команды:

```
Unsigned char pin_value; // переменная для хранения состояний
pin_value = PINB; // читаем состояние порта B
```

7.3 Таймеры-счетчики

Микроконтроллеры ATmega16 оснащены тремя таймерами/счетчиками общего назначения – **двумя** 8-разрядными T/C0 и T/C2 (максимальный счет до 256) и **одним** 16-разрядным T/C1 (максимальное число 65 536).

Таймеры/счетчики 0 и 2 – модули многофункционального одноканального 8-разрядного таймера/счетчика с аппаратным выходом для генерации ШИМ-сигнала и встроенным асинхронным опциональным тактовым генератором.

16-разрядный таймер/счетчик 1 предназначен для точного задания временных интервалов, генерации прямоугольных импульсов и измерения временных характеристик импульсных сигналов.

Управление работой таймера/счетчика 1 осуществляется с помощью регистров (табл. 7.3). Настройка таймеров 0 или 2 происходит в своих регистрах, аналогично рассмотренному для таймера 1.

Таблица 7.3 – Описание регистров управления таймера/счетчика 1

Регистр	Краткое описание
TCNT1	Timer/Counter1 – регистр, содержащий текущее значение таймера счетчика 1
TCCR1A	Timer/Counter1 Control Register A – регистр задания режимов таймера/счетчика 1
TCCR1B	Timer/Counter1 Control Register B – регистр задания режимов таймера/счетчика 1
OCR1A	Timer/Counter Output1 Compare Register A – выходной регистр компаратора A
OCR1B	Timer/Counter Output1 Compare Register B – выходной регистр компаратора B
ICR1	Timer/Counter1 Input Capture Register1 – входной регистр защелки 1-го таймера
TIMSK	Timer Interrupt Mask Register – регистр маски прерываний
TIFR	Timer Interrupt Flag Register – регистр флагов прерываний

7.3.1 Регистры управления

16-битные регистры OCR1A и OCR1B служат для задания значения, при достижении которого в режиме счёта происходит их сравнение, и таймер/счетчик генерирует соответствующие прерывания по совпадению.

TCNT1H и **TCNT1L** – Timer/Counter1 (рис. 7.7).

Bit	7	6	5	4	3	2	1	0	
	TCNT1[15:8]								TCNT1H
	TCNT1[7:0]								TCNT1L
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Рис. 7.7 – Регистры TCNT1H и TCNT1L

16-битный регистры TCNT1 содержит текущее значение таймера счетчика 1. Состоит из старшего TCNT1H (Timer counter 1 High byte) и младшего регистра TCNT1L (Low byte). Для копирования регистра TCNT1 при побайтной работе используется регистр ICR1.

TCCR1A – регистр задания режимов таймера/счетчика 1 (рис. 7.8).

Bit	7	6	5	4	3	2	1	0	
	COM1A1	COM1A0	COM1B1	COM1B0	FOC1A	FOC1B	WGM11	WGM10	TCCR1A
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Рис. 7.8 – Регистр TCCR1A

TCCR1A и TCCR1B – регистры задания режимов таймера/счетчика 1, определяют режимы работы таймера/счетчика 1 (табл. 7.4).

- Bit 7…4 – COM1A1,COM1A0, COM1B1 и COM1B0 изменяют режим формирования выходного сигнала OC1A и OC1B;
- Bit 3…2 – FOC1A, FOC1B принудительно устанавливают результаты сравнения каналов A и B;
- Bit 1…0 – WGM11 и WGM10 в регистре TCCR1A и биты WGM12 и WGM13 в регистре TCCR1B служат для задания режима работы таймера/счетчика 1.

Таблица 7.4 – Режимы работы таймера/счетчика 1

WGM13	**WGM12 (CTC12)**	**WGM11 (pwm11)**	**WGM10 (pwm10)**	**Режим работы**	**Верхний предел счета**	**Обновление OCR1x**	**Установка флага TOV1**
0	0	0	0	Нормальный	0xFFFF	Сразу после записи	МАКС
0	0	0	1	8-разр. ШИМ ФК	0x00FF	На вершине счета	На нижнем пределе
0	0	1	0	9-разр. ШИМ ФК	0x01FF	На вершине счета	На нижнем пределе
0	0	1	1	10-разр. ШИМ ФК	0x03FF	На вершине счета	На нижнем пределе
0	1	0	0	СТС	OCRnA	Сразу после записи	МАКС
0	1	0	1	8-разр. быстрая ШИМ	0x00FF	На вершине счета	На вершине счета
0	1	1	0	9-разр. быстрая ШИМ	0x01FF	На вершине счета	На вершине счета
0	1	1	1	10-разр. быстрая ШИМ	0x03FF	На вершине счета	На вершине счета
	0	0	0	ШИМ ФЧК	ICRn	На нижнем пределе	На нижнем пределе
	0	0	1	ШИМ ФЧК	OCRnA	На нижнем пределе	На нижнем пределе

WGM13	WGM12 (CTC12)	WGM11 (pwm11)	WGM10 (pwm10)	Режим работы	Верхний предел счета	Обновление OCR1x	Установка флага TOV1
	0	1	0	ШИМ ФК	ICRn	На вершине счета	На нижнем пределе
	0	1	1	ШИМ ФК	OCRnA	На вершине счета	На нижнем пределе
	1	0	0	СТС	ICRn	Сразу после записи	МАКС.
	1	0	1	(Резерв)	–	–	–
	1	1	0	Быстрая ШИМ	ICRn	На вершине счета	На вершине счета
	1	1	1	Быстрая ШИМ	OCRnA	На вершине счета	На вершине счета

TCCR1B – Timer/Counter1 Control Register B (рис. 7.9).

Bit	7	6	5	4	3	2	1	0	
	ICNC1	ICES1	–	WGM13	WGM12	CS12	CS11	CS10	TCCR1B
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Рис. 7.9 – Регистр TCCR1B

- Bit 7 – ICNC1: Input Capture Noise Canceler. Установка этого бита в логическую 1 активирует входной подавитель шума, при этом будет фильтроваться входной сигнал Input Capture Pin (ICP1). Функция фильтрации требует 4 последовательных одинаковых значений, поступивших на вывод ICP1, чтобы было зарегистрировано изменение уровня сигнала. Таким образом, захват входных импульсов (Input Capture) будет задержан на 4 такта генератора микроконтроллера, когда возможность фильтрации разрешена;
- Bit 6 – ICES1: Input Capture Edge Select. Этот бит выбирает тип среза (фронт или спад) на входе ICP1, который вызовет событие захвата импульса. Когда в ICES1 записан логический 0, спад (отрицательный срез) вызовет срабатывание триггера, и когда в ICES1 записана логи-

ческая 1, срабатывание триггера вызовет уже фронт (положительный срез) сигнала.

Когда срабатывает триггер захвата события по входу в соответствии с установкой ICES1, значение счетчика (TCNT1, регистры TCNT1H и TCNT1L) копируется в регистр захвата Input Capture Register (ICR1). Событие также вызовет установку флага Input Capture Flag (ICF1), и это может использоваться для срабатывания прерывания Input Capture Interrupt, если оно разрешено;

- Bit 2:0 – CS12:10: Clock Select. Эти 3 бита задают источник тактового сигнала для счетчика (табл. 7.5).

Таблица 7.5 – Источники тактового сигнала TI

CS12	CS11	CS10	Описание
0	0	0	Источник тактов не задан (таймер/счетчик остановлен)
0	0	1	$clk_{I/O}$ (без делителя частоты)
0	1	0	$clk_{I/O}$ / 8 (с выхода делителя)
0	1	1	$clk_{I/O}$ / 64 (с выхода делителя)
1	0	0	$clk_{I/O}$ / 256 (с выхода делителя)
1	0	1	$clk_{I/O}$ / 1024 (с выхода делителя)
1	1	0	Внешний тактовый сигнал, поданный на вход T1. Тактирование происходит по срезу (спаду) уровня сигнала
1	1	1	Внешний тактовый сигнал, поданный на вход T1. Тактирование происходит по фронту (нарастанию) уровня сигнала

Для подсчета импульсов на входе T1 можно выбрать последние 2 варианта в таблице. Если для подсчета выбрана ножка T1, импульсы будут подсчитываться даже тогда, когда порт T1 настроен как выход. Эта возможность позволяет программно управлять счетом.

ICR1H и **ICR1L** – Input Capture Register 1 (рис. 7.10).

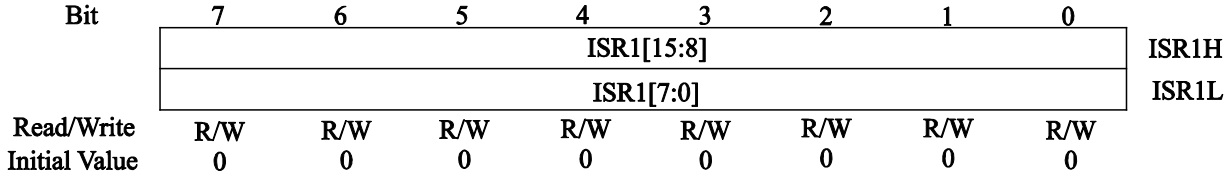


Рис. 7.10 – Регистры ICR1H и ICR1L

Два регистра составляют 16-битный регистр ICR1. Событие захвата по входу (Input Capture, на выводе ICP1 или опционально на выходе аналогового

компаратора) вызывает обновление содержимого ICR1 содержимым счетчика (TCNT1). Когда ICR1 используется как значение TOP (см. описание битов WGM13:0, размещенных в регистрах TCCR1A и TCCR1B), вывод ICP1 будет отключен, и следовательно функция захвата Input Capture будет запрещена.

TIMSK – Timer/Counter Interrupt Mask Register (рис. 7.11).

Bit	7	6	5	4	3	2	1	0	
	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	TIMSK
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Рис. 7.11 – Регистр TIMSK

- Bit 5 – TICIE1: Timer/Counter1, Input Capture Interrupt Enable. Когда этот бит установлен в 1 и установлен флаг I в регистре статуса SREG (прерывания разрешены глобально), разрешено прерывание захвата таймера/счетчика 1 (Timer/Counter1 Input Capture Interrupt). При срабатывании прерывания (когда произошло событие захвата и установился флаг ICF1 в регистре TIFR) будет вызвана подпрограмма обработчика по соответствующему вектору;
- Bit 2 – TOIE1: Timer/Counter1, Overflow Interrupt Enable. Когда этот бит установлен в 1 и установлен флаг I в регистре статуса SREG (прерывания разрешены глобально), разрешено прерывание переполнения таймера/счетчика 1 (Timer/Counter1 Overflow Interrupt). При срабатывании прерывания (когда произошло переполнение и установился флаг TOV1 в регистре TIFR) будет вызвана подпрограмма обработчика по соответствующему вектору.

TIFR – Timer/Counter Interrupt Flag Register (рис. 7.12).

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Рис. 7.12 – Регистр TIFR

Регистр флагов прерывания таймеров/счетчиков TIFR устанавливает биты прерывания всех трех (0, 1, 2) таймеров микроконтроллера и имеет следующие биты:

- Bit 0, 1 – отвечают за таймер/счетчик 0 и эквивалентны TOV1, OCF1A, OCF1B;

- Bit 2 – TOV1. При переполнении регистра TCNT1 таймер/счетчик 1 устанавливает флаг TOV1 (Overflow) – переполнение таймера/счетчика 1. Установка этого флага зависит от установки битов WGM13:10. В режимах нормального счета и при очистке таймера на сравнении (Clear Timer on Compare, CTC) флаг TOV1 будет установлен, когда таймер переполнится. TOV1 автоматически очищается, когда вызывается обработчик прерывания по вектору Input Capture Interrupt. Альтернативно TOV1 может быть очищен записью в этот бит логической 1;
- Bit 3 – OCF1B. При совпадении значений в регистрах TCNT1 и OCR1B формируется флаг OCF1B (Output Compare B Match);
- Bit 4 – OCF1A. При совпадении значений в регистрах TCNT1 и OCR1A формируется флаг OCF1A (Output Compare A Match);
- Bit 5 – ICF1. При захвате входного значения формируется флаг ICF1 (Input Capture);
- Bit 6, 7 – отвечают за таймер/счетчик 2 и эквивалентны TOV1, OCF1A, OCF1B.

Вызов соответствующих прерываний зависит от значения соответствующих битов регистра TIMSK и флага I в Status регистре процессора.

7.3.2 Режимы работы

*Под **режимом работы 16-разрядного таймера** понимается его алгоритм счета и поведение связанного с ним выхода формирователя импульсов, что определяется комбинацией бит, задающих режим работы таймера (WGMn3-0) и режим формирования выходного сигнала (COMnx1:0).*

Нормальный режим работы (простого счета)

Самым простым режимом работы является нормальный режим (WGMn3-0=0b0000). В данном режиме счетчик работает как суммирующий (инкрементирующий), при этом сброс счетчика не выполняется. Переполнение счетчика происходит при переходе через максимальное 16-разрядное значение (0xFFFF) к нижнему пределу счета (0x0000). В нормальном режиме работы

флаг переполнения таймера-счетчика TOVn будет установлен на том же такте синхронизации, когда TCNTn примет нулевое значение.

Режим сброса таймера при совпадении (CTC)

В режиме CTC (WGM01, WGM00 = 0b10) регистр OCR0 используется для задания разрешающей способности счетчика (рис. 7.13). Если задан режим CTC и значение счетчика (TCNT0) совпадает со значением регистра OCR0, то счетчик обнуляется (TCNT0 = 0). Таким образом, OCR0 задает вершину счета счетчика, а следовательно, и его разрешающую способность. В данном режиме обеспечивается более широкий диапазон регулировки частоты генерируемых прямоугольных импульсов. Он также упрощает работу счетчика внешних событий. Счетчик (TCNTn) инкрементирует свое состояние до тех пор, пока не возникнет совпадение со значением OCRnA или ICRn, а затем счетчик (TCNTn) сбрасывается.

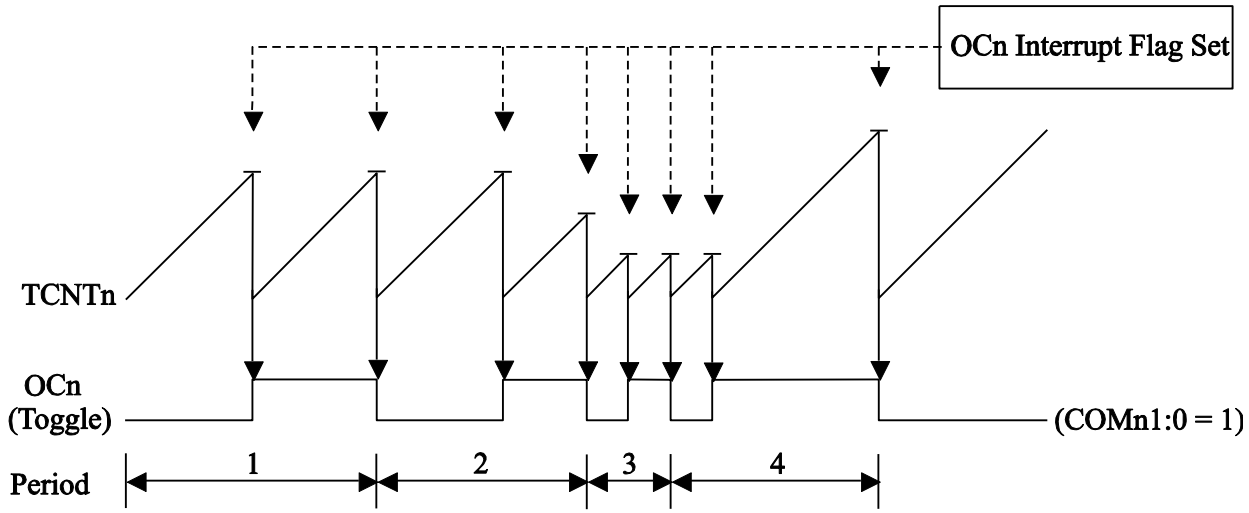


Рис. 7.13 – Временная диаграмма для режима CTC

По достижении верхнего предела счета может генерироваться прерывание с помощью флагов OCFnA или ICFn, соответствующих используемым регистрам для задания верхнего предела счета.

Для генерации сигнала на ножке контроллера в режиме CTC выход OCnA может использоваться для изменения логического уровня при каждом совпадении, для чего необходимо задать режим переключения (COMnA1, COMnA0 = 0b01). Значение OCnA будет присутствовать на выводе порта, только если для данного вывода задано выходное направление. Максимальная частота генерируемого сигнала равна $f_{OC0} = f_{clk\_I/O} / 2$, если OCRnA = 0x0000. Для

других значений OCRn частоту генерируемого сигнала можно определить по формуле:

$$f_{\mathrm{OCn}} = \frac{f_{\mathrm{clk\_I/O}}}{2 \cdot N \cdot (1 + \mathrm{OCRn})},$$

где переменная *N* задает коэффициент деления предделителя (1, 8, 32, 64, 128, 256 или 1 024).

Режим быстрой широтно-импульсной модуляции

Режим быстрой широтно-импульсной модуляции (ШИМ) (WGMn3-0=0b0101, 0b0110, 0b0111, 0b1110, 0b1111) предназначен для генерации ШИМ-импульсов повышенной частоты. В отличие от других режимов работы в этом используется однонаправленная работа счетчика. Счет выполняется в направлении от нижнего к верхнему пределу счета (пилообразный счет – «пила»).

На рисунке 7.14 показан режим быстрой ШИМ, когда для задания верхнего предела используется регистр OCRnA или ICRn. Значение TCNTn на временной диаграмме показано в виде графика функции для иллюстрации однонаправленности счета. На диаграмме показаны как инвертированный, так и неинвертированный ШИМ-выходы, формируемые на ножке микроконтроллера. Короткой горизонтальной линией показаны точки на графике TCNTn, где совпадают значения OCRnx и TCNTnx. Флаг прерывания OCnx устанавливается при возникновении совпадении. Флаг переполнения таймера-счетчика (TOVn) устанавливается всякий раз, когда счетчик достигает верхнего предела. Дополнительно тем же тактовым импульсом вместе с флагом TOVn могут установиться флаги OCnA или ICFn, если для задания верхнего предела соответственно используется регистр OCRnA или ICRn.

Если задан неинвертирующий режим выхода, то при совпадении TCNTn и OCRnx сигнал OCnx устанавливается, а на верхнем пределе счета сбрасывается. Если задан инвертирующий режим, то выход OCnx сбрасывается при совпадении и устанавливается на верхнем пределе счета. Фактическое значение OCnx можно наблюдать на выводе порта, если для него задано выходное направление (DDR_OCnx).

Разрешающая способность ШИМ может быть фиксированной (8, 9 или 10 разрядов) или задаваться регистром ICRn или OCRnA, но не менее 2 разрядов (ICRn или OCRnA = 0x0003) и не более 16 разрядов (ICRn или

$\mathrm{OCRnA} = 0\mathrm{xFFFF}$). Разрешающая способность ШИМ при заданном значении верхнего предела (ВП) вычисляется следующим образом:

$$f_{\mathrm{OCnPWM}} = \frac{f_{\mathrm{clk\_I/O}}}{N \cdot 256},$$

где переменная *N* задает коэффициент деления предделителя (1, 8, 32, 64, 128, 256 или 1 024).

Если требуется генерация меандра (прямоугольные импульсы со скважностью 2 или заполнением 50%) высокой частоты, то необходимо использовать режим быстрой ШИМ с установкой бит COMnA1:0 = 0b01, которая вызывает переключение (инвертирование) логического уровня на выходе OCnA при каждом совпадении. Данное применимо, только если OCRnA используется для задания верхнего предела (WGMn3-0 = 0b1111).

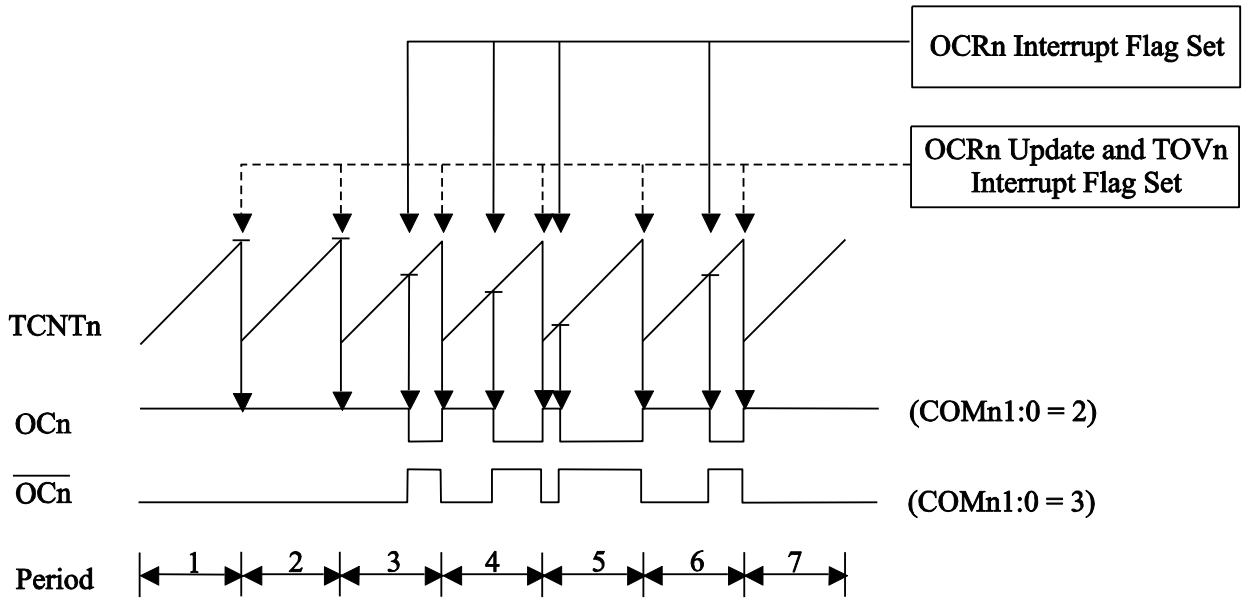


Рис. 7.14 – Временная диаграмма для режима быстрой ШИМ

Режим широтно-импульсной модуляции с фазовой коррекцией

Режим широтно-импульсной модуляции с фазовой коррекцией (ШИМ ФК) (WGMn3-0 = 0b0001, 0b010, 0b0011, 0b1010 или 0b1011) предназначен для генерации ШИМ-сигнала с фазовой коррекцией и высокой разрешающей способностью (рис. 7.15).

Режим ШИМ ФК основан на двунаправленной работе таймера-счетчика. Счетчик циклически выполняет счет в направлении от нижнего предела (0x0000) до верхнего предела, а затем обратно от верхнего предела к нижнему пределу, формируя треугольный счет.

На рисунке 7.15 показан режим ШИМ ФК с использованием регистра OCRnA или ICRn для задания верхнего предела. Состояние TCNTn представлено в виде графика функции для иллюстрации двунаправленности счета. На рисунке представлены как неинвертированный, так и инвертированный ШИМ-выход. Короткие горизонтальные линии указывают точки на графике изменения TCNTn, где возникает совпадение со значением OCRnx. Флаг прерывания OCnx устанавливается при возникновении совпадения.

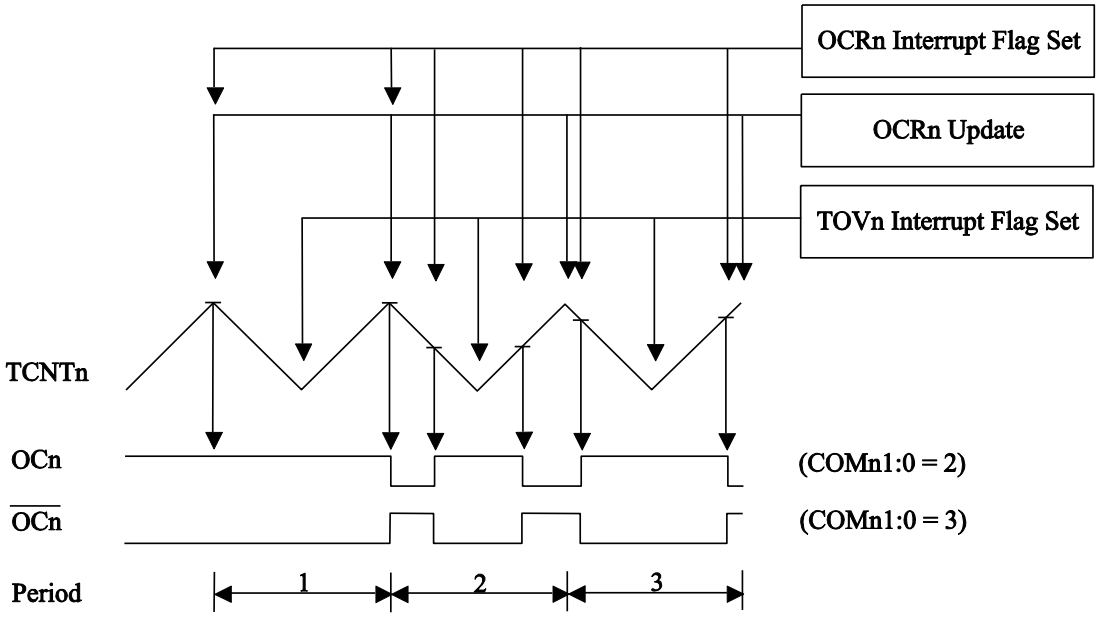


Рис. 7.15 – Временная диаграмма для режима ШИМ ФК

Если задан неинвертирующий режим выхода формирователя импульсов, то выход OCnx сбрасывается/устанавливается при совпадении значений TCNTn и OCRnx во время прямого/обратного счета. Если задан инвертирующий режим выхода, то, наоборот, во время прямого счета происходит установка, а во время обратного – сброс выхода OCnx. Фактическое значение OCnx можно наблюдать на выводе порта, если в регистре направления данных для данного вывода порта задано выходное направление (DDR_OCnx).

Разрешающая способность ШИМ в данном режиме может быть либо фиксированной (8, 9 или 10 разрядов), либо задаваться с помощью регистра ICRn или OCRnA. Минимальная разрешающая способность равна 2 разрядам (ICRn или OCRnA = 0x0003), а максимальная – 16 разрядам (ICRn или OCRnA = 0xFFFF). Если задан верхний предел, то разрешающая способность ШИМ в данном режиме определяется следующим образом:

$$f_{\text{OCnPCPWM}} = \frac{f_{\text{clk\_I/O}}}{N \cdot 510}.$$

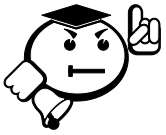
Флаг переполнения таймера-счетчика (TOVn) устанавливается всякий раз, когда счетчик достигает нижнего предела. Если для задания верхнего предела используется регистр OCRnA или ICRn, то, соответственно, устанавливается флаг OCnA или ICFn тем же тактовым импульсом, на котором произошло обновление регистра OCRnx из буферного регистра (на вершине счета).

Режим широтно-импульсной модуляции
с фазовой и частотной коррекцией

Основное отличие между режимами ШИМ ФК и ШИМ ФЧК состоит в моменте обновления регистра OCRnx из буферного регистра OCRnx.

Режим широтно-импульсной модуляции с фазовой и частотной коррекцией (ШИМ ФЧК) (WGMn3-0 = 0b1000 или 0b1001) предназначен для генерации ШИМ-импульсов высокой разрешающей способности с фазовой и частотной коррекцией. Так же, как и режим ШИМ ФК, режим ШИМ ФЧК основан на двунаправленной работе счетчика. Счетчик циклически считает от нижнего предела (0x0000) до верхнего предела, а затем обратно от верхнего предела к нижнему пределу. Если задан неинвертирующий режим ШИМ, то выход OCnx сбрасывается, если возникает совпадение между TCNTn и OCRnx во время прямого счета, и устанавливается, если возникает совпадение во время обратного счета. В инвертирующем режиме работа инверсная.

7.4 Модуль UART

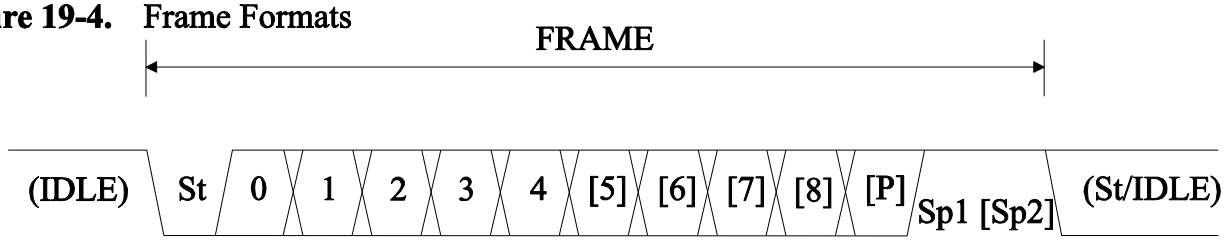


В микроконтроллере для работы с модулем USART используются 6 регистров:

- управляющий регистр UCSRA;
- управляющий регистр UCSRB;
- управляющий регистр UCSRC;
- регистры скорости передачи UBRRL и UBRRH;
- регистр данных UDR.

Рассмотрим формат кадра, представленный в документации на контроллер (рис. 7.16).

Figure 19-4. Frame Formats



St Start bit, always low. **Старт-бит, всегда 0**
(n) Data bits (0 to 8). **Разряды данных (0...8)**
P Parity bit. Can be odd or even. **Бит четности**
Sp Stop bit, always high. **Стоп-бит, всегда 1**
IDLE No transfers on the communication line (RxD or TxD). An IDLE line must be high. **Нет обмена по RxD или TxD (должна быть 1)**

Рис. 7.16 – Формат кадра UART модуля

Под кадром в данном случае понимается совокупность одного слова данных и сопутствующей информации. Кадр начинается со старт-бита, за которым следует младший разряд слова данных. После старшего разряда слова данных следует один или два стоп-бита. Если включена схема формирования бита четности, он включается между старшим разрядом слова данных и первым стоп-битом. Формат кадра определяется разрядом UCSZ2 регистра UCSRB и разрядами UCSZ1, UCSZ0 регистра UCSRC. Выбор количества стоп-битов (в USART) осуществляется с помощью разряда USBS регистра UCSRC. Разряды UPM1:UPM0 регистра UCSRC определяют функционирование схемы контроля четности модулей USART.

Управляющий регистр UCSRA (рис. 7.17)

Bit	7	6	5	4	3	2	1	0
	RXC	TXC	UDRE	FE	DOR	PE	U2X	MPCM
Read/Write	R	R/W	R	R	R	R	R/W	R/W
Initial Value	0	0	1	0	0	0	0	0

Рис. 7.17 – Регистр UCSRA

- Bit 7 – RXC – флаг завершения приема. Флаг устанавливается в «1» при наличии непрочитанных данных в буфере приемника (регистр данных UDR). Сбрасывается флаг аппаратно после опустошения буфера;
- Bit 6 – TXC – флаг завершения передачи. Флаг устанавливается в «1» после передачи всех разрядов посылки из сдвигового регистра передатчика, при условии, что в регистр данных UDR не было загружено

новое значение. Флаг сбрасывается аппаратно при выполнении подпрограммы обработки прерывания или программно, записью в него логической 1;

- Bit 5 – UDRE – флаг опустошения регистра данных. Данный флаг устанавливается в «1» при пустом буфере передатчика (после пересылки байта из регистра данных UDR в сдвиговый регистр передатчика). Установленный флаг означает, что в регистр данных можно загружать новое значение. Если разряд UDRIE регистра UCR (UCSRB) установлен, генерируется запрос на прерывание «регистр данных пуст». Флаг сбрасывается аппаратно, при записи в регистр данных;
- Bit 4 – FE – флаг ошибки кадрирования. Флаг устанавливается в «1» при обнаружении ошибки кадрирования, т. е. если первый стоп-бит принятой посылки равен «0». Флаг сбрасывается при приеме стоп-бита, равного «1»;
- Bit 3 – DOR – флаг переполнения. В USART флаг устанавливается в «1», если в момент обнаружения нового старт-бита в сдвиговом регистре приемника находится последнее принятое слово, а буфер приемника полон (два значения). В UART флаг устанавливается в «1», если новый кадр будет помещен в сдвиговый регистр приемника до того, как из регистра данных будет считано предыдущее слово. Флаг сбрасывается при пересылке принятых данных из сдвигового регистра приемника в буфер;
- Bit 2 – PE – флаг ошибки контроля четности. Флаг устанавливается в «1», если в данных, находящихся в буфере приемника, выявлена ошибка контроля четности. При отключенном контроле четности этот разряд постоянно читается как «0»;
- Bit 1 – U2X – удвоение скорости обмена. Если этот разряд установлен в «1», коэффициент деления предделителя контроллера скорости передачи уменьшается с 16 до 8, удваивая тем самым скорость асинхронного обмена по последовательному каналу. В USART разряд U2X используется только при асинхронном режиме работы. В синхронном режиме он должен быть сброшен;
- Bit 0 – MPCM – режим мультипроцессорного обмена. Разряд MPCM используется в режиме мультипроцессорного обмена. Если он установлен в «1», ведомый микроконтроллер ожидает приема кадра, со-

держащего адрес. Кадры, не содержащие адреса устройства, игнорируются.

Управляющий регистр UCSRB (рис. 7.18)

Bit	7	6	5	4	3	2	1	0	
	RXCIE	TXCIE	UDRIE	RXEN	TXEN	UCSZ2	RXB8	TXB8	UCSRB
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Рис. 7.18 – Регистр UCSRB

- Bit 7 – RXCIE – разрешение прерывания по завершении приема. Если данный разряд установлен в «1», то при установке флага RXC регистра UCSRA генерируется прерывание;
- Bit 6 – TXCIE – разрешение прерывания по завершению передачи. Если данный разряд установлен в «1», то при установке флага TXC регистра UCSRA генерируется прерывание;
- Bit 5 – UDRIE – разрешение прерывания при очистке регистра данных UART. Если данный разряд установлен в «1», то при установке флага UDRE в регистре UCSRA генерируется прерывание;
- Bit 4 – RXEN – разрешение приема. При установке этого разряда в «1» разрешается работа приемника USART/UART и переопределяется функционирование вывода RXD;
- Bit 3 – TXEN – разрешение передачи. При установке этого разряда в «1» разрешается работа передатчика UART и переопределяется функционирование вывода TXD;
- Bit 2 – UCSZ2 – формат посылок. Этот разряд используется для задания размера слов данных, передаваемых по последовательному каналу. В модулях USART он используется совместно с разрядами UCSZ1 и UCSZ0 регистра UCSRC;
- Bit 1 – RXB8 – 8-й разряд принимаемых данных. При использовании 9-разрядных слов данных этот разряд содержит значение старшего разряда принятого слова. В случае USART содержимое этого разряда должно быть считано до прочтения регистра данных UDR;
- Bit 0 – TXB8 – 8-й разряд передаваемых данных. При использовании 9-разрядных слов данных содержимое этого разряда является стар-

шим разрядом передаваемого слова. Требуемое значение должно быть занесено в этот разряд до загрузки байта данных в регистр UDR.

Управляющий регистр UCSRC (рис. 7.19)

Bit	7	6	5	4	3	2	1	0	
	URSEL	UMSEL	UPM1	UPM0	USBS	UCSZ1	UCSZ0	UCPOL	UCSRC
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	1	0	0	0	0	1	1	0	

Рис. 7.19 – Регистр UCSRC

- Bit 7 – URSEL – выбор регистра. Этот разряд определяет, в какой из регистров модуля производится запись. Если разряд установлен в «1», обращение производится к регистру UCSRC. Если же разряд сброшен в «0», обращение производится к регистру UBRRH;
- Bit 6 – UMSEL – режим работы USART. Если разряд сброшен в «0», модуль USART работает в асинхронном режиме. Если разряд установлен в «1», то модуль USART работает в синхронном режиме;
- Bit 5, 4 – UPM1 и UPM0 – режим работы схемы контроля и формирования четности. Эти разряды определяют функционирование схем контроля и формирования четности;
- Bit 3 – USBS – количество стоп-битов. Этот разряд определяет количество стоп-битов, посылаемых передатчиком. Если разряд сброшен в «0», передатчик посылает 1 стоп-бит, если установлен в «1», то 2 стоп-бита. Для приемника содержимое этого разряда безразлично;
- Bit 2, 1 – UCSZ1 и UCSZ0 – формат посылок. Совместно с разрядом UCSZ2 эти разряды определяют количество разрядов данных в посылках (размер слова);
- Bit 0 – UCPOL – полярность тактового сигнала. Значение этого разряда определяет момент выдачи и считывания данных на выводах модуля. Разряд используется только при работе в синхронном режиме. При работе в асинхронном режиме он должен быть сброшен в «0».

Регистры скорости передачи UBRRL и **UBRRH** (рис. 7.20)

Bit	15	14	13	12	11	10	9	8	
	URSEL	–	–	–	UBRR[11:0]				UBRRH
	UBRR[7:0]								UBRRL
	7	6	5	4	3	2	1	0	
Read/Write	R/W	R	R	R	R/W	R/W	R/W	R/W	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
	0	0	0	0	0	0	0	0	

Рис. 7.20 – Регистры UBRRL и UBRRH

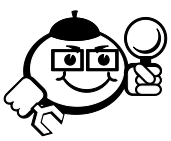
- Bit 15 – USEL – выбор регистра. Этот разряд определяет, в какой из регистров модуля производится запись. Если разряд установлен в «1», обращение производится к регистру UCSRC. Если же разряд сброшен в «0», обращение производится к регистру UBRRH;
- Bit 11-0 UBRR[11..0] – значение скорости передачи в бодах.

Установка скорости передачи в асинхронном режиме

При работе в асинхронном режиме скорость обмена определяется не только содержимым регистра UBRR, но и состоянием разряда U2X регистра UCSRA. Если этот разряд установлен в «1», коэффициент деления предделителя уменьшается в два раза, а скорость обмена соответственно удваивается. При работе в синхронном режиме этот разряд должен быть сброшен.

Скорость обмена определяется следующими формулами:

Асинхронный Нормальный режим (U2X=0)	$\mathrm{BAUD} = \frac{f_{\mathrm{OSC}}}{16(\mathrm{UBRR}+1)} \Big\vert \mathrm{UBRR} = \frac{f_{\mathrm{OSC}}}{16\mathrm{BAUD}} - 1$
Асинхронный Удвоенная скорость(U2X=1)	$\mathrm{BAUD} = \frac{f_{\mathrm{OSC}}}{8(\mathrm{UBRR}+1)} \Big\vert \mathrm{UBRR} = \frac{f_{\mathrm{OSC}}}{8\mathrm{BAUD}} - 1$
Синхронный режим	$\mathrm{BAUD} = \frac{f_{\mathrm{OSC}}}{2(\mathrm{UBRR}+1)} \Big\vert \mathrm{UBRR} = \frac{f_{\mathrm{OSC}}}{2\mathrm{BAUD}} - 1$



Пример

Например, для скорости 9 600 бит/сек, при встроенном 8 МГц осциллято-ре в нормальном режиме в регистр UBRR нужно записать число:

$$\text{UBRR} = 8\,000\,000 / (16 \cdot 9\,600) - 1 = 51{,}0833, \text{ округляем } = 51,$$

где BAUD – скорость передачи в бодах; f_{OSC} – тактовая частота микроконтроллера; UBRR – число в регистре контроллера скорости передачи (0…4 095), которое обеспечит требуемую скорость.

Полученное значение нужно прописать в 8-битные регистры `UBRRL` и `UBRRH` – в первый младшие 8 бит скорости, во второй – старшие 2 бита. В примере число «51» размещаем в младшем регистре, в старшем пишется «0».

Для инициализации и/или отправки нужно написать:

```
// Пример инициализации
void USART_Init( unsigned int baud )
{
/* Set baud rate */
UBRRH = (unsigned char)(baud>>8);
UBRRL = (unsigned char)baud;
/* Enable receiver and transmitter */
UCSRB = (1<<RXEN)|(1<<TXEN);
/* Set frame format: 8data, 2stop bit */
UCSRC = (1<<URSEL)|(1<<USBS)|(3<<UCSZ0);
}

// Пример отправки 5-8 бит
void USART_Transmit( unsigned char data )
{
/* Wait for empty transmit buffer */
while ( !( UCSRA & (1<<UDRE)) );
/* Put data into buffer, sends the data */
UDR = data;
}

// Прием 5-8 бит
unsigned char USART_Receive( void )
{
/* Wait for data to be received */
while ( !(UCSRA & (1<<RXC)) );
/* Get and return received data from buffer */
```

```
return UDR;
}

// Отправка 9 бит
void USART_Transmit( unsigned int data )
{
/* Wait for empty transmit buffer */
while ( !( UCSRA & (1<<UDRE))) );
/* Copy 9th bit to TXB8 */
UCSRB &= ~(1<<TXB8);
if ( data & 0x0100 )
UCSRB |= (1<<TXB8);
/* Put data into buffer, sends the data */
UDR = data;
}

// Прием 9 бит
unsigned int USART_Receive( void )
{
unsigned char status, resh, resl;
/* Wait for data to be received */
while ( !(UCSRA & (1<<RXC)) );
/* Get status and 9th bit, then data */
/* from buffer */
status = UCSRA;
resh = UCSRB;
resl = UDR;
/* If error, return -1 */
if ( status & (1<<FE)|(1<<DOR)|(1<<PE) )
return -1;
/* Filter the 9th bit, then return */
resh = (resh >> 1) & 0x01;
return ((resh << 8) | resl);
}
```

7.5 Модуль АЦП – аналого-цифровой преобразователь (Analog to Digital Converter)

АЦП служит для преобразования аналогового сигнала в дискретный код (рис. 7.21).

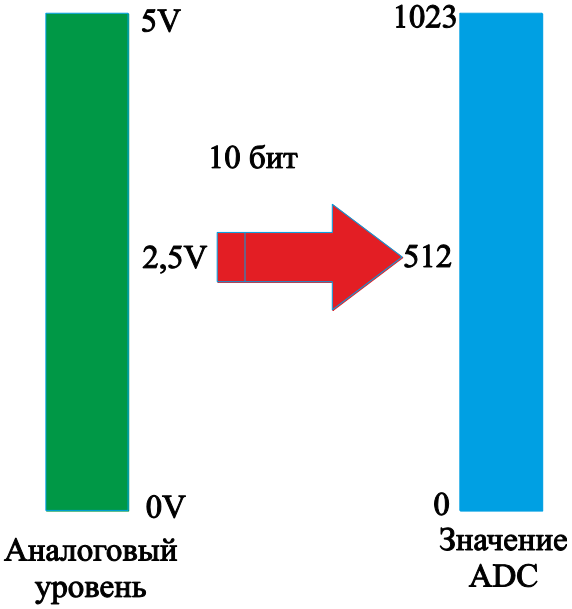


Рис. 7.21 – Отношение уровня напряжения и цифрового кода

Основные характеристики:

- 10-разрядное разрешение.
- Интегральная нелинейность 0.5 мл. разр.
- Абсолютная погрешность ±2 мл. разр.
- Время преобразования 13–260 мкс.
- Частота преобразования до 15 тыс. преобразований в секунду при максимальном разрешении.
- 8 мультиплексированных однополярных каналов (входов).
- 7 дифференциальных каналов (входов).
- 2 дифференциальных канала (входа) с подключаемым усилением на 10 и 200.
- Представление результата с левосторонним или правосторонним выравниванием в 16-разрядном слове.
- Диапазон входного напряжения ADC 0…VCC.
- Выборочный внутренний ИОН (Reference Voltage) на 2,56 В.
- Режимы одиночного преобразования и автоматического перезапуска.
- Прерывание по завершении преобразования ADC.
- Механизм подавления шумов в режиме сна.

Микроконтроллеры ATmega оснащены 10-разрядным ADC последовательного приближения. ADC подсоединен к 8-канальному аналоговому мультиплексору, позволяющему использовать любой вывод порта A в качестве входа ADC. ADC содержит усилитель выборки/хранения, удерживающий напряжение входа ADC во время преобразования на неизменном уровне (рис. 7.22). Для питания ADC используются два отдельных вывода: AVCC и AGND. Вывод AGND должен быть подсоединен к GND.

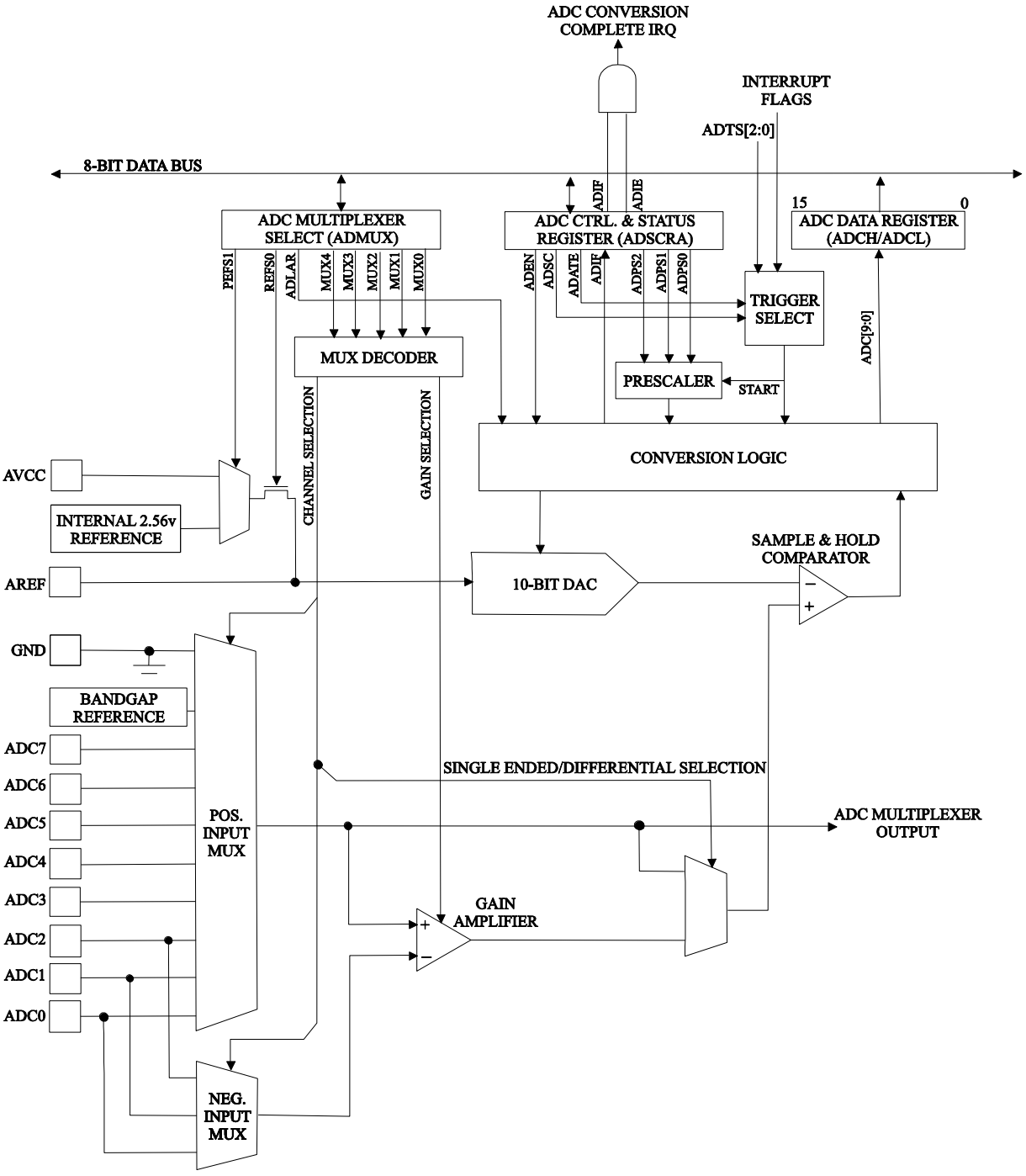
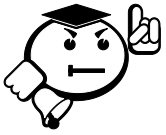


Рис. 7.22 – Блок-схема аналого-цифрового преобразователя



Управление происходит четырьмя регистрами:

- ADMUX (ADC Multiplexer Select Register) – регистр выбора мультиплексора ADC;
- ADCSRA (ADC Control and Status Register) – регистр управления и состояния ADC;
- ADC (ADCL и ADCH) – регистры данных ADC;
- SFIOR – регистр специальных функций ввода-вывода.

ADMUX (ADC Multiplexer Select Register) – регистр выбора мультиплексора ADC (рис. 7.23).

Bit	7	6	5	4	3	2	1	0	
	REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0	ADMUX
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Рис. 7.23 – Регистр ADMUX

- Bit 7:6 – REFS1:0: биты выбора источника опорного напряжения. Данные биты определяют, какое напряжение будет использоваться в качестве опорного для ADC (табл. 7.6). Внутренний ИОН можно не использовать, если к выводу AREF подключен внешний опорный источник.

Таблица 7.6 – Выбор опорного источника ADC

REFS1	REFS0	Источник опорного напряжения ADC
0	0	Внешний источник, подключенный к AREF, внутренний VREF отключен
0	1	AVCC с внешним конденсатором на выводе AREF
1	0	Зарезервировано
1	1	Внутренний источник опорного напряжения 2,56 В с внешним конденсатором на выводе AREF

- Bit 5 – ADLAR: бит управления представлением результата преобразования. Бит ADLAR влияет на представление результата преобразования в паре регистров результата преобразования ADC. Если ADLAR = 1, то результат преобразования будет иметь левосторонний формат, в противном случае – правосторонний;

- Bit 4:0 – MUX4:0: биты выбора аналогового канала и коэффициента усиления. Данные биты определяют, какие из имеющихся аналоговых входов подключаются к ADC. Кроме того, с их помощью можно выбрать коэффициент усиления для дифференциальных каналов (табл. 7.7).

Таблица 7.7 – Выбор входного канала и коэффициента усиления

MUX 4..0	**Недифференциальный вход**	**Неинвертирующий дифференциальный вход**	**Инвертирующий дифференциальный вход**	**Коэффициент усиления, GAIN (Ку)**
00000	ADC0	Дифференциальных входов и усиления нет		
00001	ADC1			
00010	ADC2			
00011	ADC3			
00100	ADC4			
00101	ADC5			
00110	ADC6			
00111	ADC7			
01000	Недифференциальных входов нет	ADC0	ADC0	10x
01001		ADC1	ADC0	10x
01010(1)		ADC0	ADC0	200x
01011(1)		ADC1	ADC0	200x
01100		ADC2	ADC2	10x
01101		ADC3	ADC2	10x
01110(1)		ADC2	ADC2	200x
01111(1)		ADC3	ADC2	200x
10000		ADC0	ADC1	1x
10001		ADC1	ADC1	1x
10010		ADC2	ADC1	1x
10011		ADC3	ADC1	1x
10100		ADC4	ADC1	1x
10101		ADC5	ADC1	1x
10110		ADC6	ADC1	1x
10111		ADC7	ADC1	1x
11000		ADC0	ADC2	1x
11001		ADC1	ADC2	1x
11010		ADC2	ADC2	1x
11011		ADC3	ADC2	1x
11100		ADC4	ADC2	1x
11101		ADC5	ADC2	1x

MUX 4..0	Недиффе-ренциаль-ный вход	Неинвертиру-ющий диффе-ренциальный вход	Инвертирую-щий диффе-ренциальный вход	Коэффициент усиления, GAIN (Ку)
11110	1,22 В (VBG)	Дифференциальных входов и усиления нет		
11111	0 В (GND)			

ADCSRA (ADC Control and Status Register) – регистр управления и состояния ADC (рис. 7.24).

Bit	7	6	5	4	3	2	1	0	
	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	ADCSRA
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Рис. 7.24 – Регистр ADCSRA

- Bit 7 – ADEN: разрешение работы ADC. Запись в данный бит логической 1 разрешает работу ADC. Если в данный бит записать логический 0, то ADC отключается, даже если он находился в процессе преобразования;
- Bit 6 – ADSC: запуск преобразования ADC. В режиме одиночного преобразования установка данного бита инициирует старт каждого преобразования. В режиме автоматического перезапуска установкой этого бита инициируется только первое преобразование, а все остальные выполняются автоматически;
- Bit 5 – ADATE: включение режима автоматического запуска ADC. Если в данный бит записать логическую 1, то ADC перейдет в режим автоматического перезапуска. В этом режиме ADC автоматически запускает преобразование по положительному фронту выбранного запускающего сигнала. Выбор источника запуска происходит битами ADTS регистра SFIOR;
- Bit 4 – ADIF: флаг прерывания ADC. Данный флаг устанавливается после завершения преобразования ADC и обновления регистров выходных данных (ADCH:ADCL). Если установлены биты ADIE и I (регистр SREG), то происходит вызов обработчика прерывания по завершении преобразования;

- Bit 3 – ADIE: разрешение прерывания ADC. Когда этот бит установлен в логическую 1, и установлен бит I в регистре SREG, разрешается прерывание по завершении преобразования ADC;
- Bit 2:0 – ADPS2:0: биты управления предделителем ADC. Данные биты (табл. 7.8) определяют, на какое значение тактовая частота ЦПУ будет отличаться от частоты входной синхронизации ADC.

Таблица 7.8 – Управление предделителем (прескалером) ADC

ADPS2	ADPS1	ADPS0	Коэффициент деления
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

ADC (**ADCL** и **ADCH**) – регистры данных ADC (рис. 7.25, 7.26).

По завершении преобразования результат помещается в этих двух регистрах. При использовании дифференциального режима преобразования результат представляется в коде двоичного дополнения.

Bit	15	14	13	12	11	10	9	8	
	–	–	–	–	–	–	ADC9	ADC8	ADCH
	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0	ADCL
	7	6	5	4	3	2	1	0	
Read/Write	R	R	R	R	R	R	R	R	
	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	
	0	0	0	0	0	0	0	0	

Рис. 7.25 – Регистры ADCL и ADCH для ADLAR = 0

Bit	15	14	13	12	11	10	9	8	
	ADC9	ADC8	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADCH
	ADC1	ADC0	–	–	–	–	–	–	ADCL
	7	6	5	4	3	2	1	0	
Read/Write	R	R	R	R	R	R	R	R	
	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	
	0	0	0	0	0	0	0	0	

Рис. 7.26 – Регистры ADCL и ADCH для ADLAR = 1

Формат представления результата (левостороннее выравнивание или правостороннее выравнивание) зависит от состояния бита ADLAR в регистре ADMUX. Левосторонний формат представления результата удобно использовать, если достаточно 8 разрядов. В этом случае 8-разрядный результат хранится в регистре ADCH и, следовательно, чтение регистра ADCL можно не выполнять. При правостороннем формате необходимо сначала считать ADCL, а затем ADCH.

SFIOR – регистр специальных функций ввода-вывода (рис. 7.27).

Bit	7	6	5	4	3	2	1	0	
	ADTS2	ADTS2	ADTS0	–	ACME	PUD	PSR2	PSR10	SFIOR
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	1	1	0	

Рис. 7.27 – Регистр SFIOR

- Bit 7:5 – ADTS2:0: биты выбора источника автоматического запуска ADC. Если ADATE в регистре ADCSRA записан в логическую 1, значения бит ADTS определяют, какой будет использоваться источник для запуска преобразования. Если ADATE в регистре ADCSRA записан в логический 0, значения бит ADTS никакого значения не имеют (табл. 7.9). Преобразование будет запускаться по положительному фронту (нарастание сигнала) выбранного сигнала.

Таблица 7.9 1– Источник запуска преобразования ADC

ADTS2	ADTS1	ADTS0	Источник запуска преобразования ADC
0	0	0	Постоянное преобразование (Free Running mode)
0	0	1	Аналоговый компаратор
0	1	0	Внешний запрос на прерывание 0
0	1	1	Timer/Counter0 Compare Match
1	0	0	Timer/Counter0 Overflow
1	0	1	Timer/Counter1 Compare Match B
1	1	0	Timer/Counter1 Overflow
1	1	1	Timer/Counter1 Capture Event

- Bit 4 – Res: зарезервированный бит.

7.6 Прерывания

Прерывание (*Interrupt*) – сигнал, сообщающий процессору о наступлении какого-либо события. При этом выполнение текущей последовательности ко-

манд приостанавливается и управление передаётся процедуре обработки прерывания, соответствующей данному событию, после чего исполнение кода продолжается ровно с того места, где он был прерван (возвращение управления). Таким образом, они освобождают процессор от периодического непрерывного опроса флагов.

Процедура обработки прерывания (*Interrupt Service Routine*) – это не что иное, как функция/подпрограмма, которую следует выполнить при возникновении определенного события.

У каждого периферийного устройства, что входит в состав AVR микроконтроллеров, есть как минимум один источник прерывания (*Interrupt source*). Ко всем этим прерываниям следует причислить и прерывание сброса – Reset Interrupt, предназначение которого отличается от всех остальных.

За каждым прерыванием строго закреплен вектор (ссылка), указывающий на процедуру обработки прерывания (*Interrupt service routine*). Все векторы прерываний заранее прошиты на заводе и располагаются в самом начале памяти программ и вместе формируют таблицу векторов прерываний (*Interrupt vectors table*) (табл. 7.10).

Таблица 7.10 – Таблица векторов прерываний

Vector No.	**Program Address**	**Source**	**Interrupt Definition**
1	$000	RESET	External Pin, Power-on reset, Brown-out reset, Watchdog Reset and JTAG AVR Reset
2	$002	INT0	External Interrupt Request 0
3	$004	INT1	External Interrupt Request 1
4	$006	TIMER2 COMP	Timer/Counter2 Compare Match
5	$008	TIMER2 OVF	Timer/Counter2 Overflow
6	$00A	TIMER1 CAPT	Timer/Counter1 Capture Event
7	$00C	TIMER1 COMPA	Timer/Counter1 Compare Match A
8	$00E	TIMER1 COMPB	Timer/Counter1 Compare Match B
9	$010	TIMER1 OVF	Timer/Counter1 Overflow
10	$012	TIMER0 OVF	Timer/Counter0 Overflow
11	$014	SPI, STC	Serial Transfer Complete
12	$016	USART, RXC	USART, Rx Complete
13	$018	USART, UDRE	USART Data Register Empty
14	$01A	USART, TXC	USART, Tx Complete
15	$01C	ADC	ADC Conversion Complete
16	$01E	EE_RDY	EEPROM Ready

Vector No.	Program Address	Source	Interrupt Definition
17	$020	ANA_COMP	Analog Comparator
18	$022	TWI	Two-wire Serial Interface
19	$024	INT2	External Interrupt Request 2
20	$026	TIMER0 COMP	Timer/Counter0 Compare Match
21	$028	SPM_RDY	Store Program Memory Ready

Каждому прерыванию соответствует определенный «бит активации прерывания» (*Interrupt Enable bit*) в каждом отдельном регистре для конкретного модуля (UART, АЦП, таймер…). Таким образом, чтобы использовать определенное прерывание, следует записать в его «бит активации прерывания» логическую единицу. Далее, независимо от того, активировали или нет определенные прерывания, микроконтроллер не начнет обработку этих прерываний, пока в «бит всеобщего разрешения прерываний» (*Global Interrupt Enable bit* в регистре состояния SREG) не будет записана логическая единица. Также, чтобы запретить все прерывания (на неопределенное время), в бит всеобщего разрешения прерываний следует записать логический нуль.

Флаг глобального разрешения прерываний помогает тогда, когда требуется выполнить ответственный по времени участок кода и вместо запретов каждого по отдельности прерывания (для UART, АЦП, таймера...) достаточно выставить один глобальный запрет, после выполнения – разрешить.

Прерывание Reset (перезагрузки), в отличие от всех остальных, нельзя запретить. При подаче питания процессор сразу переходит на вектор прерывания Reset (сброс), расположенный по адресу 0x0000, а после уже на основную программу `main()`. Такие прерывания еще называют *Non-maskable interrupts*.

У каждого прерывания есть строго определенный приоритет. Приоритет прерывания зависит от его расположения в аблице векторов прерываний. Чем меньше номер вектора в таблице, тем выше приоритет прерывания. То есть самый высокий приоритет имеет прерывание сброса (*Reset interrupt*), которое располагается в первой в таблице, а соответственно и в памяти программ. Внешнее прерывание INT0, идущее следом за прерыванием Reset в таблице векторов прерываний, имеет приоритет меньше чем у Reset, но выше чем у всех остальных прерываний и т. д.

Пример ассемблерного кода `atmega16` векторов прерываний:

```
Address Labels Code Comments
$000 jmp RESET ; Reset Handler
```

```
    $002 jmp EXT_INT0 ; IRQ0 Handler
    $004 jmp EXT_INT1 ; IRQ1 Handler
    $006 jmp TIM2_COMP ; Timer2 Compare Handler
    $008 jmp TIM2_OVF ; Timer2 Overflow Handler
    $00A jmp TIM1_CAPT ; Timer1 Capture Handler
    $00C jmp TIM1_COMPA ; Timer1 CompareA Handler
    $00E jmp TIM1_COMPB ; Timer1 CompareB Handler
    $010 jmp TIM1_OVF ; Timer1 Overflow Handler
    $012 jmp TIM0_OVF ; Timer0 Overflow Handler
    $014 jmp SPI_STC ; SPI Transfer Complete Handler
    $016 jmp USART_RXC ; USART RX Complete Handler
    $018 jmp USART_UDRE ; UDR Empty Handler
    $01A jmp USART_TXC ; USART TX Complete Handler
    $01C jmp ADC ; ADC Conversion Complete Handler
    $01E jmp EE_RDY ; EEPROM Ready Handler
    $020 jmp ANA_COMP ; Analog Comparator Handler
    $022 jmp TWSI ; Two-wire Serial Interface Handler
    $024 jmp EXT_INT2 ; IRQ2 Handler
    $026 jmp TIM0_COMP ; Timer0 Compare Handler
    $028 jmp SPM_RDY ; Store Program Memory Ready Han-
dler;
    $02A RESET: ldi r16,high(RAMEND) ; Main program start
    $02B out SPH,r16 ; Set Stack Pointer to top of RAM
    $02C ldi r16,low(RAMEND)
    $02D out SPL,r16
    $02E sei ; Enable interrupts
    $02F <instr> xxx
```

Контрольные вопросы по главе 7

1. Как настраиваются порты общего назначения?
2. Сколько таймеров в AEMega16? Какие существуют режимы работы в таймерах?
3. Как настроить модуль UART на прием и передачу? Как узнать, что данные приняты/отправлены?

4. Где хранится результат оцифровки данных? Как узнать, что оцифровка закончилась?
5. Приведите таблицу векторов прерываний.

Заключение

Данное учебное пособие ориентировано на самостоятельное знакомство с базовым функционалом микроконтроллеров. Предназначено для студентов вузов радиоэлектронного профиля и инженеров-проектировщиков средств и систем автоматики и промышленной электроники.

Пособие включает в себя программную модель, систему команд и характеристики периферийных устройств микроконтроллеров AVR фирмы Atmel семейства Mega16. Приводятся основные регистры микроконтроллера и примеры инициализации периферийных устройств с упором на язык Си.

После изучения пособия и выполнения курса лабораторных и практических занятий студент приобретает базовый опыт проектирования, разработки и отладки несложных микропроцессорных устройств. Делается акцент на изучение базового функционала распространенного микроконтроллера MEGA16, который используется в качестве примера часто применяемых в других микропроцессорах решений. При нехватке производительности или функционала изученного микроконтроллера студент без больших сложностей может выбрать самый современный кристалл из рассмотренной линейки Mega и перенести свою программу на новое современное ядро.

Документация на изучаемый контроллер ATmega16 составляет около 350 листов и включает описание всех регистров. Документация на последние современные многоядерные микроконтроллеры, имеющие около 8 Ethernet портов, десятка шин UART и I2C, поддержку последних типов памяти DDR, составляет более 10 000 листов на английском языке. Изучение таких сложных кристаллов будет являться проблемой без изучения базовых принципов на простых решениях типа ATmega16.

Дальнейшей рекомендацией студентам к изучению микропроцессорных устройств и систем является выбор контроллеров на ядрах ARM и изучение их функциональных особенностей как наиболее перспективных с оглядкой на будущее.

На момент написания руководства последней версией компилятора AVR является Atmel Studio 6.2, в которой выполняется курс самостоятельных работ.

Литература

1. Шарапов А. В. Цифровые и микропроцессорные устройства : учеб. пособие / А. В. Шарапов. – Томск : ТМЦ ДО, 2003. – 166 с.
2. Русанов В. В. Микропроцессорные устройства и системы : учеб. пособие для вузов / В. В. Русанов, М. Ю. Шевелёв. – Томск : Том. гос. ун-т систем упр. и радиоэлектроники, 2007. – 184 с.
3. Кривченко И. В. Микроконтроллеры общего назначения для встраиваемых приложений производства Atmel Corp. / И. В. Кривченко // Электронные компоненты. – 2002. – № 5. – С. 69–73.
4. Гребнев В. В. Микроконтроллеры семейства AVR фирмы Atmel / В. В. Гребнев. – М. : ИП «Радиософт», 2002.
5. Официальный сайт фирмы Atmel [Электронный ресурс]. – Режим доступа: http://www.atmel.com (дата обращения: 19.02.2016).
6. Документация на контроллер ATmega16 [Электронный ресурс]. – Режим доступа: http://www.atmel.com/images/2466s.pdf (дата обращения: 19.02.2016).
7. Евстифеев А. В. Микроконтроллеры AVR семейств Tiny и Mega фирмы ATMEL / А. В. Евстифеев. – М. : ИД «Додэка-XXI», 2005. – 560 с.
8. Микроконтроллеры AVR – самоучитель начинающим с нуля : краткий курс [Электронный ресурс]. – Режим доступа: http://www.123avr.com (дата обращения: 19.02.2016).

Глоссарий

Архитектура микроконтроллера – это комплекс его аппаратных и программных средств, предоставляемых пользователю.

Микроконтроллер – это однокристальная ЭВМ, структурная схема которой содержит все функциональные узлы, необходимые для обеспечения автономной работы в качестве управляющего или вычислительного устройства.

Микропроцессор (МП) – это программно-управляемое устройство, построенное, как правило, на одной БИС и осуществляющее процесс управления и цифровой обработки информации.

Микропроцессорная система (МПС) – это функционально законченное изделие, состоящее из одного или нескольких устройств, главным образом микропроцессорных.

Микропроцессорная техника (МПТ) – это комплекс технических и программных средств для построения различных микропроцессорных устройств и систем.

Микропроцессорное устройство (МПУ) представляет собой функционально и конструктивно законченное изделие, состоящее из нескольких микросхем, в состав которых входит микропроцессор. Оно предназначено для выполнения определенного набора функций: получение, обработка, передача, преобразование информации и управление.

Семейство микроконтроллеров – это микроконтроллеры, имеющие общую архитектуру и структуру и объединенные общей системой команд.

Структура микропроцессора определяет состав и взаимодействие основных устройств и блоков, размещенных на его кристалле.

Приложение 1

Арифметические и логические команды процессоров AVR ATmega 16

Операнды могут быть таких видов:

- Rd: результирующий (и исходный) регистр в регистровом файле;
- Rr: исходный регистр в регистровом файле;
- b: константа (3 бита), может быть константное выражение;
- s: константа (3 бита), может быть константное выражение;
- P: константа (5–6 бит), может быть константное выражение;
- K6; константа (6 бит), может быть константное выражение;
- K8: константа (8 бит), может быть константное выражение;
- k: константа (размер зависит от инструкции), может быть константное выражение;
- q: константа (6 бит), может быть константное выражение;
- Rdl: R24, R26, R28, R30. Для инструкций ADIW и SBIW;
- X, Y, Z: регистры косвенной адресации ($X=R27:R26$, $Y=R29:R28$, $Z=R31:R30$).

Ассемблер не различает регистр символов.

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
ADD	Rd, Rr	Суммирование без переноса	$Rd = Rd + Rr$	Z, C, N, V, H, S	1
ADC	Rd, Rr	Суммирование с переносом	$Rd = Rd + Rr + C$	Z, C, N, V, H, S	1
SUB	Rd, Rr	Вычитание без переноса	$Rd = Rd - Rr$	Z, C, N, V, H, S	1
SUBI	Rd, K8	Вычитание константы	$Rd = Rd - K8$	Z, C, N, V, H, S	1
SBC	Rd, Rr	Вычитание с переносом	$Rd = Rd - Rr - C$	Z, C, N, V, H, S	1
SBCI	Rd, K8	Вычитание константы с переносом	$Rd = Rd - K8 - C$	Z, C, N, V, H, S	1
AND	Rd, Rr	Логическое И	$Rd = Rd \cdot Rr$	Z, N, V, S	1
ANDI	Rd, K8	Логическое И с константой	$Rd = Rd \cdot K8$	Z, N, V, S	1

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
OR	Rd, Rr	Логическое ИЛИ	$Rd = Rd\ V\ Rr$	Z, N, V, S	1
ORI	Rd, K8	Логическое ИЛИ с константой	$Rd = Rd\ V\ K8$	Z, N, V, S	1
EOR	Rd, Rr	Логическое исключающее ИЛИ	$Rd = Rd\ EOR\ Rr$	Z, N, V, S	1
COM	Rd	Побитная инверсия	$Rd = \$FF - Rd$	Z, C, N, V, S	1
NEG	Rd	Изменение знака (доп. код)	$Rd = \$00 - Rd$	Z, C, N, V, H, S	1
SBR	Rd, K8	Установить бит (биты) в регистре	$Rd = Rd\ V\ K8$	Z, C, N, V, S	1
CBR	Rd, K8	Сбросить бит (биты) в регистре	$Rd = Rd \times \times(\$FF - K8)$	Z, C, N, V, S	1
INC	Rd	Инкрементировать значение регистра	$Rd = Rd + 1$	Z, N, V, S	1
DEC	Rd	Декрементировать значение регистра	$Rd = Rd - 1$	Z, N, V, S	1
TST	Rd	Проверка на ноль либо отрицательность	$Rd = Rd \cdot Rd$	Z, C, N, V, S	1
CLR	Rd	Очистить регистр	$Rd = 0$	Z, C, N, V, S	1
SER	Rd	Установить регистр	$Rd = \$FF$	None	1
ADIW	Rdl, K6	Сложить константу и слово	$Rdh : Rdl = = Rdh : Rdl + K6$	Z, C, N, V, S	2
SBIW	Rdl, K6	Вычесть константу из слова	$Rdh : Rdl = = Rdh : Rdl - K6$	Z, C, N, V, S	2
MUL	Rd, Rr	Умножение чисел без знака	$R1 : R0 = Rd * Rr$	Z, C	2
MULS	Rd, Rr	Умножение чисел со знаком	$R1 : R0 = Rd * Rr$	Z, C	2
MULSU	Rd, Rr	Умножение числа со знаком с числом без знака	$R1 : R0 = Rd * Rr$	Z, C	2
FMUL	Rd, Rr	Умножение дробных чисел без знака	$R1 : R0 = = (Rd * Rr) << 1$	Z, C	2
FMULS	Rd, Rr	Умножение дробных чисел со знаком	$R1 : R0 = = (Rd * Rr) << 1$	Z, C	2

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
FMULSU	Rd, Rr	Умножение дробного числа со знаком с числом без знака	$R1:R0 = (Rd * Rr) << 1$	Z, C	2

Приложение 2

Команды ветвления AVR ATmega

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
RJMP	k	Относительный переход	$PC = PC + k + 1$	None	2
IJMP	Нет	Косвенный переход на (Z)	$PC = Z$	None	2
EIJMP	Нет	Расширенный косвенный переход на (Z)	$STACK = PC + 1,$ $PC(15:0) = Z,$ $PC(21:16) = EIND$	None	2
JMP	k	Переход	$PC = k$	None	3
RCALL	k	Относительный вызов подпрограммы	$STACK = PC + 1,$ $PC = PC + k + 1$	None	3/4*
ICALL	Нет	Косвенный вызов (Z)	$STACK = PC + 1,$ $PC = Z$	None	3/4*
EICALL	Нет	Расширенный косвенный вызов (Z)	$STACK = PC + 1,$ $PC(15:0) = Z,$ $PC(21:16) = EIND$	None	4*
CALL	k	Вызов подпрограммы	$STACK = PC + 2,$ $PC = k$	None	4/5*
RET	Нет	Возврат из подпрограммы	$PC = STACK$	None	4/5*
RETI	Нет	Возврат из прерывания	$PC = STACK$	I	4/5*
CPSE	Rd, Rr	Сравнить, пропустить, если равны	$if\ (Rd == Rr)$ $PC = PC\ 2\ or\ 3$	None	1/2/3
CP	Rd, Rr	Сравнить	$Rd - Rr$	Z, C, N, V, H, S	1
CPC	Rd, Rr	Сравнить с переносом	$Rd - Rr - C$	Z, C, N, V, H, S	1
CPI	Rd, K8	Сравнить с константой	$Rd - K$	Z, C, N, V, H, S	1

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
SBRC	Rr, b	Пропустить, если бит в регистре очищен	if (Rr(b) == 0) PC = PC + 2 or 3	None	1/2/3
SBRS	Rr, b	Пропустить, если бит в регистре установлен	if (Rr(b) == 1) PC = PC + 2 or 3	None	1/2/3
SBIC	P, b	Пропустить, если бит в порту очищен	if(I/O(P,b)==0) PC = PC + 2 or 3	None	1/2/3
SBIS	P, b	Пропустить, если бит в порту установлен	if (I / O(P,b) == 1) PC = PC + 2 or 3	None	1/2/3
BRBC	s, k	Перейти, если флаг в SREG очищен	if (SREG(s) == 0) PC = PC + k + 1	None	1/2
BRBS	s, k	Перейти, если флаг в SREG установлен	if (SREG(s) == 1) PC = PC + k + 1	None	1/2
BREQ	k	Перейти, если равно	if (Z == 1) PC = PC + k + 1	None	1/2
BRNE	k	Перейти, если не Равно	if (Z == 0) PC = PC + k + 1	None	1/2
BRCS	k	Перейти, если перенос установлен	if (C == 1) PC = PC + k + 1	None	1/2
BRCC	k	Перейти, если перенос очищен	if (C == 0) PC = PC + k + 1	None	1/2
BRSH	k	Перейти, если равно или больше	if (C == 0) PC = PC + k + 1	None	1/2
BRLO	k	Перейти, если меньше	if (C == 1) PC = PC + k + 1	None	1/2
BRMI	k	Перейти, если минус	if (N == 1) PC = PC + k + 1	None	1/2
BRPL	k	Перейти, если плюс	if (N == 0) PC = PC + k + 1	None	1/2
BRGE	k	Перейти, если больше или равно (со знаком)	if (S == 0) PC = PC + k + 1	None	1/2
BRLT	k	Перейти, если меньше (со знаком)	if (S == 1) PC = PC + k + 1	None	1/2
BRHS	k	Перейти, если флаг внутреннего переноса	if (H == 1) PC = PC + k + 1	None	1/2

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
		установлен			
BRHC	k	Перейти, если флаг внутреннего переноса очищен	$\text{if}\,(H == 0)$ $PC = PC + k + 1$	None	1/2
BRTS	k	Перейти, если флаг T установлен	$\text{if}\,(T == 1)$ $PC = PC + k + 1$	None	1/2
BRTC	k	Перейти, если флаг T очищен	$\text{if}\,(T == 0)$ $PC = PC + k + 1$	None	1/2
BRVS	k	Перейти, если флаг переполнения установлен	$\text{if}\,(V == 1)$ $PC = PC + k + 1$	None	1/2
BRVC	k	Перейти, если флаг переполнения очищен	$\text{if}\,(V == 0)$ $PC = PC + k + 1$	None	1/2
BRIE	k	Перейти, если прерывания разрешены	$\text{if}\,(I == 1)$ $PC = PC + k + 1$	None	1/2
BRID	k	Перейти, если прерывания запрещены	$\text{if}\,(I == 0)$ $PC = PC + k + 1$	None	1/2

* Для операций доступа к данным количество циклов указано при условии доступа к внутренней памяти данных и некорректно при работе с внешним ОЗУ. Для инструкций CALL, ICALL, EICALL, RCALL, RET и RETI необходимо добавить три цикла плюс по два цикла для каждого ожидания в контроллерах с PC, меньшим 16 бит (128 KB памяти программ). Для устройств с памятью программ свыше 128 KB добавьте пять циклов плюс по три цикла на каждое ожидание.

Приложение 3

Команды передачи данных AVR ATmega

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
MOV	Rd, Rr	Скопировать регистр	$Rd = Rr$	None	1
MOVW	Rd, Rr	Скопировать пару регистров	$Rd+1:Rd = Rr+1:Rr$	None	1
LDI	Rd, K8	Загрузить константу	$Rd = K$	None	1
LDS	Rd, k	Прямая загрузка	$Rd = (k)$	None	2*
LD	Rd, X	Косвенная загрузка	$Rd = (X)$	None	2*
LD	Rd, X+	Косвенная загрузка с постинкрементом	$Rd = (X),\ X = X+1$	None	2*
LD	Rd, –X	Косвенная загрузка с предекрементом	$X = X-1,\ Rd = (X)$	None	2*
LD	Rd, Y	Косвенная загрузка	$Rd = (Y)$	None	2*
LD	Rd, Y+	Косвенная загрузка с постинкрементом	$Rd = (Y),\ Y = Y+1$	None	2*
LD	Rd, –Y	Косвенная загрузка с предекрементом	$Y = Y-1,\ Rd = (Y)$	None	2*
LDD	Rd, Y+q	Косвенная загрузка с замещением	$Rd = (Y+q)$	None	2*
LD	Rd, Z	Косвенная загрузка	$Rd = (Z)$	None	2*
LD	Rd, Z+	Косвенная загрузка с постинкрементом	$Rd = (Z),\ Z = Z+1$	None	2*
LD	Rd, –Z	Косвенная загрузка с предекрементом	$Z = Z-1,\ Rd = (Z)$	None	2*
LDD	Rd, Z+q	Косвенная загрузка с замещением	$Rd = (Z+q)$	None	2*
STS	k, Rr	Прямое сохранение	$(k) = Rr$	None	2*
ST	X, Rr	Косвенное сохранение	$(X) = Rr$	None	2*
ST	X+, Rr	Косвенное сохранение с постинкрементом	$(X) = Rr,\ X = X+1$	None	2*

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
ST	–X, Rr	Косвенное сохранение с предекрементом	$X = X - 1,$ $(X) = Rr$	None	2*
ST	Y, Rr	Косвенное сохранение	$(Y) = Rr$	None	2*
ST	Y+, Rr	Косвенное сохранение с постинкрементом	$(Y) = Rr,$ $Y = Y + 1$	None	2
ST	–Y, Rr	Косвенное сохранение с предекрементом	$Y = Y - 1,$ $(Y) = Rr$	None	2
ST	Y+q, Rr	Косвенное сохранение с замещением	$(Y + q) = Rr$	None	2
ST	Z, Rr	Косвенное сохранение	$(Z) = Rr$	None	2
ST	Z+, Rr	Косвенное сохранение с постинкрементом	$(Z) = Rr,$ $Z = Z + 1$	None	2
ST	–Z, Rr	Косвенное сохранение с предекрементом	$Z = Z - 1,$ $(Z) = Rr$	None	2
ST	Z+q, Rr	Косвенное сохранение с замещением	$(Z + q) = Rr$	None	2
LPM	Нет	Загрузка из программной памяти	$R0 = (Z)$	None	3
LPM	Rd, Z	Загрузка из программной памяти	$Rd = (Z)$	None	3
LPM	Rd, Z+	Загрузка из программной памяти с постинкрементом	$Rd = (Z),$ $Z = Z + 1$	None	3
ELPM	Нет	Расширенная загрузка из программной памяти	$R0 = (RAMPZ : Z)$	None	3
ELPM	Rd, Z	Расширенная загрузка из программной памяти	$Rd = (RAMPZ : Z)$	None	3
ELPM	Rd, Z+	Расширенная загрузка из программной памяти с постинкрементом	$Rd = (RAMPZ : Z),$ $Z = Z + 1$	None	3
SPM	Нет	Сохранение в программной памяти	$(Z) = R1 : R0$	None	–
ESPM	Нет	Расширенное сохранение в программной памяти	$(RAMPZ : Z) =$ $= R1 : R0$	None	–
IN	Rd, P	Чтение порта	$Rd = P$	None	1

Мнмоника	Операнды	Описание	Операция	Флаги	Циклы
OUT	P, Rr	Запись в порт	P = Rr	None	1
PUSH	Rr	Занесение регистра в стек	STACK = Rr	None	2
POP	Rd	Извлечение регистра из стека	Rd = STACK	None	2

* Для операций доступа к данным количество циклов указано при условии доступа к внутренней памяти данных и некорректно при работе с внешним ОЗУ. Для инструкций LD, ST, LDD, STD, LDS, STS, PUSH и POP необходимо добавить один цикл плюс по одному циклу для каждого ожидания.

Приложение 4

Команды работы с битами AVR Atmega

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
LSL	Rd	Логический сдвиг влево	$Rd(n+1)=Rd(n)$, $Rd(0)=0,\ C=Rd(7)$	Z, C, N, V, H, S	1
LSR	Rd	Логический сдвиг вправо	$Rd(n)=Rd(n+1)$, $Rd(7)=0,\ C=Rd(0)$	Z, C, N, V, S	1
ROL	Rd	Циклический сдвиг влево через C	$Rd(0)=C$, $Rd(n+1)=Rd(n)$, $C=Rd(7)$	Z, C, N, V, H, S	1
ROR	Rd	Циклический сдвиг вправо через C	$Rd(7)=C$, $Rd(n)=Rd(n+1)$, $C=Rd(0)$	Z, C, N, V, S	1
ASR	Rd	Арифметический сдвиг вправо	$Rd(n)=Rd(n+1)$, $n=0,...,6$	Z, C, N, V, S	1
SWAP	Rd	Перестановка тетрад	$Rd(3..0)=Rd(7..4)$, $Rd(7..4)=Rd(3..0)$	None	1
BSET	s	Установка флага	$SREG(s)=1$	SREG(s)	1
BCLR	s	Очистка флага	$SREG(s)=0$	SREG(s)	1
SBI	P, b	Установить бит в порту	$I/O(P,b)=1$	None	2
CBI	P, b	Очистить бит в порту	$I/O(P,b)=0$	None	2
BST	Rr, b	Сохранить бит из регистра в T	$T=Rr(b)$	T	1
BLD	Rd, b	Загрузить бит из T в регистр	$Rd(b)=T$	None	1
SEC	Нет	Установить флаг переноса	$C=1$	C	1
CLC	Нет	Очистить флаг переноса	$C=0$	C	1
SEN	Нет	Установить флаг отрицательного числа	$N=1$	N	1
CLN	Нет	Очистить флаг	$N=0$	N	1

Мнемоника	Операнды	Описание	Операция	Флаги	Циклы
		отрицательного числа			
SEZ	Нет	Установить флаг нуля	$Z=1$	Z	1
CLZ	Нет	Очистить флаг нуля	$Z=0$	Z	1
SEI	Нет	Установить флаг прерываний	$I=1$	I	1
CLI	Нет	Очистить флаг прерываний	$I=0$	I	1
SES	Нет	Установить флаг числа со знаком	$S=1$	S	1
CLS	Нет	Очистить флаг числа со знаком	$S=0$	S	1
SEV	Нет	Установить флаг переполнения	$V=1$	V	1
CLV	Нет	Очистить флаг переполнения	$V=0$	V	1
SET	Нет	Установить флаг T	$T=1$	T	1
CLT	Нет	Очистить флаг T	$T=0$	T	1
SEH	Нет	Установить флаг внутреннего переноса	$H=1$	H	1
CLH	Нет	Очистить флаг внутреннего переноса	$H=0$	H	1
NOP	Нет	Нет операции	Нет	None	1
SLEEP	Нет	Спать (уменьшить энергопотребление)	Смотрите описание инструкции	None	1
WDR	Нет	Сброс сторожевого таймера	Смотрите описание инструкции	None	1