

Министерство образования и науки Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
**«ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ СИСТЕМ
УПРАВЛЕНИЯ
И РАДИОЭЛЕКТРОНИКИ» (ТУСУР)**

Башкиров В.Н., Орлов А.А.

Лабораторный практикум
по дисциплине «Микросхемотехника»
для студентов направления 11.03.04 «Электроника и
наноэлектроника»

2018

Содержание

Лабораторная работа №1 ЗАПОМИНАЮЩИЕ УСТРОЙСТВА	3
Лабораторная работа №2 СИНТЕЗ КОМБИНАЦИОННЫХ ЦИФРОВЫХ УСТРОЙСТВ	12
Лабораторная работа №3 СКАНИРУЮЩИЙ МАТРИЧНЫЙ ШИФРАТОР	19

Лабораторная работа №1

ЗАПОМИНАЮЩИЕ УСТРОЙСТВА

1.1 ВВЕДЕНИЕ

Целью лабораторной работы является знакомство с принципом действия интегральных микросхем запоминающих устройств, экспериментальное исследование оперативного запоминающего устройства на микросхеме K155PY2 и постоянного запоминающего устройства на микросхеме K556PT4.

1.2 КЛАССИФИКАЦИЯ И ОСНОВНЫЕ ХАРАКТЕРИСТИКИ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

К запоминающим относят устройства, предназначенные для записи, хранения и считывания информации. Запоминание отдельных битов и слов осуществляется с помощью триггеров или регистров. Для запоминания больших объемов информации разработаны специальные микросхемы запоминающих устройств.

Различают оперативные запоминающие устройства (ОЗУ) и постоянные запоминающие устройства (ПЗУ). В рабочем режиме ОЗУ допускают запись, хранение и считывание информации, а ПЗУ хранят информацию, предназначенную только для считывания. В отличие от ОЗУ постоянные запоминающие устройства энергонезависимы, т.е. информация в них не стирается при выключении источника питания.

Емкость ОЗУ или ПЗУ определяется произведением количества хранимых слов на их разрядность и измеряется в битах, байтах, Кбитах, Кбайтах ($K = 1024$).

Быстродействие ЗУ определяется временем цикла обращения к памяти.

Элементом памяти ОЗУ статического типа (SRAM) служит триггер на биполярных или полевых транзисторах, динамического (DRAM) - ёмкость затвора полевого транзистора.

Различают ПЗУ масочного типа (ROM), программируемые на заводе-изготовителе интегральных микросхем, ПЗУ с однократным программированием (PROM), перепрограммируемые (RПROM) ПЗУ (с ультрафиолетовым {EPROM} или электрическим {EEPROM} стиранием информации). Программирование ПЗУ

осуществляется с помощью специальных устройств (программаторов), управляемых персональным компьютером.

Условные обозначения и основные технические характеристики интегральных микросхем запоминающих устройств различного типа приведены в табл. 1. Для обеспечения возможности объединения по выходу при наращивании памяти все БИС имеют выходы с тремя состояниями или открытый коллекторный выход.

Таблица 1

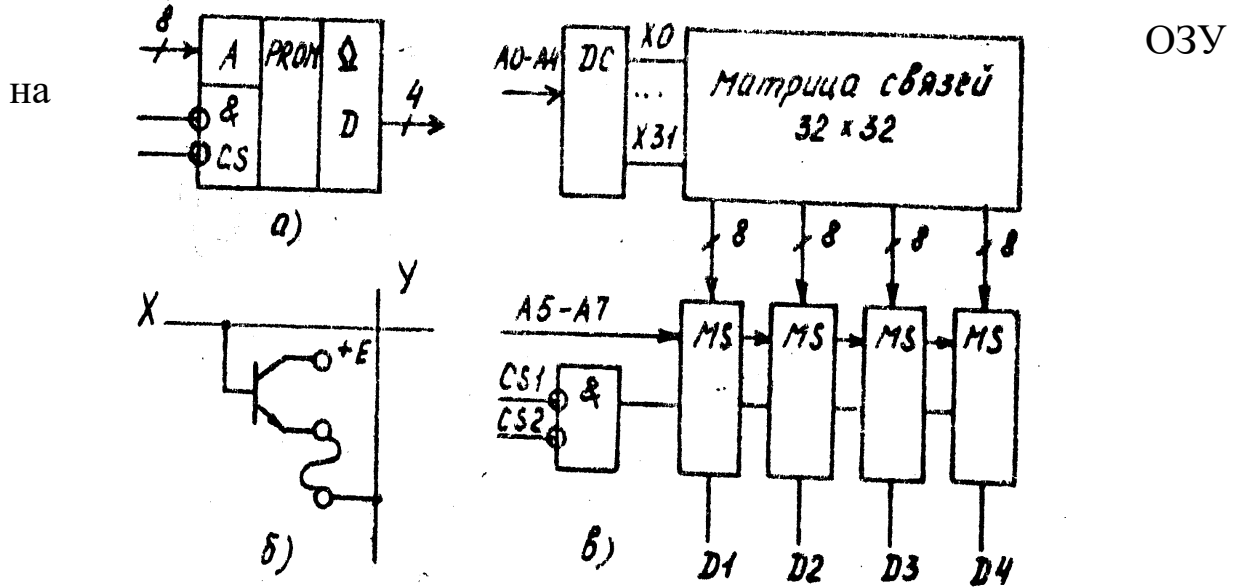
БИС	Ёмкость, бит	Технология	Время цикла, нс	Потр. мощность, мВт	Тип ЗУ
К541РУ2	1024 x 4	ЭСЛ/ИИЛ	140	500	SRAM
К537РУ10	2К x 8	КМОП	350	5	SRAM
К565РУ5	6К x 1	n-МОП	280	22	DRAM
К155РЕ24	256 x 4	ТТЛ	60	650	ROM
К556РТ5	512 x 8	ТТЛШ	70	950	PROM
К573РФ5	2К x 8	ЛИЗМОП	450	580	EPROM
К558РР3	8К x 8	МНОП	500	500	EEPROM

1.3 ПРИНЦИП РАБОТЫ МИКРОСХЕМ К556РТ4 И К155РУ2

ЗУ на микросхеме К556РТ4 имеет восьмиразрядную шину адреса и четырехразрядную шину данных (ёмкость 256 x 4 бит), выполнено по технологии ТТЛШ, имеет открытый коллекторный выход (рис.1а). До программирования по всем адресам и разрядам логическая 1. Программирование осуществляется путем пережигания нихромовых перемычек в элементах связи соединяющих требуемые шины X и Y запоминающего массива (рис.1б). Запоминающий массив содержит 32 строки по 32 бита (рис.1в). Пять младших разрядов адресной шины с помощью дешифратора выбирают одну из горизонтальных шин X, а три старших - с помощью мультиплексоров коммутируют на выход одно из восьми четырехразрядных слов, хранящихся в этой строке. Эти данные наблюдаются на выходе при совпадении разрешающих

сигналов на входах CS (выбор корпуса). Иначе микросхема находится в состоянии разомкнутого выхода.

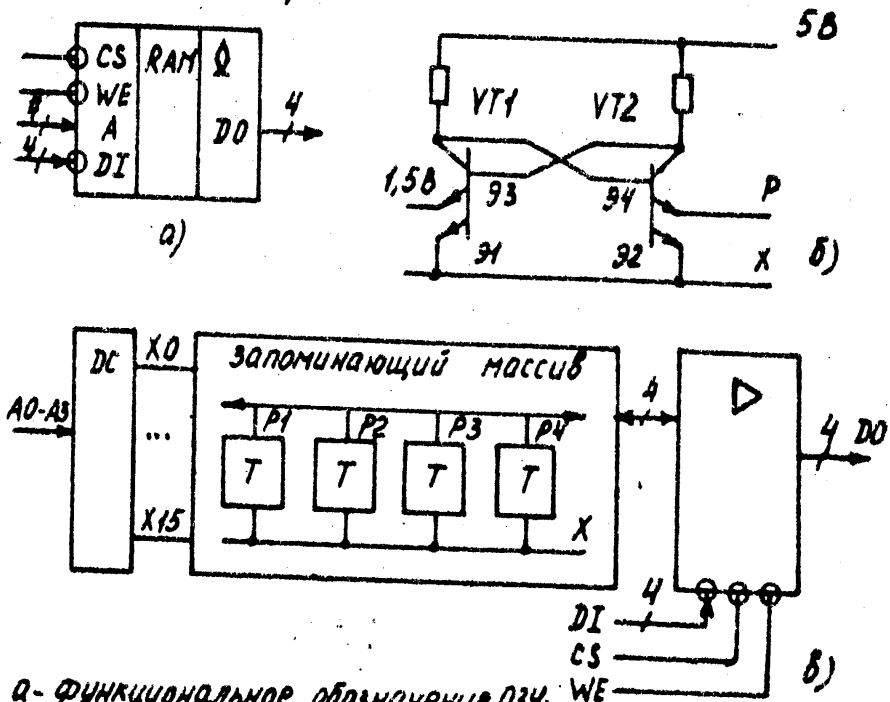
Микросхема К558РТ4



а - функциональное обозначение ПЗУ;
б - элемент связи;
в - структурная схема БИС

Рис. 1

Микросхема К155РЧ2



а - функциональное обозначение ОЗУ;
б - принципиальная схема триггера;
в - структурная организация микросхемы

Рис. 2

микросхеме K155PY2 служит для хранения 16 четырехразрядных слов (рис.2а). Запись информации с шины DI (информация при записи инвертируется) разрешена при WE=0. При WE=1 разрешено считывание с выходной шины данных DO. При CS = 1 микросхема находится в состоянии разомкнутого выхода.

Элементом памяти служит триггер на двухэмиттерных транзисторах (рис.2б). Запоминающий массив содержит 64 таких триггера. Каждый триггер связан с одной из адресных шин X (X0-X15) и одной из разрядных шин P (P1-P4). Выборка адресной шины осуществляется с помощью дешифратора, а разрядная шина (она используется и для записи, и для считывания информации с триггера) связана с усилителями записи-считывания, управляемыми сигналами CS и WE (рис. 2в).

В режиме хранения (сигнал выбора корпуса CS=1) на всех адресных шинах X уровень логического нуля. При этом выходные транзисторы усилителей считывания, выполненных по схеме с открытым коллектором, закрыты. Один из транзисторов каждой триггерной ячейки, например VT1, открыт, а другой (VT2) - закрыт. На разрядной шине P поддерживается потенциал 1,5 В. Ток открытого транзистора через эмиттер Э1 течет в адресную шину X.

При выборке данного триггера для считывания (CS=0, WE=1) ток открытого транзистора переключается в эмиттер Э3. Состояние ячейки 0 или 1 распознается по наличию или отсутствию тока в разрядной шине P.

В режиме записи (CS=0, WE=0) для изменения состояния триггера необходимо понизить потенциал разрядной шины P до уровня логического нуля (ток переключается в Э4). Последующее возвращение триггера в исходное состояние обеспечивается повышением потенциала P до уровня логической 1.

После возвращения ячейки в режим хранения ток эмиттеров Э3 или Э4 вновь переключается соответственно в эмиттеры Э1 и Э2.

1.4 ОПИСАНИЕ ЛАБОРАТОРНОЙ УСТАНОВКИ

Лабораторная установка включает в себя лабораторный макет (рис.3), генератор импульсов Г5-54 и осциллограф. Выходы микросхем ОЗУ и ПЗУ объединены и через общие нагрузочные резисторы подключены к источнику питания плюс 5 В. Считываемое слово индицируется светодиодами и подается на вход

цифроаналогового преобразователя (резистивная матрица типа R-2R), на выходе которого с помощью осциллографа можно наблюдать аналоговый эквивалент слова, записанного в выбранной ячейке памяти.

В ПЗУ организовано 16 страниц по 16 четырехразрядных слов, в каждой из которых записана своя программа (0 – 15). Переключение программ осуществляется программным переключателем (ПП10-МВ). Адрес слова, выбираемого из ОЗУ или фиксированной программы ПЗУ, формируется на выходе четырехразрядного двоичного счетчика и изменяется при счете им импульсов генератора Г5-54 (выход импульса синхронизации). Индикация адреса осуществляется с помощью светодиодов. В качестве сигнала «Разрешение записи» используется основной выход генератора Г5-54. Подготовка данных, предназначенных для записи в ОЗУ, осуществляется переключателями S4-S7, изменение режимов работы установки – переключателями S1-S3. Сигнал с выхода старшего разряда счетчика используется для синхронизации осциллографа, подключенного к выходу ЦАП.

1.5 ПРОГРАММА РАБОТЫ

1. Установить следующий режим работы генератора Г5-54: частота следования импульсов – 20 кГц; амплитуда выходного импульса положительной полярности – 4 В; длительность – 1 мкс; задержка выходного импульса относительно импульса синхронизации – 10 мкс.

Подключить генератор к макету. Плавно увеличивая амплитуду импульса синхронизации положительной полярности добиться устойчивого запуска счетчика, контролируя его работу по светодиодам. Перейти в режим однократного запуска генератора. Осуществить сброс счетчика в нулевое состояние.

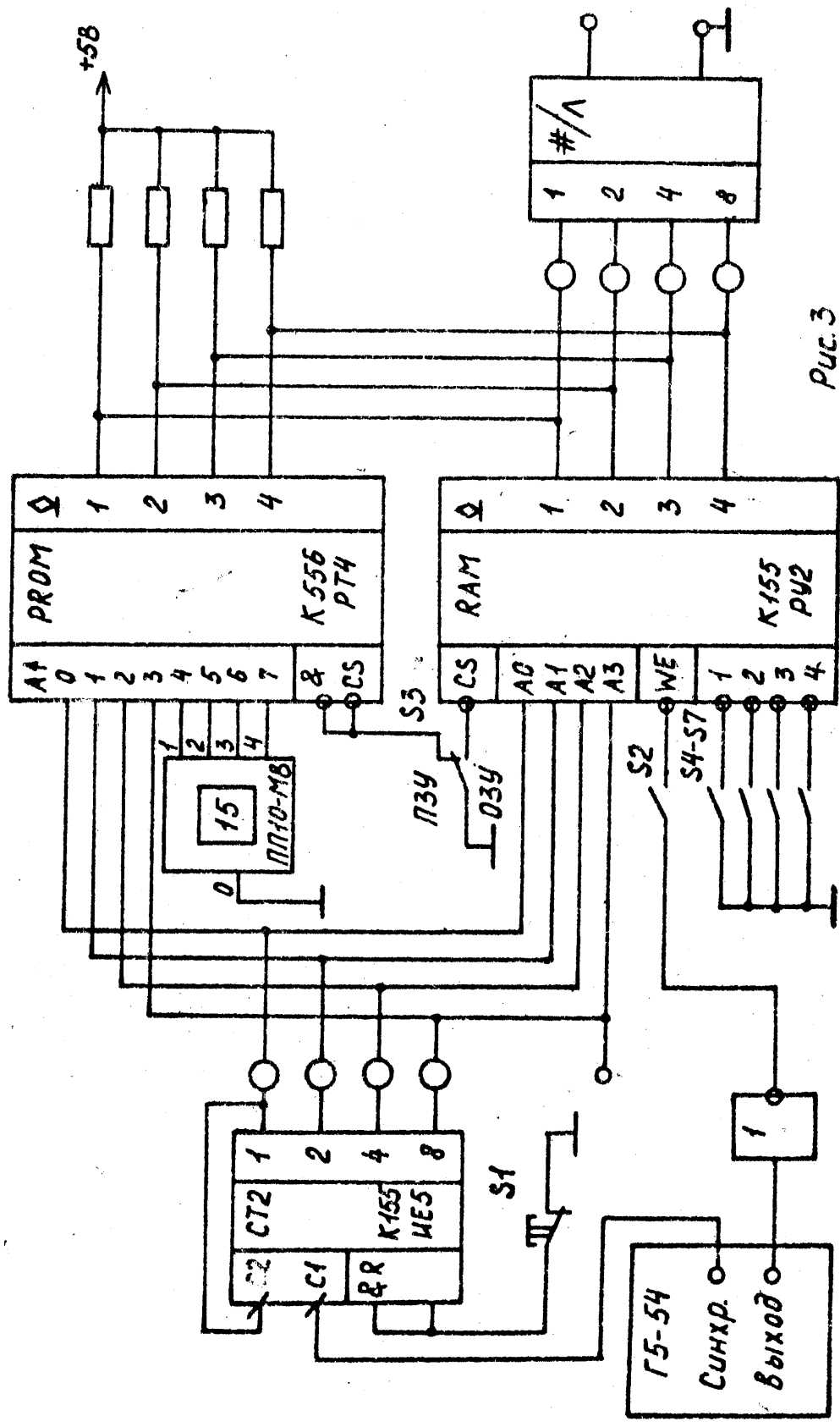


Рис. 3

2. Снять карту прошивки ПЗУ при реализации программы *N1* (табл. 2, номер варианта задания назначает преподаватель). Содержимое 16 ячеек памяти фиксируется по светодиодам в режиме однократного запуска генератора Г5-54. Пронаблюдать и объяснить формирование сигнала на выходе ЦАП при переходе генератора в режим работы с частотой 20 кГц. Пронаблюдать сигнал на выходе ЦАП при реализации программ 0-8.

3. Перевести генератор Г5-54 в автоколебательный режим работы с наименьшей возможной частотой (менее 10 Гц). Пронаблюдать световые эффекты на выходных светодиодах при реализации программ 9-15. Составить карту прошивки ПЗУ для 16 ячеек программы *N2*.

4. Записать нули во все ячейки ОЗУ и убедиться, что такая запись произведена. Повторить эксперимент, записав во все ячейки памяти логические единицы.

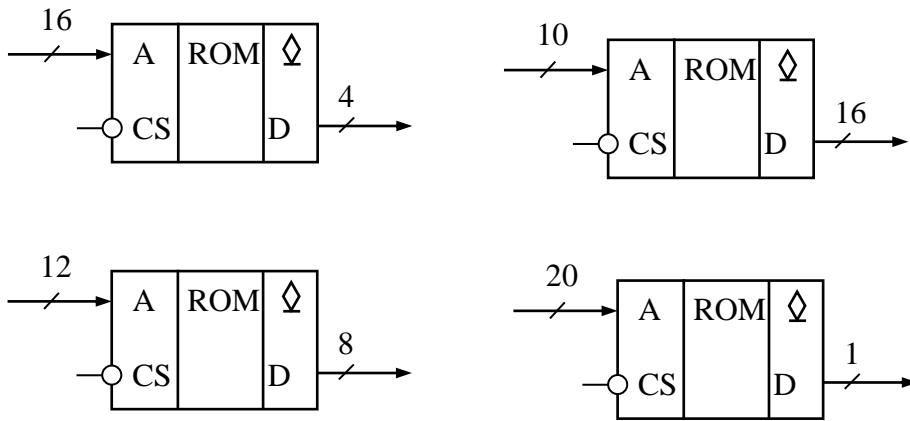
5. Записав в каждую из 16 ячеек ОЗУ число, значение которого совпадает с номером ячейки, пронаблюдать и объяснить сигнал на выходе ЦАП (частота опроса ячеек - 20 кГц).

6. Осуществить программирование ОЗУ для реализации генератора импульсов сложной формы в соответствии со своим вариантом задания. Проверить функционирование устройства.

7. Осуществить программирование ОЗУ для получения того же светового эффекта, что и при использовании программы *N3*, но с частотой, в два раза большей. Сравнить эффекты при переключении тумблера *S3* (частота генератора Г5-54 равна 10 Гц).

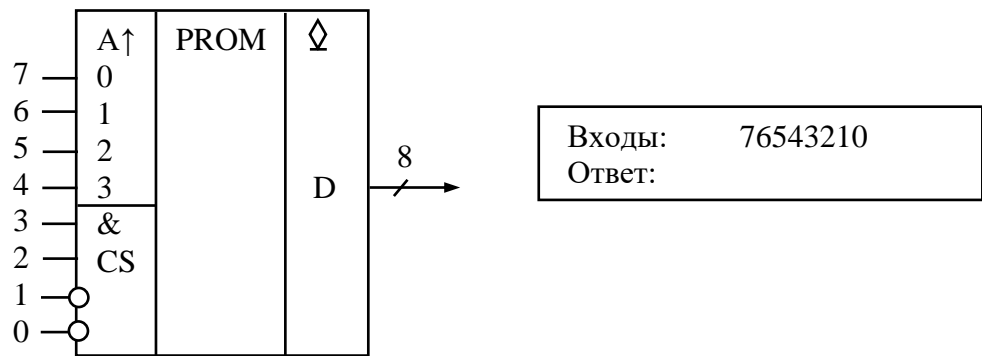
1.6 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Указать ПЗУ с наибольшим объемом памяти



2. Программу какой длины (в байтах) можно записать в массив ОЗУ микропроцессорной системы с адресами 0800H-0ACFH.

3. Указать уровни сигналов на входах ПЗУ при считывании информации из девятой ячейки

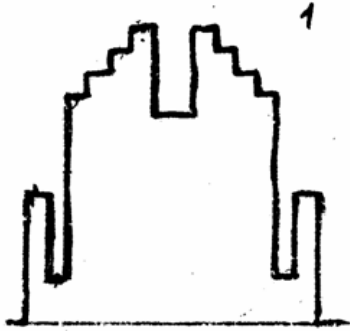
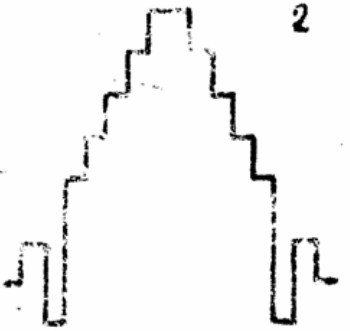
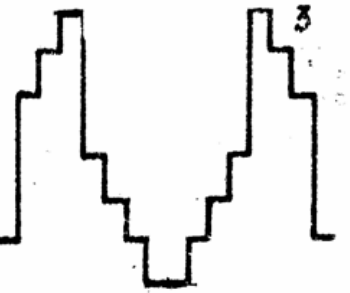


4. В приведенном списке микросхем указать ПЗУ с ультрафиолетовым стиранием информации: К555ИЕ7, К556РТ17, К558РР3, К1533ИД1, К573РФ5, К1564КП5, К537РУ10.

5. Организовать ОЗУ 32x8 бит на микросхемах К155РУ2.

Таблица 2

Варианты заданий

Номер варианта	N1	N2	N3	Форма импульса
1	1	15	10	
2	2	14	9	
3	3	13	10	
4	4	12	11	
5	5	11	12	
6	6	10	13	
7	7	9	14	

Лабораторная работа №2

СИНТЕЗ КОМБИНАЦИОННЫХ ЦИФРОВЫХ УСТРОЙСТВ

2.1 ЦЕЛЬ РАБОТЫ

Целью лабораторной работы является приобретение навыков логического проектирования комбинационных цифровых устройств, практическая реализация таких устройств на логических элементах и мультиплексорах, экспериментальная проверка правильности их функционирования. Преподаватель назначает вариант задания (от 1 до 10), выполняемого каждой рабочей подгруппой. Схема устройства собирается путем распайки соединительных проводников.

2.2 ЛАБОРАТОРНАЯ УСТАНОВКА

Лабораторная установка включает лабораторный макет, осциллограф, паяльник, соединительные провода. Расположение микросхем на лицевой панели макета показано на рис.1. В макет вмонтированы набор логических элементов (микросхемы К155ЛА3, К155ЛА4, К155ЛР4, К155ЛД1), мультиплексор К155КП7 и двоичный счетчик на микросхеме К155ИЕ5, а также генератор тактовых импульсов (ГТИ).

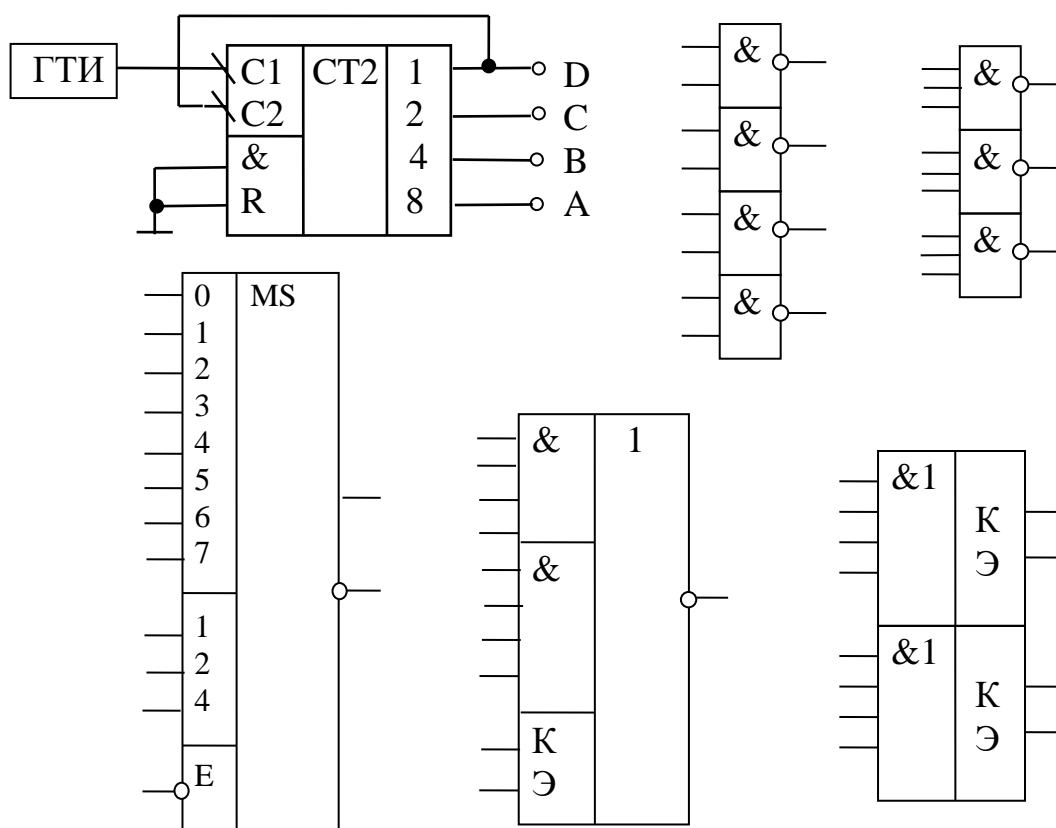


Рисунок 1 - Элементная база

Комплект логических элементов включает двухвходовые элементы И-НЕ (К155ЛА3), трехвходовые элементы И-НЕ (К155ЛА4) и элемент двухступенчатой логики 4И-2ИЛИ-НЕ (К155ЛР4), логические возможности которого могут быть увеличены при подключении логического расширителя (К155ЛД1). В течение 16 тактовых интервалов на выходах двоичного счетчика последовательно реализуются все возможные наборы сигналов А, В, С, D, которые являются входными для проектируемого комбинационного цифрового устройства. Затем эта импульсная последовательность периодически повторяется.

2.3 БАЗОВЫЕ СХЕМЫ ЭЛЕМЕНТА ТТЛ

Простейший логический элемент (рис.2) строится на базе многоэмиттерного транзистора VT_m , выполняющего функцию И для сигналов, подаваемых на его эмиттеры, и транзисторного ключа (VT_1), выполняющего функцию НЕ. Если на всех входах высокие уровни напряжения ($A=1$ и $B=1$), закрыты эмиттерные переходы VT_m , открывается переход база-коллектор этого транзистора и ток I открывает и насыщает ключевой транзистор VT_1 , формируя на выходе низкий уровень напряжения ($F=0$). Если хотя бы на одном из входов низкий уровень напряжения, ток I переключается в выходную цепь источника сигнала, закрывая VT_1 . При этом $F=1$. Таким образом, схема реализует таблицу истинности логического элемента 2И-НЕ.

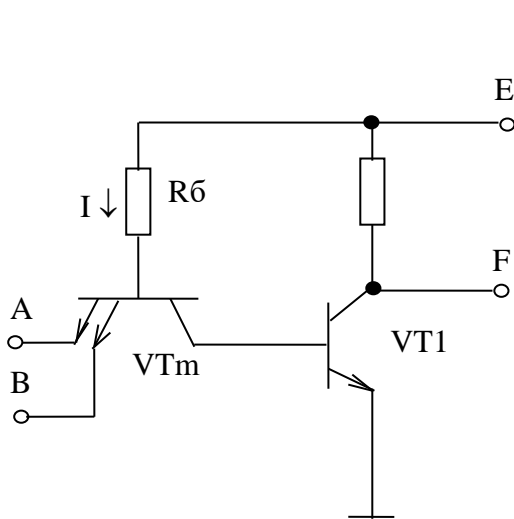


Рисунок 2

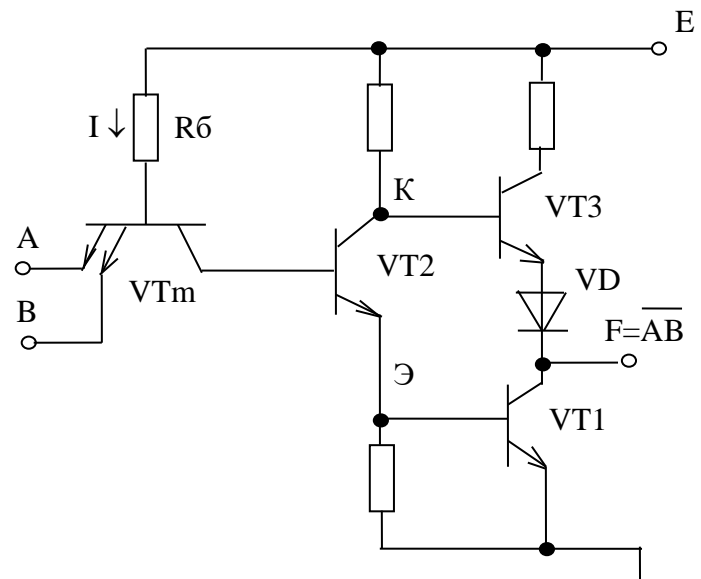


Рисунок 3 - Базовая схема элемента ТТЛ

Для повышения быстродействия выходной ключ выполняется по схеме сложного инвертора (рис.3). При $A=B=1$ открыты транзисторы VT2, VT1 (транзистор VT3 закрыт) и емкость нагрузки быстро разряжается через сопротивление открытого ключа VT1. Для любой другой комбинации входных сигналов емкость нагрузки имеет возможность быстро зарядиться до высокого уровня напряжения через низкое выходное сопротивление эмиттерного повторителя VT3 (VT2 и VT1 закрыты).

Элементы ТТЛШ отличаются от ТТЛ тем, что коллекторные переходы транзисторов зашунтированы диодами Шоттки. Транзисторы элементов ТТЛШ не входят в насыщение, что существенно уменьшает задержку выключения транзисторов. К тому же они меньших размеров, что уменьшает емкости р-п-переходов и потребляемую мощность.

В элементе с открытым коллекторным выходом (рис.4) VT3 и VD отсутствуют. Вместо них подключают элементы автоматики (обмотки реле) или индикации (например, светодиод). Такие элементы допускают объединение выходов. Пример применения логического элемента с открытым коллекторным выходом (микросхема К155ЛА8) показан на рис.5.

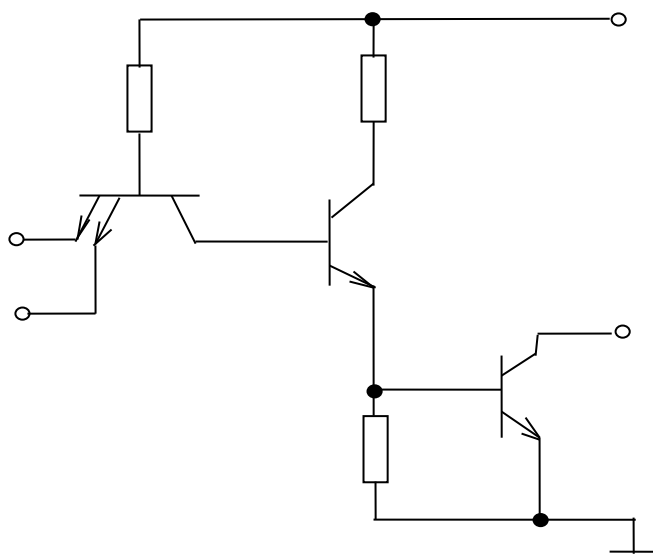


Рисунок 4

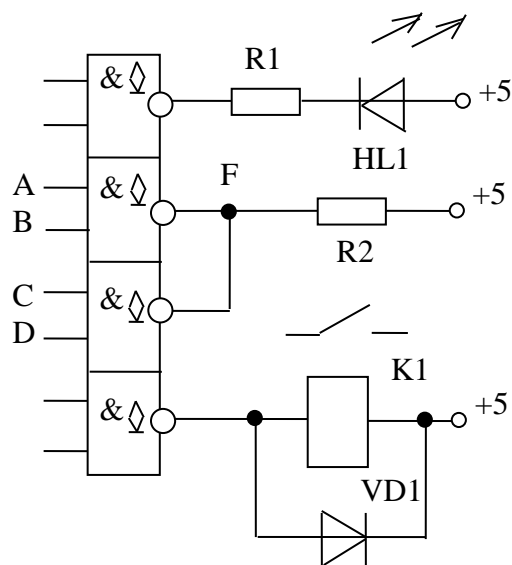


Рисунок 5

На выходе F реализуется логическая функция $\overline{F} = \overline{AB + CD}$, т.е. логический ноль наблюдается при совпадении логических единиц на входах A и B или C и D. Таким образом, объединение выходов позволяет путем монтажа выполнить логическую операцию ИЛИ.

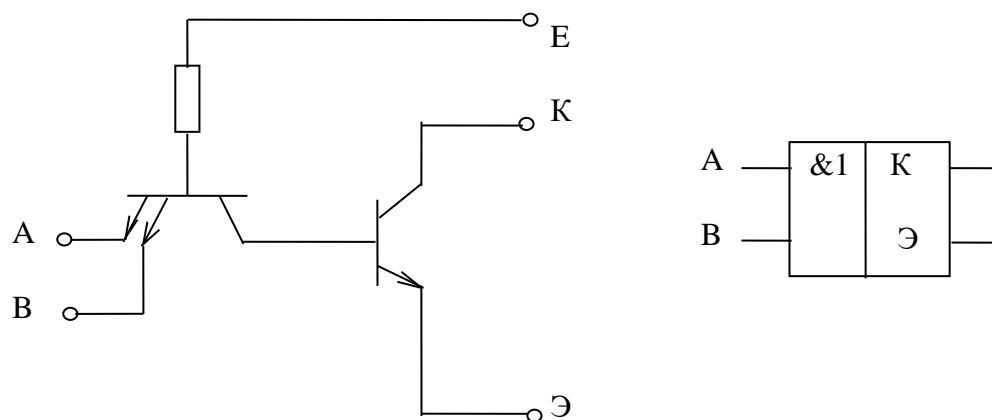


Рисунок 6 - Логический расширитель

В схеме логического расширителя (рис.6) задействованы лишь элементы R_6 , VT_1 и VT_2 базовой схемы. Логические расширители (например, К155ЛД1) используются совместно с другими логическими элементами, имеющими соответствующие входы К и Э (например, К155ЛР3 или К155ЛР1).

2.4 ВАРИАНТЫ ЗАДАНИЙ

Лабораторная работа включает проектирование генератора импульсов сложной формы по заданной временной диаграмме выходного сигнала в течение периода (рис.7). Такой генератор, кроме ГТИ и счетчика, включает комбинационную схему, которую необходимо построить и экспериментально проверить в двух вариантах: на логических элементах и с использованием мультиплексора.

Значения булевой функции F , реализуемой комбинационной схемой на 16 наборах входных сигналов A, B, C, D , соответствуют уровням выходного напряжения генератора на 16 тактах периода генерируемых импульсов. Таким образом, для каждого варианта задана таблица истинности логической функции четырех переменных F .

При проектировании комбинационного цифрового устройства на логических элементах для минимизации булевой функции удобно воспользоваться картой Карно. Карта Карно для 11 варианта задания приведена на рис.8. Она заполнена с помощью таблицы соответствия клеток карты наборам таблицы истинности, представленной на рис.9. Организуя блоки по нулям, можем записать выражение для логической функции в виде

$$\overline{F} = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}C\overline{D} + A\overline{B}D + ACD. \quad (1)$$

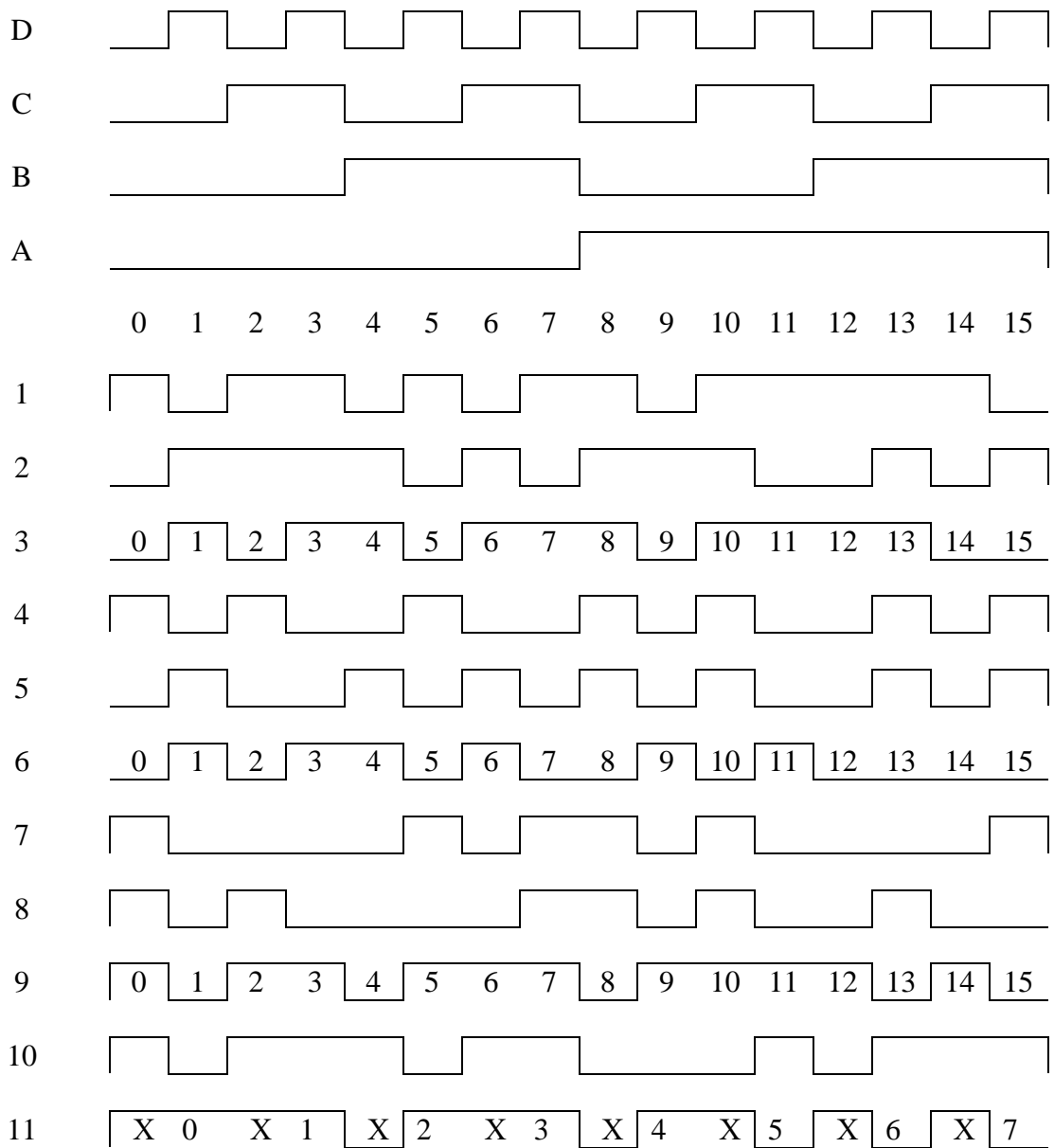


Рисунок 7 - Варианты заданий

		A				
		1	0	0	0	D
		1	1	0	1	
		1	1	0	0	
C		1	1	1	1	
B						

Рисунок 8 - Карта Карно

0	4	12	8
1	5	13	9
3	7	15	11
2	6	14	10

Рисунок 9

Правила записи минимизированного выражения для логической функции по карте Карно:

- 1) выделяются блоки, заполненные единицами;
- 2) блок должен быть прямоугольным и содержать 1, 2, 4, 8 клеток;
- 3) блоки должны быть возможно большими, а их количество наименьшим;
- 4) левая и правая, а также верхняя и нижняя строки карты считаются соседними;
- 5) одна и та же клетка может входить в несколько блоков;
- 6) функция может доопределяться произвольно (на тех наборах, где стоят X), чтобы получить наиболее крупные блоки;
- 7) функция записывается в виде логических произведений (ЛП), описывающих выделенные блоки;
- 8) переменная не включается в ЛП, если блок областью ее прямых значений делится пополам;
- 9) переменная включается в ЛП с инверсией, если рассматриваемый блок лежит в области ее инверсных значений;
- 10) при группировке в блоки клеток, заполненных нулями, по тем же правилам получаем инверсное значение логической функции.

По выражению (1) легко реализовать логическую функцию на микросхемах К155ЛР4 и К155ЛД1 (рис.10), используя логические элементы И-НЕ в качестве инверторов. Свободные входы можно никуда не подключать (для ТТЛ-элемента это равносильно подаче на них логической единицы).

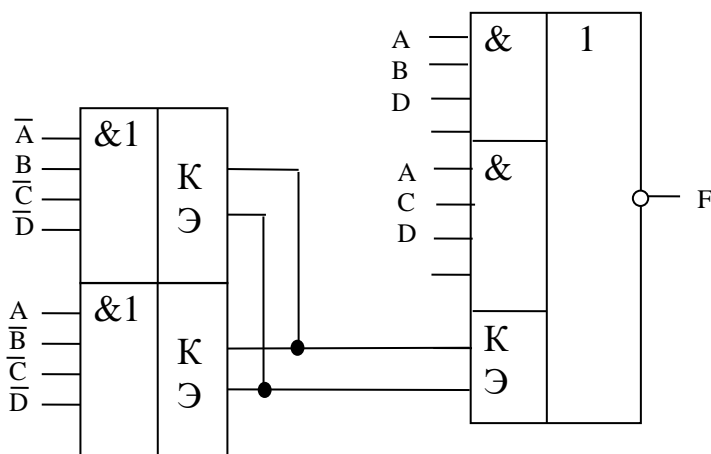


Рисунок 10

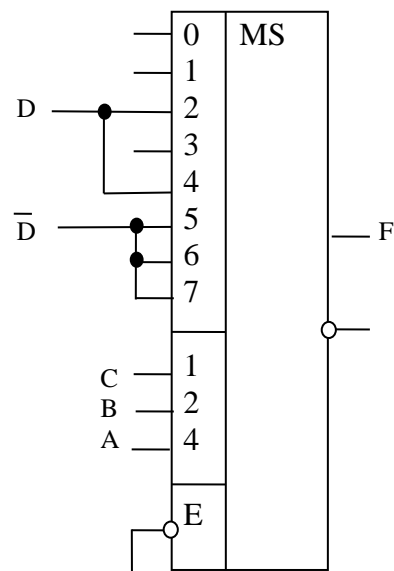


Рисунок 11

На рис.11 показана реализация того же устройства на мультиплексоре. Сигналы А, В и С поданы на адресные входы мультиплексора, а его информационные входы X0-X7 используются как настроечные. В зависимости от варианта задания (значений функции на четном и нечетном соседних наборах) на них подаются либо D, либо \bar{D} , либо 0, либо 1.

2.5 ПРОГРАММА РАБОТЫ

1. Включив макет, пронаблюдать на осциллографе и зарисовать временные диаграммы сигналов на выходах двоичного счетчика D, C, B, A. Измерить их частоту и амплитуду. При снятии осциллограмм использовать режим внешней синхронизации по отрицательному фронту сигнала А.

2. Оценить уровни напряжения на выходах логических элементов и мультиплексора при свободных входах и проверить ваши рассуждения экспериментально. Убедиться в работоспособности элементов И-НЕ, наблюдая их выходные сигналы при заземлении одного из входов. Выключить макет.

3. Провести синтез комбинационного цифрового устройства для заданного варианта на логических элементах и после проверки его преподавателем произвести макетирование устройства путем распайки соединительных проводников. Включив макет, пронаблюдать временную диаграмму выходного сигнала и сравнить с заданной.

4. Собрать устройство на мультиплексоре и убедиться в его работоспособности.

5. Подготовить отчет, включив в него результаты проектирования, наблюдаемые осциллограммы, результаты измерений и ответы на контрольные вопросы.

2.6 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Какие способы применяются для минимизации логических функций?

2. Запишите выражение для логической функции, связывающей выходной и входные сигналы мультиплексора.

3. Запишите минимизированное выражение для булевой функции по карте Карно, представленной на рис.8, организовав блоки по единицам.

4. Чем отличаются комбинационные цифровые устройства от последовательностных? Приведите примеры микросхем цифровых устройств комбинационного типа.

5. Сравните элементы ТТЛ, ТТЛШ и КМОП по быстродействию и экономичности.

Лабораторная работа №3

СКАНИРУЮЩИЙ МАТРИЧНЫЙ ШИФРАТОР

3.1 ЦЕЛЬ РАБОТЫ

Целью лабораторной работы является экспериментальное исследование работы цифровых устройств комбинационного (дешифратор, мультиплексор, преобразователи кодов) и последовательностного (триггер, счетчик) типов, а также их совместной работы в схеме сканирующего матричного шифратора, преобразующего номер одной из 64 кнопок клавиатуры в соответствующий двоичный или двоично-десятичный код, выводимый на светодиодные индикаторы.

3.2 ЛАБОРАТОРНАЯ УСТАНОВКА

Для выполнения лабораторной работы кроме макета требуется осциллограф. При включении тумблера питания стабилизатор формирует напряжение плюс 5 В для питания микросхем. На лицевой панели макета изображена функциональная схема сканирующего матричного шифратора, установлены органы управления режимом работы (кнопки и тумблеры S1-S7), контрольные гнезда Г1-Г3 и элементы индикации (светодиоды и цифровые семисегментные индикаторы). RS-триггер используется как генератор одиночного импульса (исключает влияние дребезга контакта при замыкании и размыкании кнопки S1). На логических элементах микросхемы К155ЛА3 собран управляемый генератор импульсов (работает когда на вход, связанный с гнездом Г2, подается логическая единица). Двоичный счетчик собран на двух микросхемах К155ИЕ5. Шесть его младших разрядов подаются на адресные входы дешифратора-демультиплексора на микросхеме К155ИД4 и мультиплексора на микросхеме К155 КП7. Выходы дешифратора образуют восемь вертикальных, а входы мультиплексора - восемь горизонтальных шин матрицы, на пересечении которых расположены 64 клавиши (замыкание клавиши в работе имитируется с помощью перемычки). Шестиразрядный двоичный код счетчика с помощью микросхемы К155ПР7 преобразуется в двоично-десятичный код чисел от 0 до 63, который через дешифраторы на микросхемах 514ИД1 поступает на цифровые семисегментные индикаторы АЛС324А1.

Приведенное на рис.1 положение тумблеров соответствует рабочему состоянию шифратора. Если выходы дешифратора не связаны с информационными входами мультиплексора, логическая единица на выходе Г2 разрешает работу генератора. Осуществляя счет его импульсов, счетчик циклически меняет свои 64 состояния, вызывая непрерывную смену информации на светодиодах и цифровых индикаторах.

При замыкании одной из клавиш счетчик останавливается в состоянии, двухразрядный восьмеричный код которого можно составить из меток информационного входа мультиплексора и выхода дешифратора, связанных переключкой. Именно в этом положении счетчика логический ноль, формируемый последовательно на выходах дешифратора, повторяется на выходе мультиплексора и запрещает работу генератора тактовых импульсов. Это состояние счетчика можно в двоичном коде считать со светодиодов (справа - старший бит, слева - младший), а в десятичном виде - с цифровых индикаторов.

При размыкании переключки схема снова переходит в режим сканирования. Подобные шифраторы используются для ввода информации с клавиатуры в различные вычислительные устройства и устройства отображения информации. Схема дополняется узлами, обеспечивающими считывание выходного двоичного кода в регистры ЭВМ.

3.3 ИССЛЕДУЕМЫЕ ЦИФРОВЫЕ УЗЛЫ

Рассмотрим функциональные схемы и принцип действия ряда цифровых узлов, исследуемых в данной лабораторной работе.

Асинхронный двоичный счетчик реализован на микросхеме К155ИЕ5 (рис.2).

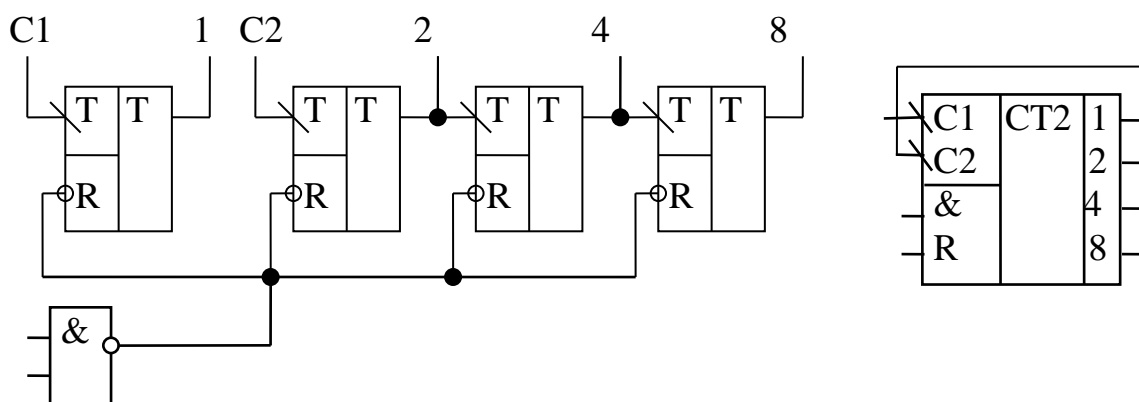


Рисунок 2 - Микросхема К155ИЕ5

При совпадении логических единиц на входах R счетные триггеры сбрасываются в нулевое состояние. Отсутствие внутреннего соединения между выходом первого триггера и входом второго дает возможность отдельного использования первого триггера и оставшегося трехразрядного двоичного счетчика. Каждый последующий триггер меняет свое состояние на противоположное по отрицательному фронту сигнала на выходе предыдущего триггера.

При счете периодической последовательности импульсных сигналов счетчик последовательно проходит 16 состояний (с 0 по 15), каждому из которых соответствует четырехразрядный код на выходах с весовыми коэффициентами 8, 4, 2, 1. В этом режиме частота счетных импульсов последовательно делится в два раза каждым триггером.

Для управления семисегментным цифровым индикатором с разъединенными анодами сегментов служит дешифратор К514ИД1. Каждый выход дешифратора представляет собой источник тока порядка 5 мА. При $E=0$ светодиоды всех сегментов погашены. На рис.3 показано пространственное расположение и соединение светодиодов А, В, С, D, E, F, G цифрового индикатора АЛС324А.

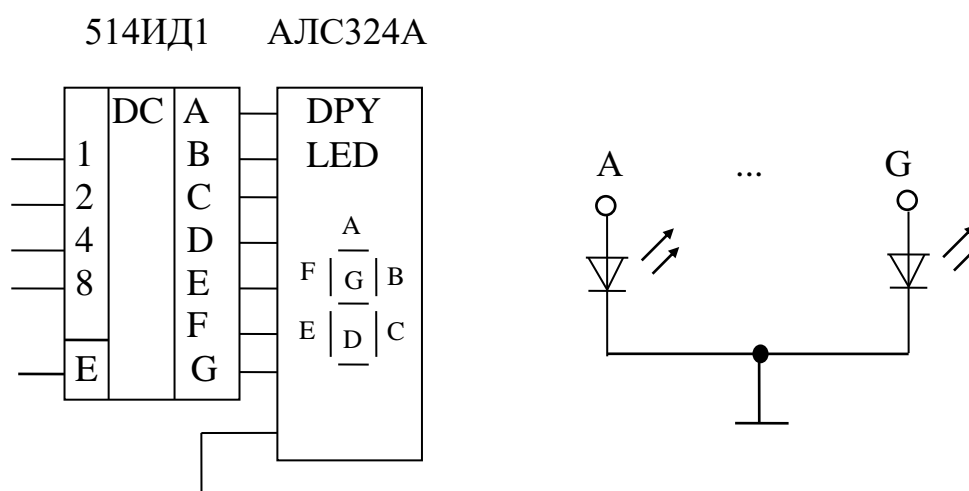


Рисунок 3 - Устройство управления цифровым индикатором

3.4 ПРОГРАММА РАБОТЫ

1. Все тумблеры перевести в нижнее положение. Включить макет. Объяснить поведение индикаторов при нажатии и отпускании кнопки S3. Измерить с помощью осциллографа параметры импульсного сигнала, формируемого генератором (гнездо Г3).

2. Вход управляемого генератора импульсов отключить от выхода мультиплексора, перевести схему в пошаговый режим работы (тумблеры S7 и S2 - в верхнее положение). Пронаблюдать работу двоичного счетчика и узлов преобразования двоичного кода в двухразрядный десятичный эквивалент, формируя перепады напряжения кнопкой S1. По какому фронту входного сигнала происходит изменение информации на выходе счетчика? С какой целью в генераторе одиночных импульсов используется RS-триггер?

3. Исследовать работу демультиплексора, подавая на его адресные входы код числа N (от 0 до 7), где N - вариант задания, назначаемый преподавателем. Контроль сигналов на выходах демультиплексора осуществляется с помощью осциллографа.

4. Исследовать работу мультиплексора при изменении уровней напряжения на его адресных входах и входе разрешения, соединив переключкой вход N мультиплексора с гнездом ГЗ.

5. Заземлить вход разрешения дешифратора К155ИД4. Тумблер S2 перевести в автоматический режим работы. Пронаблюдать и зарисовать осциллограмму сигнала на выходе N дешифратора, используя режим внешней синхронизации по отрицательному фронту импульса, снимаемого с выхода «0» дешифратора. Оценить период колебаний и фазовый сдвиг (в мкс) отрицательного фронта первого наблюдаемого импульса относительно развертки осциллографа. Функцию какого устройства выполняет дешифратор совместно с генератором импульсов и счетчиком в этом режиме?

6. Пронаблюдать сигнал, снимаемый с контрольного гнезда ГЗ. Во сколько раз отличаются по частоте сигналы, наблюдаемые по осциллографу с контрольных гнезд Г1 и ГЗ?

7. Соединив переключкой N-й выход дешифратора с N-м входом мультиплексора, пронаблюдать сигнал на выходе мультиплексора. Какова длительность наблюдаемых импульсов? Как она меняется при переключении тумблера S4? Во сколько раз частота наблюдаемых импульсов меньше частоты генератора?

8. Замкнув S7 собрать полную схему сканирующего матричного шифратора. Какое число загорелось на цифровом индикаторе? Почему? Что происходит при нажатии кнопки S3?

9. Подготовить отчет, включив в него временные диаграммы и ответы на вопросы по пунктам программы работы, а также общие выводы по работе и ответы на приводимые ниже контрольные вопросы.

3.5 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Записать число 96 в двоичном, восьмеричном, шестнадцатеричном и двоично-десятичном коде.

2. Каким образом можно подключить светодиоды для индикации состояния счетчика?

3. Привести пример микросхемы, совмещающей функции мультиплексора и демультимплексора.

4. Изобразить функциональную схему D-триггера, тактируемого положительным фронтом тактового сигнала и имеющего входы асинхронной установки в единичное и нулевое состояние уровнем логического нуля.

5. Привести код на выходах А, В, С, D, Е, F, G микросхемы 514ИД1 при отображении на цифровом индикаторе цифры 5.

6. К какому классу цифровых устройств можно отнести микросхему К155ПР7? Какую функцию выполняет микросхема К155ПР6?

7. Записать логическую функцию, связывающую выходной сигнал мультиплексора К155КП7 с его входными сигналами.

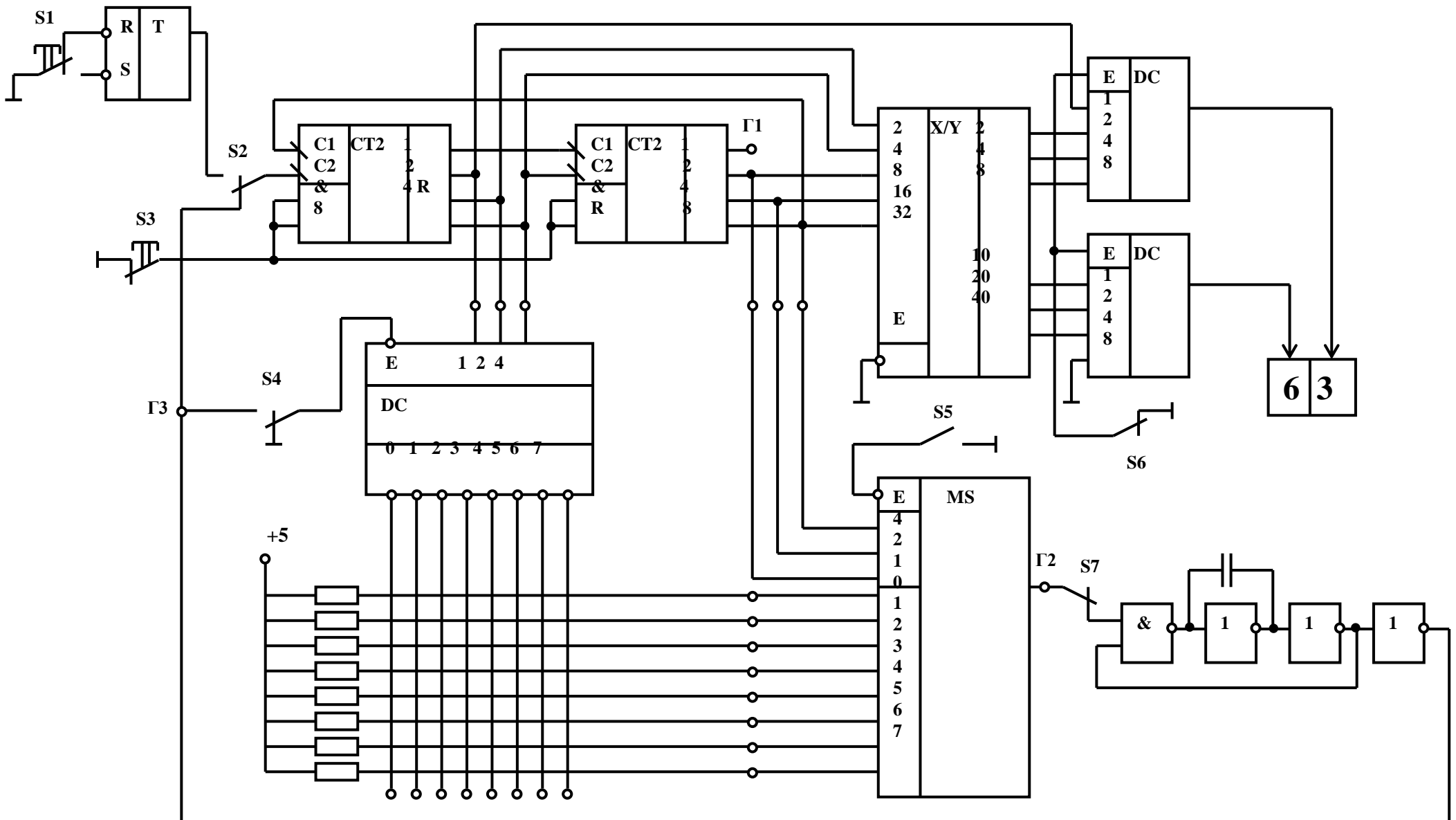


Рисунок 4 – Сканирующий матричный шифратор